

LỜI NÓI ĐẦU

Điện tử tương tự là mô đun cơ sở ngành điện tử công nghiệp được viết dựa trên chương trình khung ngành cao đẳng điện tử công nghiệp, nhằm cung cấp cho người học những kiến thức cơ bản nhất để phân tích, thiết kế các mạch điện trong hệ thống mạch điện tử sử dụng các vi mạch dùng cho hệ trung cấp nghề, cao đẳng nghề điện tử công nghiệp. Để nghiên cứu tài liệu được thuận lợi, người học cần có trước kiến thức của các môn học Điện kỹ thuật, Linh kiện điện tử, Đo lường điện tử, Mạch điện tử cơ bản.

Giáo trình được chia thành 5 chương.

Chương 1. Khuếch đại thuật toán: nêu các đặc điểm và tính chất của bộ khuếch đại thuật, các đặc tính cơ bản của khuếch đại vi sai; nhận dạng được các mạch op-amp thông dụng trong thực tế

Chương 2. Ứng dụng của khuếch đại thuật toán: nêu cấu tạo, nguyên lý hoạt động các mạch ứng dụng dùng op-amp: mạch khuếch đại, mạch cộng, mạch trừ, mạch vi phân, mạch tích phân, mạch tạo hàm lôga, hàm mũ, mạch nhân tương tự, mạch lọc tích cực...

Chương 3. Mạch dao động: đưa ra các khái niệm về mạch dao động tạo sóng sin sử dụng IC Op-amp cũng như các mạch ứng dụng tạo sóng sin dùng op-amp; đồng thời trình bày hoạt động của các IC op-amp làm việc ở chế độ xung, các mạch tạo xung: gồm mạch đa hài tự dao động, đa hài đợi, trigger, mạch tạo điện áp răng cưa...

Chương 4. Mạch nguồn: nêu được cấu tạo và đặc tính điện của vi mạch ổn áp 3 chân thông dụng; thực hiện nâng cao tính năng của các bộ nguồn nuôi theo yêu cầu thiết kế; thiết kế các mạch ứng dụng vi mạch ổn áp 3 chân đạt yêu cầu kỹ thuật; đặc biệt là ở chương này tác giả sẽ đưa ra các mạch nguồn đơn giản, ổn định sử dụng các IC nguồn trong thực tế.

Chương 5. Các vi mạch tương tự thông dụng: nêu cấu trúc, đặc tính các vi mạch tương tự thông dụng; thiết kế được các mạch ứng dụng cơ bản đúng yêu cầu kỹ thuật; các vi mạch tương tự được sử dụng trong chương 5 này gồm có IC vi mạch định thời (555), các vi mạch công suất âm tần như HA1392, LM1877, TDA2003, LA4440, TEA2025..., các vi mạch tạo hàm đặc biệt như XR2206, L8038, NE566...

Trong quá trình biên soạn giáo trình tác giả có tham khảo một số giáo trình của trường Đại học Bách khoa Hà Nội, Đại học Giao thông vận tải..., tác giả còn được các đồng nghiệp trong bộ môn Điện tử của khoa Điện - Điện tử - Điện lạnh đóng góp nhiều ý kiến, mặc dù cố gắng sửa chữa, bổ sung cho cuốn sách được hoàn chỉnh hơn, song chắc chắn không tránh khỏi những thiếu sót, hạn chế. Tác giả mong nhận được các ý kiến đóng góp của bạn đọc.

Nam Định, tháng 11 năm 2014

Người biên soạn

Bùi Trung Kiên

CHƯƠNG 1

KHUẾCH ĐẠI THUẬT TOÁN

Ngày nay IC analog sử dụng rộng rãi trong kỹ thuật điện tử. Khi sử dụng chúng cần phải thêm các điện trở, tụ điện, điện cảm tùy theo từng loại và chức năng của chúng. Sơ đồ đấu cũng như trị số của các linh kiện ngoài được cho trong các sổ tay IC analog. Các IC analog được chế tạo chủ yếu dưới dạng khuếch đại thuật toán – như một mạch khuếch đại lý tưởng - thực hiện nhiều chức năng trong các máy điện tử một cách gọn - nhẹ - hiệu suất cao. Ở bài này ta xét các khái niệm cơ bản về khuếch đại thuật toán và hình dạng, thông số kỹ thuật của chúng.

1.1. Khái niệm

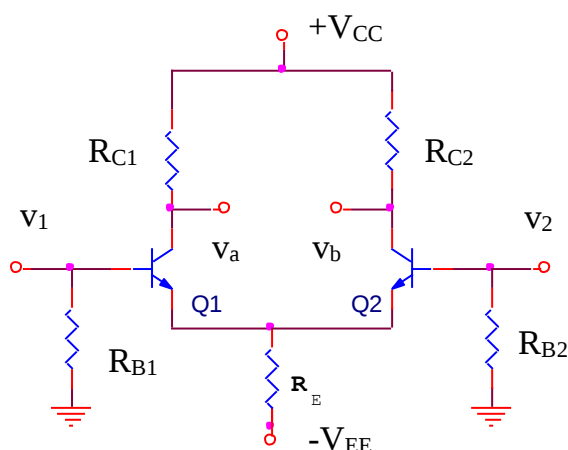
1.1.1. Khuếch đại vi sai

a. Khái niệm

Để khuếch đại tín hiệu có tần số rất thấp hay các tín hiệu biến thiên chậm và không có tính chu kỳ, người ta thường dùng mạch khuếch đại DC theo kiểu liên lạc trực tiếp.

Mạch này có đáp ứng tần số rất thấp tốt nhưng lại có hiện tượng điện áp trôi. Do đó để tránh hiện tượng điện áp trôi và tăng khả năng chống nhiễu ở các tầng khuếch đại đầu tiên người ta dùng mạch khuếch đại vi sai (Differential Amplifier).

Dạng mạch căn bản: một mạch khuếch đại vi sai căn bản ở trạng thái cân bằng có dạng như hình 1.1.



Hình 1.1. Mạch khuếch đại vi sai căn bản

- Mạch đối xứng theo đường thẳng đứng. Các phần tử tương ứng giống nhau về mọi đặc tính:

$$R_{b1} = R_{b2}; R_{c1} = R_{c2}$$

$$V_{CC} = V_{EE}$$

Q_1 giống hệt Q_2 , thường được chế tạo trên cùng một mẫu tinh thể.

- Mạch có hai ngõ vào là v_1, v_2 và hai ngõ ra là v_a, v_b .

- Có hai phương pháp lấy tín hiệu ra:

+ Phương pháp ngõ ra vi sai: tín hiệu được lấy ra giữa hai cực thu (C)

+ Phương pháp ngõ ra đơn cực: tín hiệu được lấy ra giữa một cực thu (C) và mass.

- Mạch được phân cực bằng hai nguồn điện thế đối xứng (âm, dương) để có các điện thế ở cực nền bằng 0 volt.

b. Chế độ đồng pha

- Khi tín hiệu vào $v_1 = v_2$ (cùng biên độ và cùng pha). Do mạch đối xứng, tín hiệu ở ngõ ra $v_a = v_b$

Như vậy: $v_a = A_C \cdot v_1$

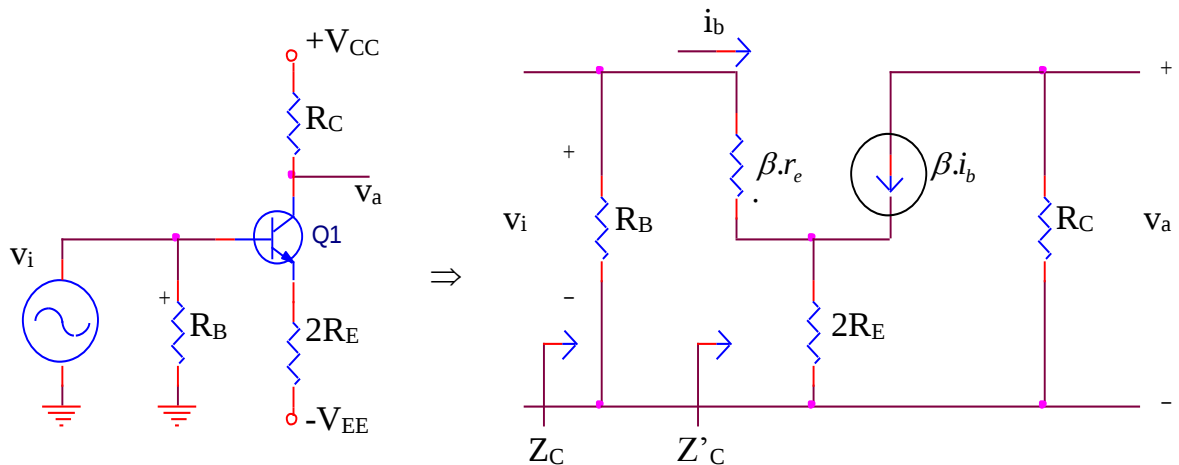
$v_b = A_C \cdot v_2$

Trong đó A_C là độ khuếch đại của một transistor và được gọi là độ lợi cho tín hiệu chung (common mode gain).

Do $v_1 = v_2$ nên $v_a = v_b$. Vậy tín hiệu ngõ ra vi sai $v_a - v_b = 0$.

- Khảo sát thông số của mạch: ta có $v_1 = v_2$ và $v_a = v_b$

Do mạch hoàn toàn đối xứng, ta chỉ cần khảo sát nửa mạch, nên chú ý vì có 2 dòng i_e chạy qua nên phải tăng gấp đôi R_E .



Hình 1.2. Sơ đồ mạch tương đương ở chế độ đồng pha

Phân giải mạch ta tìm được:

$$A_C = \frac{v_a}{v_1} = -\frac{R_C}{r_e + 2R_E} \approx -\frac{R_C}{2R_E}$$

$$Z_C = R_B // Z'_C \text{ với } Z'_C = \frac{v_i}{i_b} = \beta(r_e + 2R_E)$$

c. Chế độ vi sai

Lúc này $v_1 = -v_2$ (cùng biên độ nhưng ngược pha).

Lúc đó: $v_a = -v_b$.

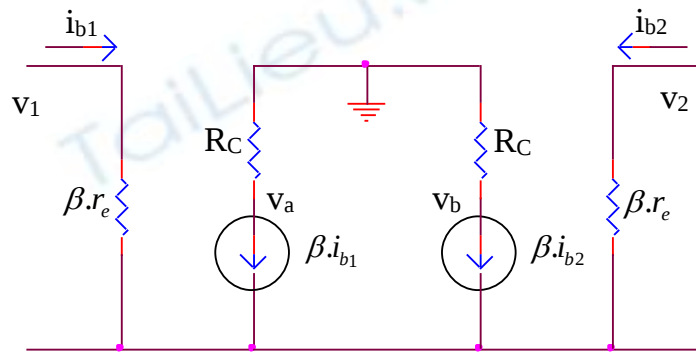
Do $v_1 = -v_2$ nên khi Q_1 chạy mạnh thì Q_2 chạy yếu và ngược lại nên $v_a \neq v_b$.

Người ta định nghĩa: $v_a - v_b = A_{VS}(v_1 - v_2)$

A_{VS} được gọi là độ lợi cho tín hiệu vi sai (differential mode gain). Như vậy ta thấy với ngõ ra vi sai, mạch chỉ khuếch đại tín hiệu vào vi sai (khác nhau ở hai ngõ vào) mà không khuếch đại tín hiệu vào chung (thành phần giống nhau).

- Khảo sát thông số của mạch:

Như vậy dòng điện tín hiệu luôn luôn ngược chiều trong 2 transistor và do đó không qua R_E nên ta có thể bỏ R_E khi tính A_{VS} và Z_{VS} .



Hình 1.3. Sơ đồ mạch tương đương ở chế độ vi sai

Ta có: $\frac{v_a}{R_C} + \beta.i_{b1} = 0$

và $i_{b1} = \frac{v_1}{\beta.r_e} \Rightarrow \frac{v_a}{R_C} = -\frac{v_1}{r_e} \Rightarrow \frac{v_a}{v_1} = -\frac{R_C}{r_e}$

Ngoài ra: $A_{VS} = \frac{v_a - v_b}{v_1 - v_2} = \frac{2v_a}{2v_1} = \frac{v_a}{v_1} = -\frac{R_C}{r_e}$

Người ta thường để ý đến tổng trở giữa 2 ngõ vào cho tín hiệu vi sai hơn là giữa một ngõ vào với mass. Giá trị này gọi là Z'_{VS} .

Khi có R_B thì $Z_{VS} = Z'_{VS} // 2R_B$

Cần chú ý là $i_{b2} = \frac{v_2}{\beta.r_e} = -i_{b1}$

Hệ thức này chứng tỏ giữa 2 ngõ vào chỉ có một dòng điện duy nhất chạy qua. Từ đó người ta định nghĩa:

$$Z'_{VS} = \frac{v_1 - v_2}{i_{b1}} = \frac{2v_1}{i_{b1}} = 2.\beta.r_e$$

1.1.2. Khái niệm chung về IC khuếch đại thuật toán

Vi mạch thuật toán hay còn gọi là khuếch đại thuật toán (KĐTT) là một thuật ngữ được đưa ra để chỉ một bộ khuếch đại đặc biệt có thể có nhiều cấu hình hoạt động khác nhau bằng cách ghép nối thích hợp các thành phần bên ngoài. Các bộ KĐTT được ứng dụng đầu tiên trong các máy tính tương tự với các phép tính số học đơn giản như cộng, trừ, nhân, chia, vi phân và tích phân. Khả năng này là kết quả của sự kết hợp giữa hệ số khuếch đại lớn và hồi tiếp âm.

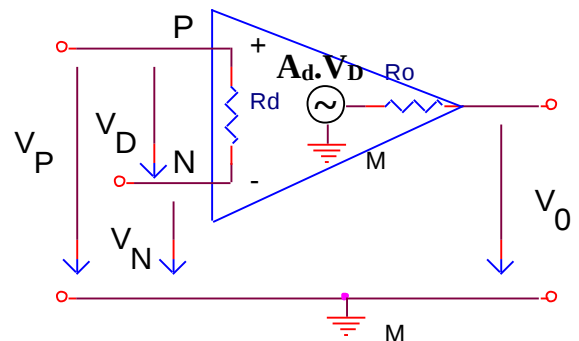
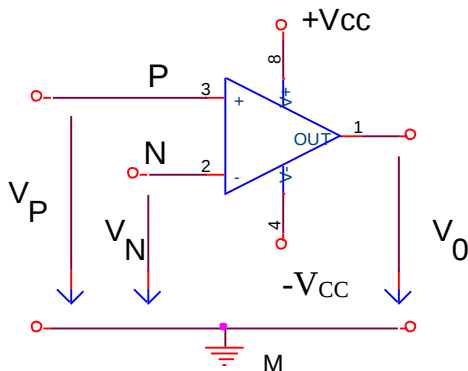
Cùng với sự phát triển không ngừng của kỹ thuật điện tử từ cấu tạo bằng những bóng chân không nặng nề, sau đến các BJT rời rạc, tới nay các bộ KĐTT đều ở dạng tích hợp. Việc này làm cho các bộ KĐTT trở nên gọn nhẹ, tiêu thụ ít năng lượng, làm việc ổn định và được ứng dụng rất rộng rãi.

1.2. Cấu trúc chung của họ IC khuếch đại thuật toán thông dụng

1.2.1. Giới thiệu

a. Ta xét khuếch đại thuật toán lý tưởng:

- Khuếch đại thuật toán có ký hiệu như hình 1.4. Một OP-AMP lý tưởng có 2 ngõ vào và một ngõ ra so đất (điểm chung M).



Hình 1.4. Ký hiệu OP-AMP lý tưởng Hình 1.5. Mô hình OP-AMP lý tưởng

Ngõ vào có dấu (-) và chữ N gọi là ngõ vào đảo, có điện áp so với đất là V_N

Ngõ vào có dấu (+) và chữ P gọi là ngõ vào không đảo, có điện áp so với đất là V_P

Ngõ ra so với đất có điện áp là V_O .

OP-AMP có hai đường cấp nguồn là $+V_{CC}$ và $-V_{CC}$, nguồn cung cấp là đối xứng với điểm M. Trường hợp cấp nguồn đơn thì $-V_{CC} = 0V$, tức là đầu $-V_{CC}$ nối với điểm chung M.

+ Mạch điện tương đương của OP-AMP được mô tả như hình 1.5:

Trong đó V_D là hiệu điện áp trên 2 ngõ vào: $V_D = V_P - V_N$.

Mạch vào có điện trở vào ký hiệu là R_d gọi là điện trở vào vì sai.

Mạch ra gồm một nguồn áp lệ thuộc vào $A_d.V_d$ với điện trở ra là R_0 .

Quan hệ giữa điện áp ra V_0 khi hở mạch và điện áp vi sai vào được cho bởi biểu thức: $V_0 = A_d(V_P - V_N) = A_d.V_D$.

A_d được gọi là hệ số khuếch đại vi sai

- Các thông số lý tưởng của OP-AMP như sau:

- . Điện trở vào vô cùng lớn: $R_d \rightarrow \infty$.
- . Điện trở ra bằng 0: $R_0 \rightarrow 0$.
- . Hệ số khuếch đại vi sai vô cùng lớn: $A_d \rightarrow \infty$.
- . Dải thông tần ký hiệu là BW có độ rộng từ 0Hz đến ∞ .
- . Điện áp ra V_0 bằng 0 khi $V_N = V_P$: $V_0 \rightarrow 0$ khi $V_D = 0$.
- . Hệ quả:

Vì $R_d = \infty$ nên không có dòng vào trên 2 ngõ vào của OP-AMP, nghĩa là $I_N = I_P = 0$.

Vì $A_d = \infty$ nên $V_D = \frac{V_0}{A_d} \rightarrow 0$, nghĩa là luôn tồn tại biểu thức $V_P = V_N$.

Trạng thái mạch như hình 1.4 gọi là trạng thái khuếch đại vòng hở, có $V_0 = A_d.V_D$, với $A_d = \infty$ nên $V_0 = \infty$, ta có $V_0 = +\infty$ khi $V_D > 0$ và $V_0 = -\infty$ khi $V_D < 0$. Nếu $V_P = 0$ thì V_0 ngược dấu với V_N , nếu $V_N = 0$ thì V_0 cùng dấu với V_P .

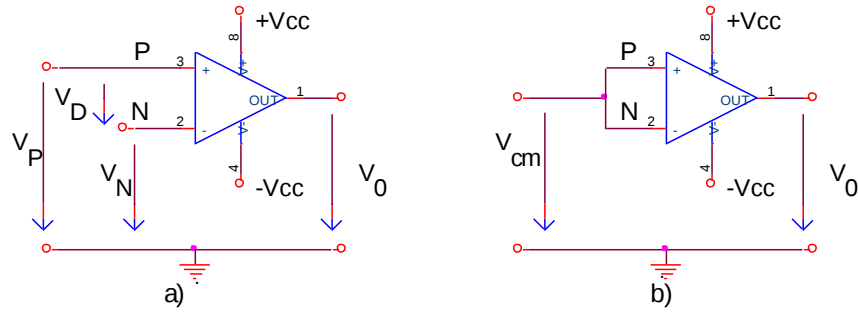
Trong mạch khuếch đại OP-AMP, để mạch đơn giản người ta thường không vẽ nguồn cung cấp $\pm V_{CC}$ nhưng ta ngầm hiểu là mạch đã được cấp nguồn.

** Chế độ vi sai và chế độ đồng pha:*

Một đặc tính quan trọng của vi mạch OP-AMP là khả năng khuếch đại với hệ số khuếch đại rất lớn đối với tín hiệu vi sai và hầu như không khuếch đại hay khuếch đại với hệ số khuếch đại rất nhỏ đối với tín hiệu đồng pha.

Tín hiệu vi sai được hiểu là tín hiệu có cùng biên độ nhưng ngược pha nhau đặt trên hai ngõ vào của OP-AMP, tín hiệu đồng pha là tín hiệu có cùng biên độ và cùng pha trên hai ngõ vào của OP-AMP. Như vậy thực tế tín hiệu ở ngõ ra luôn luôn gồm hai thành phần, một thành phần do khuếch đại tín hiệu vi sai, một thành phần do khuếch đại tín hiệu đồng pha.

Chế độ khuếch đại vi sai và đồng pha của vi mạch OP-AMP được mô tả như hình 1.6 với các định nghĩa như sau :



Hình 1.6 a) Chế độ khuếch đại vi sai b) Chế độ khuếch đại đồng pha

- Hiệu của hai điện áp trên cửa vào OP-AMP gọi là điện áp vi sai vào :

$$V_D = V_P - V_N$$

- Trung bình cộng của hai điện áp trên ngõ vào của OP-AMP được gọi là điện áp vào đồng pha V_{cm} : $V_{cm} = \frac{1}{2}(V_P + V_N)$

- Hệ số khuếch đại vòng hở đối với điện áp vi sai, ký hiệu là A_D hoặc G (gọi tắt là hệ số khuếch đại vi sai).

- Hệ số khuếch đại đối với điện áp đồng pha, ký hiệu là A_{cm} (gọi tắt là hệ số khuếch đại đồng pha).

- Điện áp ra ký hiệu là V_0 . Điện áp ra gồm hai thành phần :

$$V_0 = A_D \cdot V_D + A_{cm} \cdot V_{cm}$$

$$A_D = \frac{V_0}{V_D} \text{ khi } V_{cm} = 0$$

$$A_{cm} = \frac{V_0}{V_{cm}} \text{ khi } V_D = 0$$

- Hệ số nén tín hiệu đồng pha, ký hiệu là CMRR (còn gọi là hệ số triệt hoặc khử tín hiệu đồng pha – Common Mode Rejection Ratio).

$$CMRR = \frac{A_D}{A_{cm}} \text{ hoặc } CMRR = 20 \cdot \log_{10} \frac{A_D}{A_{cm}} \text{ (dB)}.$$

Trong thực tế V_{cm} là nhiễu tác động trên hai ngõ vào của vi mạch OP-AMP. CMRR cho biết khả năng chống nhiễu đồng pha của vi mạch, là một trong các chỉ tiêu đánh giá chất lượng vi mạch. Các vi mạch thuật toán hiện nay có CMRR từ 10^4 (80dB) đến khoảng $3 \cdot 10^7$ (khoảng 150dB).

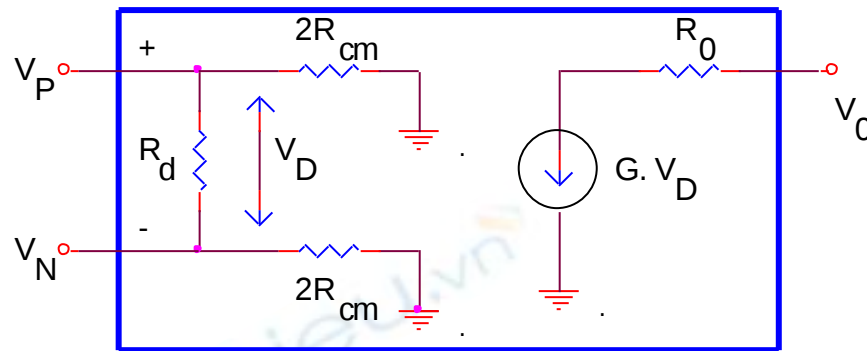
b. Mô hình mạch:

Các thông số kỹ thuật của vi mạch khuếch đại thuật toán là hữu hạn.

Ví dụ điện trở vào đối với tín hiệu vi sai, đồng pha và điện trở ra của vi mạch có giá trị xác định. Hệ số khuếch đại vi sai là hàm tần số, ký hiệu là G , ở tần số

thấp là G_0 . Do đó để phân tích và đánh giá các chỉ tiêu của mạch khuếch đại sử dụng vi mạch OP-AMP người ta đưa ra mô hình mạch tương đương:

Hình 1.7 là mạch mô hình hóa của IC khuếch đại thuật toán và tham số của $\mu A741$. Phía mạch vào được đặc trưng bằng điện trở vào vi sai R_d , điện áp vào vi sai V_D và hai điện trở vào đồng pha ký hiệu là $2R_{cm}$. Phía mạch ra bao gồm nguồn điện áp lệ thuộc $G.V_D$ và điện trở ra R_0 .

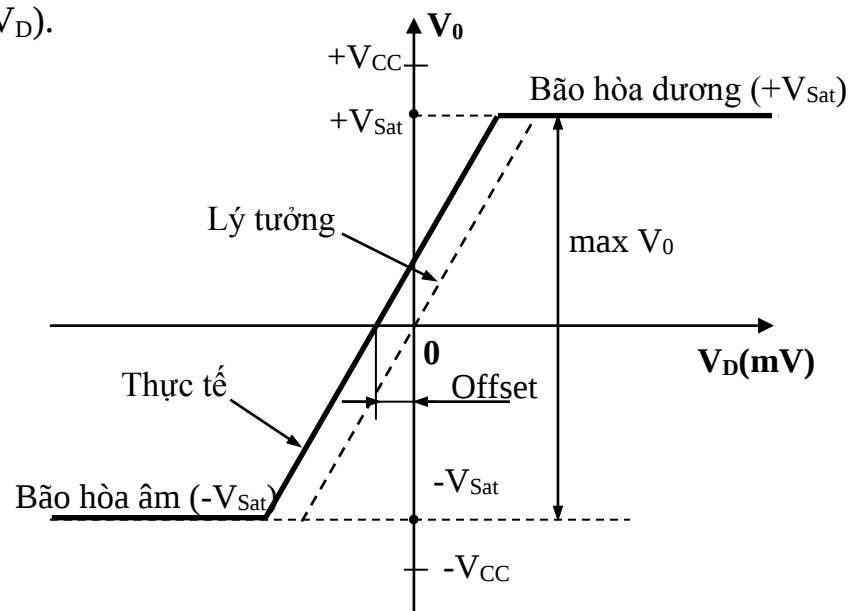


Hình 1.7. Mạch tương đương của vi mạch OP-AMP

Với $R_d = 2M\Omega$; $2R_{cm} = 400M\Omega$
 $R_0 = 75\Omega$; $G_0 = 10^5$

c. Đặc tuyến truyền đạt IC Op amp

Khi xét mối quan hệ giữa điện áp ngõ vào và điện áp ngõ ra ta xét đặc tính truyền đạt mô tả mối quan hệ vào / ra của vi mạch OP-AMP vòng hở, đó chính là: $V_0 = f(V_D)$.



Hình 1.8. Đặc tính truyền đạt của OP-AMP

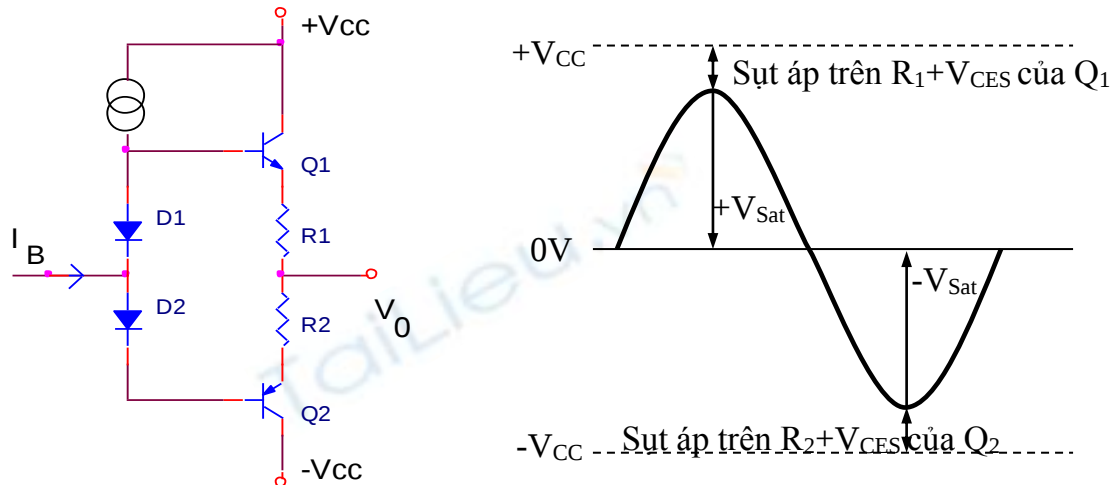
Đồ thị hình 1.8 là đặc tính truyền đạt với tín hiệu đặt ở ngõ vào không đảo.

Đặc điểm của đặc tính truyền đạt của OP-AMP là V_0 chỉ tỷ lệ với V_D khi V_0 nằm trong khoảng giữa $+V_{Sat}$ và $-V_{Sat}$. Đặc tính truyền đạt bị bão hòa khi $V_0 =$

V_{Sat} . Điện áp V_{Sat} trong thực tế nhỏ hơn điện áp nguồn cung cấp. Như vậy để điện áp ra của mạch khuếch đại không bị méo thì phải có điều kiện:

$$V_0 \leq \frac{\max V_0}{2\sqrt{2}}$$

Điện áp bão hòa V_{Sat} thực tế bằng khoảng (80 ÷ 90)% điện áp nguồn cung cấp V_{CC} do có sự sụt áp trên các điện trở hạn chế dòng trong mạch Emitter của tầng công suất ra và điện áp bão hòa V_{CES} của chúng như mô tả ở hình 1.9.



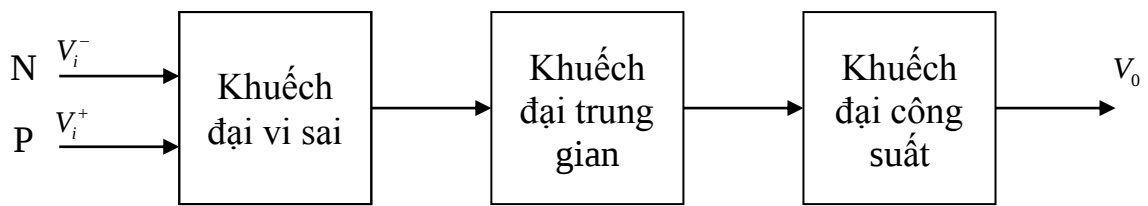
Hình 1.9. Giới hạn thay đổi điện áp ra của vi mạch OP-AMP

Một số mạch OP-AMP sử dụng tầng ra mắc theo sơ đồ E chung (BJT) hoặc S chung (FET) có dải thay đổi điện áp rộng hơn, gần với giá trị của điện áp nguồn cung cấp. Những OP-AMP như vậy có rail-to-rail-output (điện áp ra thay đổi từ +Vcc tới -Vcc). Tính chất rail-to-rail-output này đặc biệt quan trọng khi OP-AMP làm việc với điện áp nguồn cung cấp rất thấp, hoặc khi OP-AMP được cung cấp bằng nguồn một phía. Tuy nhiên việc sử dụng tầng ra E chung hoặc S chung để có được tính chất này làm cho trở kháng ra của OP-AMP tăng lên đáng kể so với khi mắc theo sơ đồ lặp E hoặc lặp S.

Đặc tính truyền đạt thực tế không đi qua gốc tọa độ mà lệch gốc với giá trị vài mV. Đó là điện áp lệch không hay offset.

1.2.2. Cấu trúc mạch điện

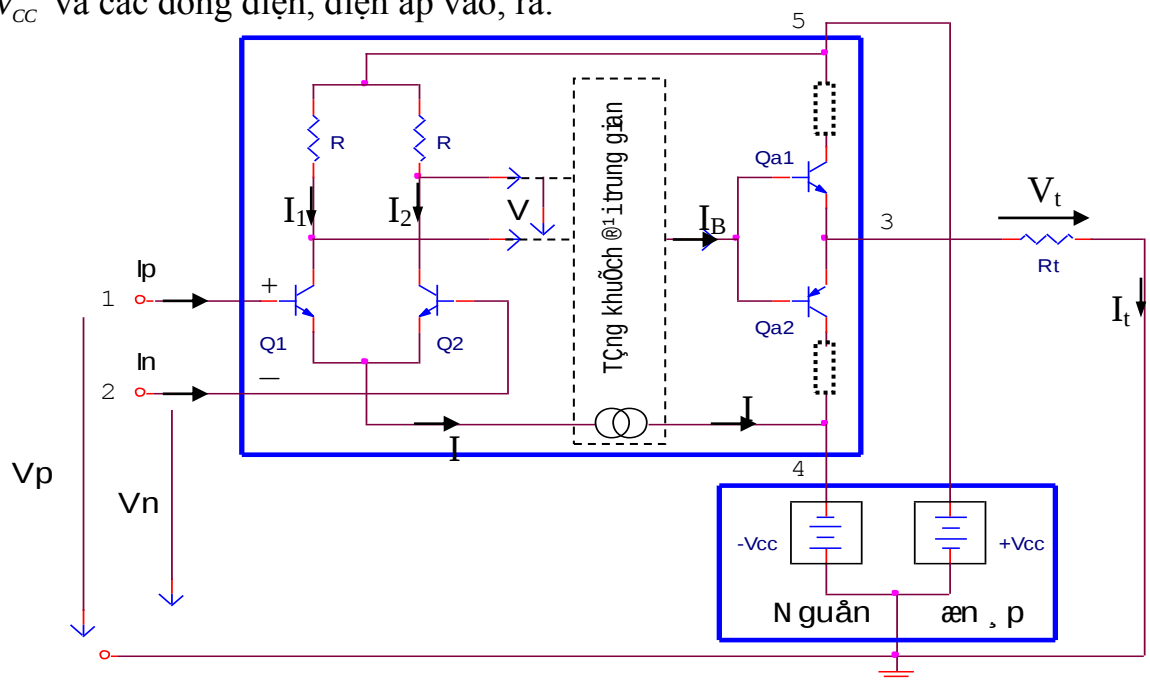
Cấu trúc cơ bản của một bộ KĐTT như hình 1.10. Ngõ vào là tầng khuếch đại vi sai; tiếp theo là tầng khuếch đại trung gian (có thể là tầng đệm hoặc khuếch đại vi sai), tầng dịch mức DC để đặt mức phân cực DC ở ngõ ra; cuối cùng là tầng đệm để khuếch đại dòng và có trở kháng ra thấp, tạo tín hiệu bất đối xứng ở ngõ ra. Các tầng khuếch đại đều ghép trực tiếp với nhau.



Hình 1.10. Sơ đồ khối của một bộ khuếch đại thuật toán

- Tầng khuếch đại vi sai có 2 ngõ vào (N và P) có đặc tính kỹ thuật sau:
 - + Dòng vào trên hai ngõ vào rất nhỏ
 - + Điện trở vào rất lớn
 - + Độ trôi điểm làm việc rất nhỏ
 - + Đặc tính động tốt (đặc tính biên tần, pha tần và tốc độ tăng trưởng điện áp ra SR – Slew Rate).
 - + Có khả năng bù điện áp lệch không (bù offset).
- Tầng khuếch đại trung gian gồm có:
 - + Mạch khuếch đại vi sai biến đổi đối xứng / không đối xứng.
 - + Mạch khuếch đại và dịch mức điện thế.
 - + Mạch khuếch đại điện áp và tiền công suất E chung: $A_V \gg 1$.
- Tầng khuếch đại công suất có cấu trúc mạch đẩy kéo (Push-Pull), chế độ AB có mạch bảo vệ chống ngắn mạch.

Hình 1.11. mô tả tóm tắt cấu trúc bên trong của một vi mạch OP – AMP, chú ý tới tầng khuếch đại vi sai vào, tầng khuếch đại công suất ra, nguồn cung cấp $\pm V_{CC}$ và các dòng điện, điện áp vào, ra.



Hình 1.11. Mô tả tóm tắt cấu trúc vi mạch OP - AMP

- Tầng khuếch đại vi sai vào có $V = R(I_1 - I_2)$ với $I = I_1 + I_2$, trong đó I là một nguồn dòng được điều khiển bởi dòng cực gốc I_p và I_n của các transistor Q_1 và Q_2 với ý nghĩa I_p dương, I_n âm. Hai điện áp trên 2 ngõ vào là V_p và V_n .

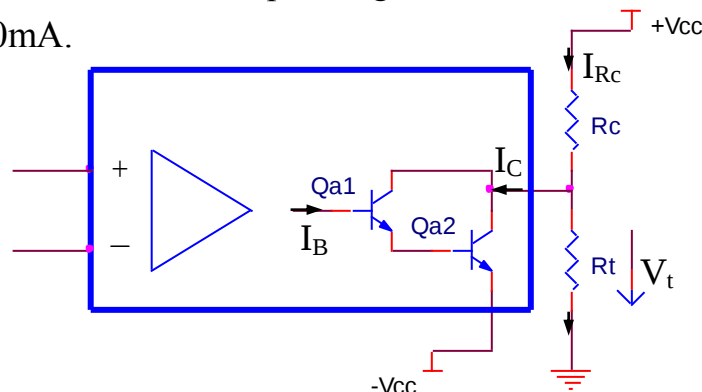
Nếu $V_p = V_n$ và Q_1, Q_2 giống hệt nhau thì các dòng base và các dòng collector bằng nhau ($I_p = I_n, I_1 = I_2$), khi đó điện áp ra của tầng vi sai $V = 0$. Trường hợp này mạch có tín hiệu vào đồng pha.

Khi V_n và V_p cùng biên độ nhưng khác pha nhau thì tồn tại trên hai lối vào một điện áp vi sai $V_d = V_p - V_n$ và tầng vào được điều khiển bởi điện áp này. Khi đó $V = R(I_1 - I_2) \neq 0$, điện áp này được khuếch đại bởi các tầng khuếch đại trung gian để tạo ra điện áp ra là V_0 .

Điện áp V_0 tăng khi V_n giảm do đó đầu vào số 2 trên hình 1.11. được gọi là đầu vào đảo. Điện áp V_0 tăng cùng với V_p do đó đầu vào số 1 được gọi là đầu vào không đảo.

- Tầng ra của vi mạch OP-AMP gồm các transistor công suất Q_{a1} (npn) và Q_{a2} (pnp) làm việc ở chế độ Push-Pull được điều khiển bởi dòng I_B do tầng khuếch đại tiền công suất cung cấp. Tầng công suất cấp cho tải R_t một dòng điện ra là I_t . Điện áp ra $V_0 = I_t \cdot R_t$ có thể lấy giá trị dương hay âm so với đất tùy thuộc vào dòng điều khiển I_B làm cho Q_{a1} mở hay Q_{a2} mở. Do đó người ta nói vi mạch OP-AMP có đầu ra lưỡng cực.

Một số vi mạch OP-AMP có tầng ra hở collector có nguyên lý như hình 1.12. Điện trở R_C nối từ Collector của transistor công suất lên nguồn V_{CC} nằm ngoài vi mạch gọi là điện trở Pull-up. Dòng điện I_{Rc} được điều khiển bởi dòng cực gốc I_B . Điện áp ra $V_0 = V_{CC} - I_{Rc} \cdot R_C$. Khác với tầng push-pull, tầng ra hở collector có thể khuếch đại điện áp. Dòng điện ra I_0 của OP-AMP hở collector có thể đạt tới 100mA.



Hình 1.12. Mô tả cấu trúc vi mạch OP-AMP hở collector

- Vi mạch OP-AMP có cấu trúc mạch tương đối phức tạp. Ngoài các mạch khuếch đại cơ bản còn có các mạch tải động, các mạch nguồn dòng, gương dòng, mạch dịch thế, mạch bù tần số, mạch bảo vệ....

Các IC khuếch đại thuật toán hiện đại có độ trôi dòng và áp offset vào rất nhỏ. Tuy nhiên để nâng cao độ chính xác khi khuếch đại các dòng điện và điện áp một chiều nhỏ người ta phải dùng khuếch đại điều chế và khuếch đại chống trôi. Hiện nay các chip khuếch đại thuật toán kết hợp cả transistor lưỡng cực và FET có nhiều ưu điểm như trở vào lớn, tiêu thụ công suất nhỏ.

- Tầng khuếch đại vi sai vào gồm các transistor Q_1 đến Q_9 , trong đó chúng có các chức năng sau:

Q₈, Q₉ là mạch gương dòng tạo thành nguồn dòng hằng ($20\mu A$) cấp cho tầng vi sai.

13

- Tầng khuếch đại trung gian gồm các transistor Q_{16} , Q_{17} và Q_{13} ; trong đó Q_{16} và Q_{17} là mạch khuếch đại Darlington E chung có điện trở vào lớn. Q_{12} và Q_{13} là mạch gương dòng trong đó Q_{13} có vai trò như là tải tích cực của tầng khuếch đại E chung.

Hệ số khuếch đại áp của tầng trung gian có thể đạt trên 50dB.

- Tầng khuếch đại công suất gồm Q_{14} , Q_{20}

Q_{15} , Q_{19} cùng với các điện trở R_{10} , R_{11} là mạch bảo vệ chống ngắn mạch cho tầng công suất, khi dòng điện qua R_{11} vượt quá 20mA thì q_{15} mở thông làm giảm dòng qua Q_{14} hoặc khóa Q_{14} .

Khi dòng qua R_{10} vượt quá 20mA thì dòng cực gốc của Q_{20} cũng tăng lên làm tăng dòng điện qua điện trở R_9 , tăng điện áp của cực gốc của Q_{19} làm Q_{19} mở, khóa bớt Q_{16} và do đó giảm dòng cực gốc của Q_{20} dẫn đến hạn chế dòng qua Q_{20} hoặc khóa Q_{20} .

Mạch dịch thế nằm giữa 2 cực B của Q_{14} và Q_{20} gồm Q_{18} và R_6 , R_7 tạo ra điện thế cỡ 1V và tạo ra dòng tĩnh ban đầu cho tầng công suất cỡ $60\mu A$. Dòng tĩnh tổng cộng của khuếch đại thuật toán được xác lập nhờ điện trở R_5 và hệ số khuếch đại đạt được 200.000, điện trở ra khoảng 50Ω .

Bù tần số trong mạch được thực hiện bằng tụ C_1 (khoảng 30pF).

Mạch có tần số cắt đầu tiên là 5Hz, tần số đơn vị khoảng 1MHz.

Từ 5Hz đến 1MHz hệ số khuếch đại giảm 20dB/dec.

* *Vi mạch khuếch đại thuật toán BiFET: hình 1.14*

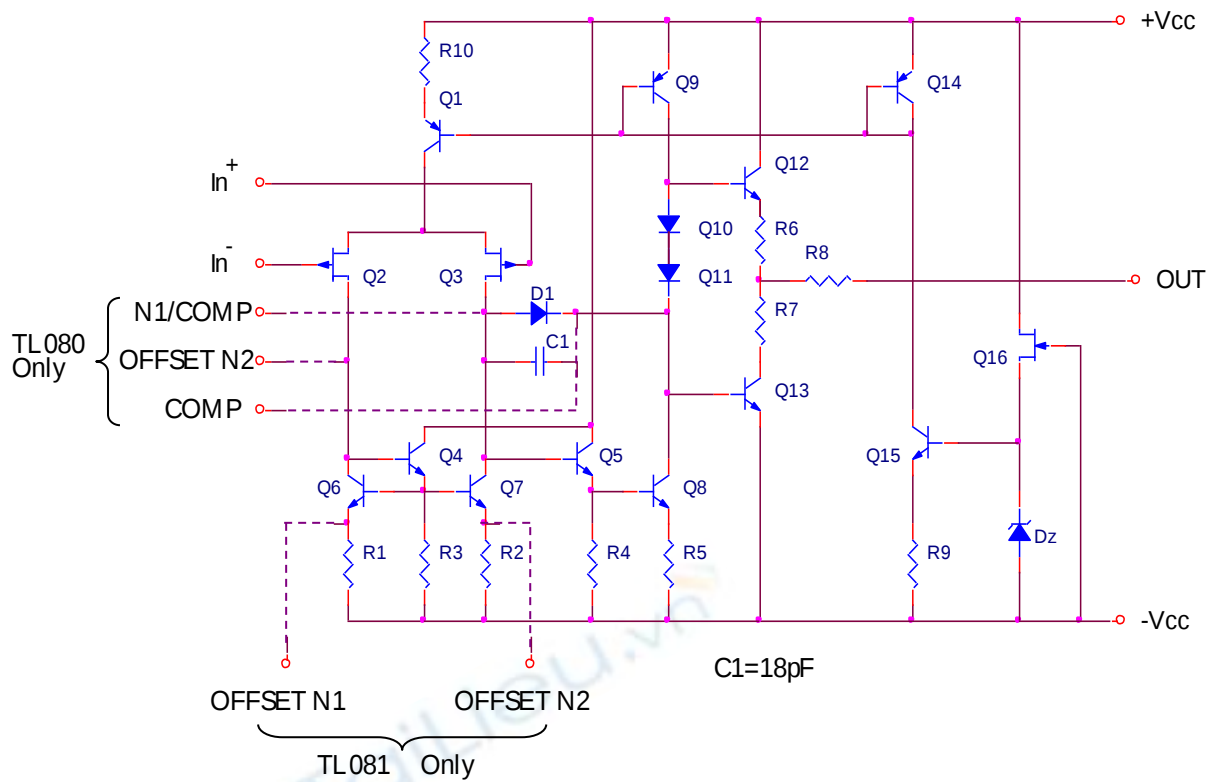
Vi mạch BiFET có tầng vi sai vào cấu tạo từ transistor BJT và JFET kênh p, có tác dụng tăng điện trở vào và làm giảm tổn hao công suất. Các vi mạch thuật toán BiFET điển hình thuộc serie TL080...084 và TL 060...066 có cấu trúc cơ bản như hình 1.14

Tầng vi sai vào gồm JFET Q_2 , Q_3 và mạch gương dòng Q_4 , Q_6 , Q_7 đó cũng là tầng biến đổi đối xứng tầng vi sai thành tín hiệu ra không đối xứng. Tầng công suất gồm Q_{12} , Q_{13} là tầng Push-pull chế độ AB.

Các transistor Q_1 , Q_9 , Q_{14} , Q_{16} và Dz dùng để cấp dòng ổn định cho mạch vào và tầng tiền công suất.

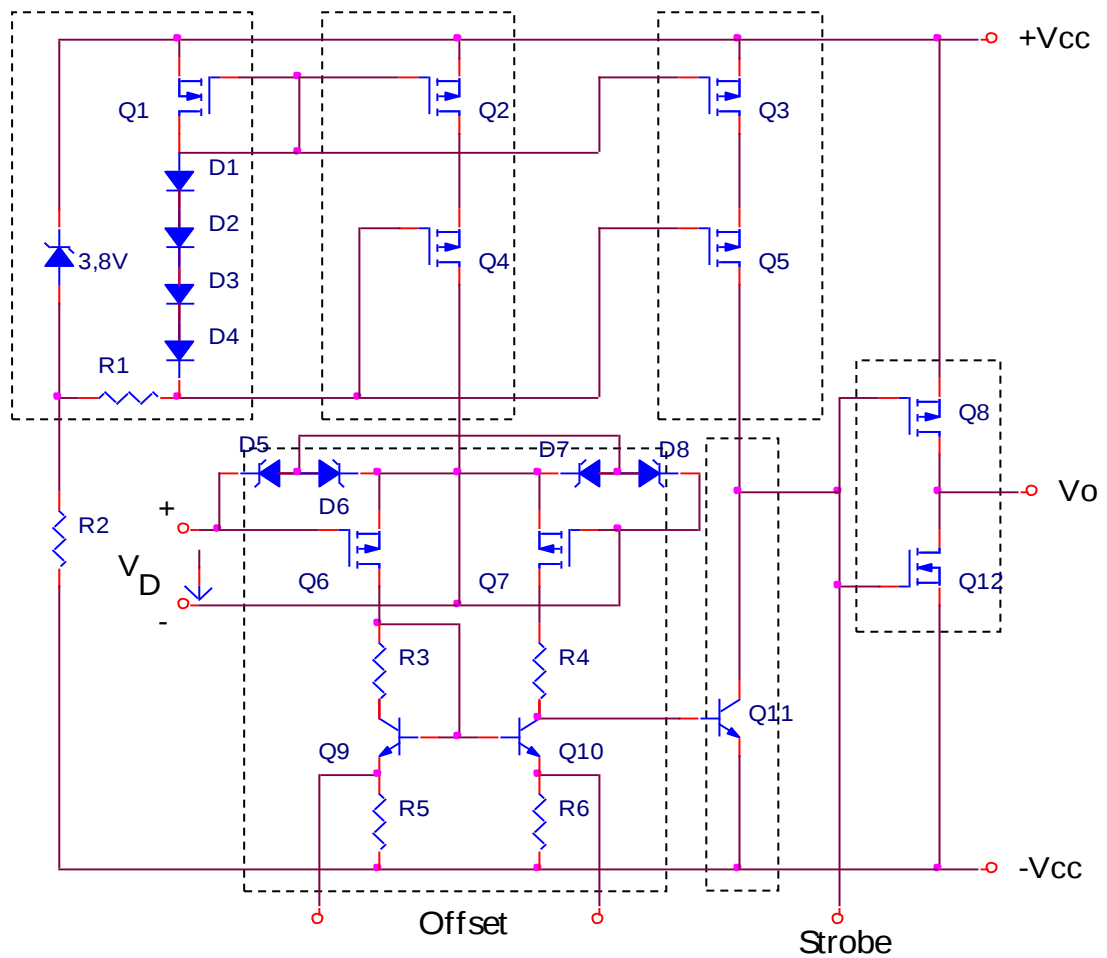
Để thiết lập điểm làm việc cho tầng công suất, người ta dùng transistor Q_{10} , Q_{11} dưới dạng diode.

Hệ số khuếch đại điện áp của mạch được thiết lập chủ yếu ở tầng tiền công suất Q_5 và Q_8 .



Hình 1.14. Vi mạch thuật toán BiFET

* Vi mạch khuếch đại thuật toán BiMOS: hình 1.15



Hình 1.15. Vi mạch thuật toán BiMOS CA3100

- Tầng vi sai đầu vào là các MOSFET Q_6, Q_7 được bảo vệ quá áp bằng các diode D_5, D_6, D_7, D_8 .

- Các transistor BJT Q_9, Q_{10} và các điện trở liên quan là tải tích cực của tầng vào, đồng thời đưa ra dòng điện (I_B) điều khiển tầng khuếch đại trung gian Q_{11}, Q_{11} cũng có tải tích cực là mạch nguồn dòng gồm các MOSFET Q_3, Q_5 . Tầng khuếch đại trung gian quyết định hệ số khuếch đại của mạch.

- Vi mạch CA3130 có hệ số khuếch đại khoảng 750.000, điện trở vào khoảng $1,5 \cdot 10^{12} \Omega$, dòng vào cỡ 5pA, dòng ra cực đại cỡ 20mA, tần số đơn vị khoảng 15MHz.

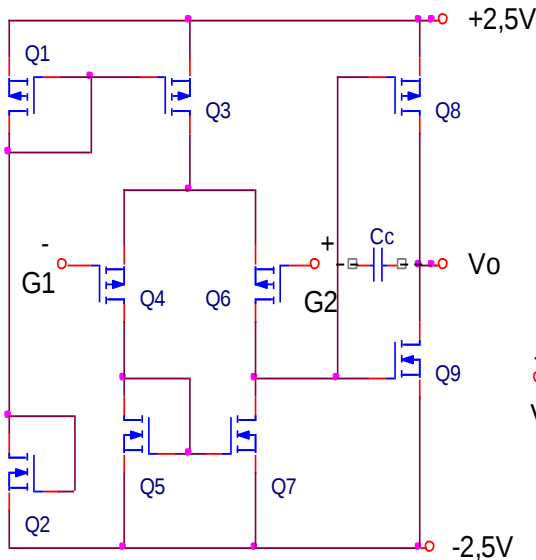
* *Vi mạch thuật toán CMOS:*

- Cấu trúc vi mạch thuật toán CMOS (hình 1.16)

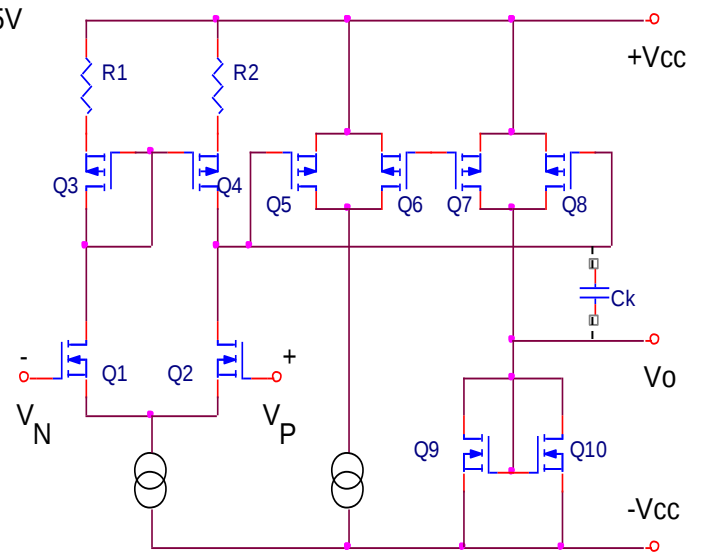
Tầng vi sai vào là cặp MOSFET kênh p Q_4, Q_6 có tải tích cực là mạch gương dòng với MOSFET kênh n Q_5, Q_7 .

Q_3 là nguồn dòng trong mạch source của tầng vi sai vào. Đầu ra của tầng vi sai điều khiển tầng khuếch đại công suất gồm Q_8 và Q_9 , chân G của Q_8 có thể không nối trực tiếp với cực G của Q_9 như trên hình vẽ mà được nối với cực G của Q_3 , khi đó Q_8 đóng vai trò tải tích cực của Q_9 tức là một nguồn dòng.

Chip CMOS có điện áp cung cấp 5V (có thể cấp nguồn từ 3 đến 12V), công suất tổn hao 0,69mW, hệ số khuếch đại hở mạch khoảng 90dB.



Hình 1.16. Vi mạch thuật toán CMOS



Hình 1.17. Vi mạch thuật toán L7160

- Hình 1.17 là một dạng cấu trúc khác của vi mạch thuật toán CMOS của Intersil trong serie ICL7610. Tầng vi sai vào MOSFET kênh n Q_1, Q_2 có tải tích cực là mạch gương dòng MOSFET kênh p Q_3, Q_4 . Tầng công suất là Q_8 và Q_{10} .

1.2.3. Thông số và hình dạng bên ngoài

a. Thông số kỹ thuật

Bên cạnh các yêu cầu về hệ số khuếch đại rất lớn, trở kháng vào rất lớn, trở kháng ra rất nhỏ, các vi mạch OP-AMP còn phải đảm bảo một số yêu cầu khác nữa được gọi chung là các thông số kỹ thuật (hay là các chỉ tiêu kỹ thuật) của khuếch đại thuật toán. Các thông số kỹ thuật này cho phép đánh giá, so sánh các bộ khuếch đại thuật toán với nhau và đó cũng là cơ sở để lựa chọn khuếch đại thuật toán cho phù hợp với các yêu cầu của ứng dụng.

Trong các sổ tay kỹ thuật (data sheet) của OP-AMP, các chỉ tiêu này được chia làm hai nhóm sắp xếp ở hai bảng số liệu khác nhau. Bảng thứ nhất liệt kê các điều kiện giới hạn cho phép của OP-AMP gọi là Absolute Maximum Ratings. Nếu OP-AMP làm việc với các điều kiện vượt quá giới hạn cho phép này thì có thể bị hư hỏng. Bảng thứ hai liệt kê các tham số mạch điện thể hiện phẩm chất của OP-AMP, gọi là Electrical Characteristics.

*. Điều kiện giới hạn cho phép của OP-AMP

Các điều kiện giới hạn cho phép của OP-AMP thường được cho dưới dạng một bảng số. Ta có thể minh họa và giải thích các điều kiện giới hạn đó thông qua ví dụ về một bảng số liệu của một trong các OP-AMP rất thông dụng (LM17741) sau đây:

Bảng 1.1. Bảng số liệu điều kiện giới hạn cho phép của LM741

Item	Symbol	LM741A	LM741
Power-supply voltage (Điện áp nguồn)	$\pm V_{CC}$	$\pm 22V$	$\pm 22V$
Input voltage (Điện áp vào ở mỗi cực)	V_{IN}	$\pm 15V$	$\pm 15V$
Differential input voltage (Điện áp vào vi sai)	$V_{IN(diff)}$	$\pm 30V$	$\pm 30V$
Allowable power dissipation (Công suất tiêu thụ cho phép)	P_T	500mW	500mW
Operating temperature Range (Dải nhiệt độ làm việc)	T_{opr}	$(-55 \text{ to } +125)^{\circ}C$	$(-55 \text{ to } +125)^{\circ}C$
Storage temperature Range (Dải nhiệt độ cất giữ)	T_{stg}	$(-65 \text{ to } +150)^{\circ}C$	$(-65 \text{ to } +150)^{\circ}C$
Soldering Information (Nhiệt độ hàn, khoảng 10s)		$260^{\circ}C$	$260^{\circ}C$

*. Các thông số kỹ thuật đặc trưng của OP-AMP:

Các thông số kỹ thuật đặc trưng của OP-AMP cũng thường được cho dưới dạng một bảng số gọi là Electrical Characteristics. Bảng này liệt kê rất nhiều các thông số khác nhau. Người thiết kế mạch điện tử cần dựa vào từng ứng dụng cụ thể để nhấn mạnh đến từng thông số kỹ thuật nhất định. Các thông số OP-AMP gồm:

- Input offset voltage (điện áp sai lệch ở đầu vào, V_{IO}): Do không thể có sự đối xứng tuyệt đối trong cấu trúc của OP-AMP, cho nên khi điện áp vào bằng 0 thì điện áp ra của mạch dùng khuếch đại thuật toán vẫn có thể khác 0. Điện áp offset vào V_{IO} được hiểu là mức điện áp cần cộng thêm vào một trong hai ngõ vào của OP-AMP để cho nó có điện áp ra bằng 0. Tùy thuộc vào mức độ chính xác của các OP-AMP mà điện áp offset vào V_{IO} có thể có độ lớn từ cỡ μV đến hàng chục mV.

- Input offset voltage drift (độ trôi điện áp sai lệch ngõ vào): Điện áp offset vào của OP-AMP thường thay đổi theo nhiệt độ. Sự thay đổi này được đo bằng một thông số gọi là độ trôi theo nhiệt độ của điện áp offset vào ($\alpha.V_{IO}$), thường được đo bằng đơn vị $\mu V/^{\circ}C$.

- Input offset current (Dòng điện sai lệch ngõ vào, I_{IO}): Hiệu giữa các dòng phân cực ở các ngõ vào + và - của OP-AMP được gọi là dòng sai lệch (hoặc offset) ngõ vào.

Sự thay đổi của dòng offset ngõ vào theo nhiệt độ được đo bằng một thông số gọi là input offset current drift (độ trôi của dòng sai lệch ngõ vào $\alpha.I_{IO}$). Tùy theo loại OP-AMP, độ trôi $\alpha.I_{IO}$ có thể được đo bằng pA/ $^{\circ}C$ hoặc nA/ $^{\circ}C$.

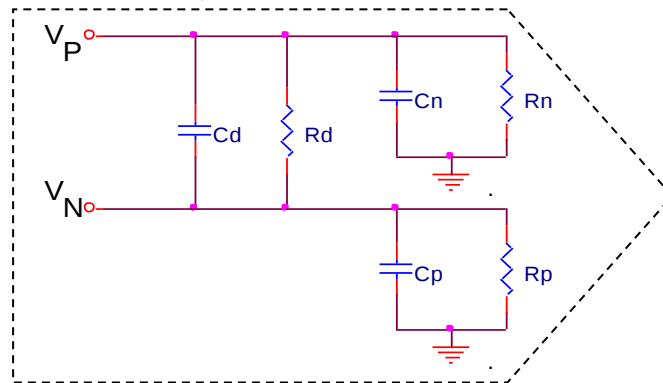
- Input bias current (Dòng điện phân cực ngõ vào, I_{IB}): Mạch khuếch đại thuật toán cần phải có một dòng phân cực ở ngõ vào để đảm bảo chế độ làm việc ban đầu. Dòng phân cực ngõ vào của OP-AMP được tính bằng trung bình cộng của các dòng phân cực ở hai ngõ vào + và - của nó. Độ lớn của I_{IB} ở các OP-AMP có tầng vào dùng transistor lưỡng cực có thể tới hàng trăm nA, còn các OP-AMP có tầng vào dùng FET thì độ lớn của I_{IB} có cỡ pA.

- Input impedance (trở kháng vào, Z_I): thông số trở kháng vào của OP-AMP bao gồm cả thành phần thuần trở và thành phần điện dung (hình 1.18).

Các tụ điện có trị số điện dung cỡ vài pF, các điện trở có trị số từ 10^6 đến $10^{12} \Omega$ tùy từng loại OP-AMP.

Trở kháng vào Z_I của OP-AMP được hiểu là trở kháng giữa hai ngõ vào của nó, trong đó có một lối vào nối đất. Theo định nghĩa đó thì $R_I = R_d/R_n$ và $C_I =$

C_d/C_n (ngõ vào + nối đất). Trong phần lớn các ứng dụng có thể coi trở kháng vào của OP-AMP là thuần trở vì C_V rất nhỏ.



Hình 1.18. Mô hình ngõ vào của khuếch đại thuật toán

Trong một số trường hợp khi thiết kế cần quan tâm đến một thông số trở kháng vào khác gọi là Common-mode input impedance (trở kháng vào đồng pha) Z_{IC} của OP-AMP được đo giữa điểm chung nối ngắn mạch hai lối vào + và – của OP-AMP với điểm đất của mạch.

- Output impedance (trở kháng ra, Z_0): tầng ra của các OP-AMP thường là tầng khuếch đại công suất mắc theo sơ đồ lặp Emitter (BJT) hoặc lặp nguồn (FET). Vì vậy điện trở ra của OP-AMP có trị số rất nhỏ, thường là từ 20 đến 200Ω. Với điện trở có trị số nhỏ như thế thì ảnh hưởng của điện dung ra là không đáng kể, ta có thể coi trở kháng ra của OP-AMP là thuần trở.

- Output voltage swing (khoảng thay đổi điện áp ra): điện áp ra của một OP-AMP chỉ có thể dao động giữa hai giá trị giới hạn của nó là $+V_S$ và $-V_S$, $\pm V_S$ bị giới hạn bởi điện áp nguồn cung cấp, điện trở ra của OP-AMP và điện áp bão hòa V_{CES} của các transistor ở tầng ra.

- Common-mode rejection ratio (hệ số triệt đồng pha CMRR): được tính bằng tỷ số giữa hệ số khuếch đại vi sai A_d và hệ số khuếch đại đồng pha A_{cm} . Với mô hình OP-AMP lý tưởng, điện áp vào đồng pha không có ảnh hưởng gì đến điện áp ra của nó. Tuy nhiên với các mạch thực tế thì chính điện áp vào vi sai làm thay đổi điểm làm việc của tầng KĐVS (tầng vào) do vậy làm thay đổi điện áp ra. Hệ số CMRR có thể được cho ở dạng không có đơn vị hoặc có đơn vị đo là dB của thang đo logarithm.

- Supply voltage rejection ratio (hệ số triệt ảnh hưởng của điện áp nguồn PSRR): là tỷ số giữa sự thay đổi điện áp nguồn cung cấp và sự thay đổi điện áp ra tương ứng với sự thay đổi điện áp nguồn đó. Khi điện áp nguồn thay đổi thì điểm làm việc của các tầng khuếch đại trong OP-AMP đều thay đổi và do đó sẽ

làm thay đổi điện áp ra. Với một OP-AMP cụ thể thì hệ số PSRR càng lớn càng tốt. Hệ số PSRR có thể được cho ở dạng không có đơn vị hoặc có đơn vị đo là dB.

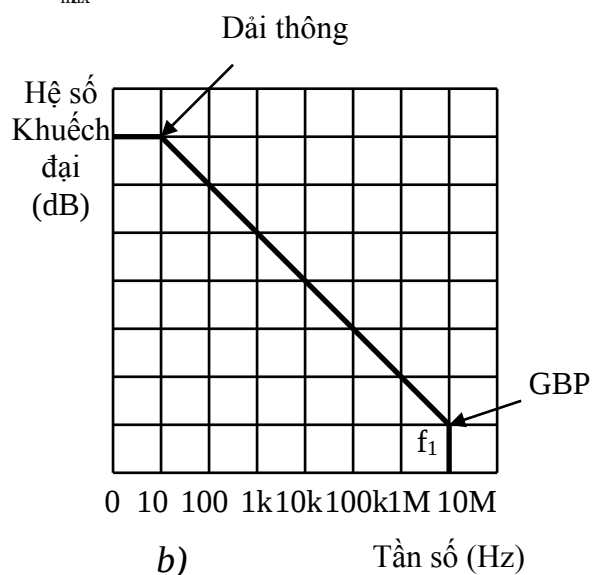
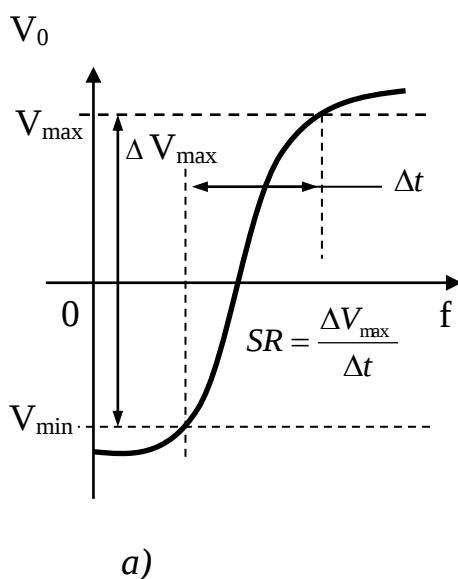
- Gain hoặc Amplification (hệ số khuếch đại): hệ số khuếch đại tín hiệu điện áp G_0 của OP-AMP có thể được gọi với các thuật ngữ khác nhau như: Large signal voltage gain, Differential voltage amplification, Open-loop gain... Hệ số khuếch đại điện áp mạch hở của OP-AMP đóng vai trò quan trọng đối với độ chính xác của hàm truyền toàn mạch.

Các mạch OP-AMP thông dụng hiện nay đều có hệ số khuếch đại G_0 rất lớn, cỡ từ 10^5 đến 10^7 tùy thuộc vào chủng loại OP-AMP. Cũng giống như CMRR hệ số khuếch đại của OP-AMP có thể cho ở dưới dạng không đơn vị hoặc có đơn vị dB.

- Slew rate (tốc độ thay đổi điện áp ra, SR): là giá trị cực đại của tốc độ thay đổi điện áp ra ở ngõ vào của OP-AMP. Trong mọi OP-AMP, tốc độ thay đổi điện áp ra bị hạn chế do tụ điện bù dịch pha hoặc do các tụ điện ký sinh trong mạch. Các OP-AMP có sử dụng tụ điện bù dịch pha thì có SR nhỏ hơn. SR là một trong những yếu tố quyết định tần số cực đại của mạch điện tử tương tự có sử dụng OP-AMP.

- Maximum output-swing bandwidth (dải thông tín hiệu lớn, f_{om} hoặc f_p): thông số này liên quan đến Slew Rate của OP-AMP như được mô tả trên hình 1.19a và quan hệ giữa dải thông với Slew Rate được viết như sau:

$$f_{om} = \frac{SR}{2\pi \cdot \Delta V_{max}}$$



Hình 1.19. Đặc tính tần của hệ số khuếch đại