

Bài 3

Bộ nhớ trong của hệ vi xử lý

Mục tiêu

- Trình bày được các bộ nhớ trong hệ vi xử lý, cách tổ chức bộ nhớ của hệ vi xử lý thông dụng
- Phân tích được các mô hình tổ chức bộ nhớ có trong hệ vi xử lý thực tế
- Giải thích được các sơ đồ ứng dụng
- Rèn luyện tính tư duy, chính xác, an toàn và vệ sinh công nghiệp

3.1. Bộ nhớ trong hệ vi xử lý

Bộ nhớ được sử dụng để lưu giữ mã lệnh của chương trình và dữ liệu cần xử lý. Bộ nhớ được ghép nối trực tiếp với CPU qua BUS hệ thống và là nơi đầu tiên CPU truy xuất tới để lấy thông tin khi khởi động hệ thống. Yêu cầu đặt ra cho bộ nhớ là phải cho phép truy xuất với tốc độ cao để đáp ứng kịp thời các đòi hỏi của CPU. Chỉ có bộ nhớ bán dẫn mới đáp ứng được yêu cầu cao về tốc độ truy xuất cao (hàng trăm đến hàng chục nsec).

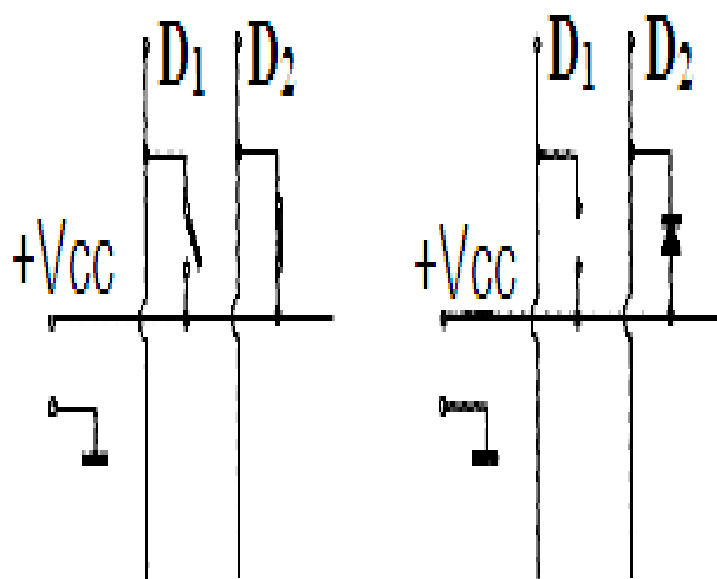
Bộ nhớ bán dẫn được chia ra hai loại: Bộ nhớ chỉ đọc ROM (Read Only Memory) và bộ nhớ truy xuất ngẫu nhiên RAM (Random Access Memory).

3.1.1. Phần tử nhớ, vi mạch nhớ, từ nhớ và dung lượng bộ nhớ

Phần tử nhớ thông thường là một mạch điện có thể ghi lại và lưu giữ một trong hai giá trị của một biến nhị phân, hoặc "0" hoặc "1", tương ứng với không có điện áp hoặc có điện áp, được gọi là bit. Trên mạch điện dưới đây (hình 3.1), trên dây D1 sẽ không có điện áp (do công tắc mở), trong khi dây D2 có điện áp (vì công tắc đóng, hay thông qua diode mắc theo chiều thuận), gần bằng giá trị nguồn nuôi Vcc, tương ứng với bit D1 = "0" và bit D2 = "1"

Mạch flip-flop RS (còn gọi là trigger RS) đồng bộ là một mạch có khả năng lưu giữ các giá trị "0" hoặc "1" ở lối ra. Có thể dùng RS flip - flop làm một mạch lưu giữ tín hiệu vào R bằng cách chốt dữ liệu đó lại tại Ngõ ra Q (hình 3.2). Các hãng chế tạo thực hiện mạch này bằng công nghệ cao, nên kích thước vô cùng nhỏ, có thể có hàng nhiều triệu phần tử nhớ trên một diện tích 1mm². các Vi mạch nhớ thông thường được chế tạo với độ dài từ nhớ và số lượng từ nhớ cố định. Số bộ nhớ được liên kết tại một vị trí nhớ (có cùng địa chỉ) trong một chip nhớ được gọi là từ nhớ của chip nhớ, thường được chọn là 1, 4, hoặc 8bit. Để tạo được một từ nhớ của

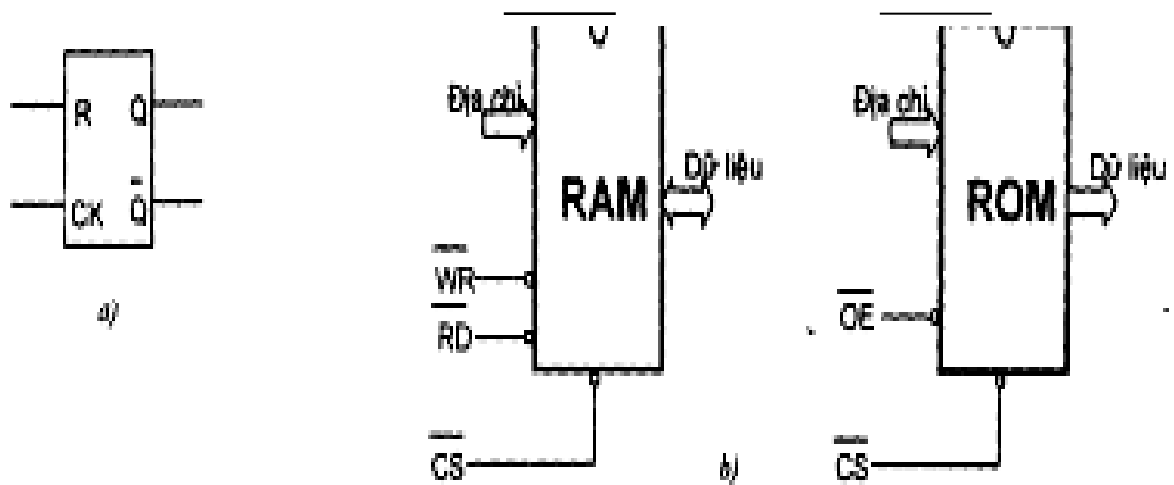
bộ nhớ, tức là từ nhớ có độ dài (số bit trong một từ) chuẩn (theo chuẩn IBM là 8 bits), trong một số trường hợp nhất định cần phải tiến hành ghép các chip nhớ lại với nhau.



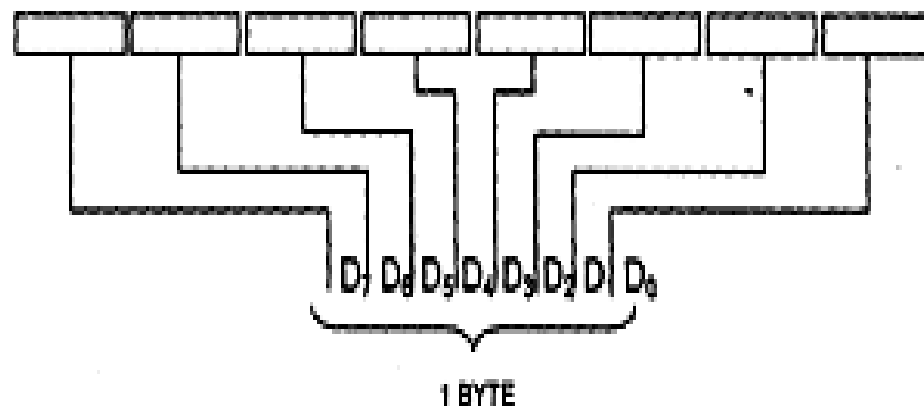
Phương pháp tạo phân tử nhớ $D_1=0$ và $D_2=1$ bằng mạch điện đơn giản

Hình 3.1 Mô phỏng phân tử nhớ

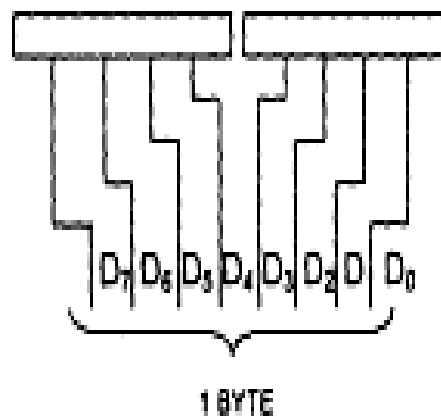
Hình 3.2 a), b) và c) cho ta khái niệm về khả năng tạo một từ nhớ cơ bản (byte) khi từ nhớ của chip nhớ là 1bit, 2bits và 4 bits. Trong trường hợp độ dài từ nhớ của chip nhớ là 8 bits, việc liên kết là không cần thiết.



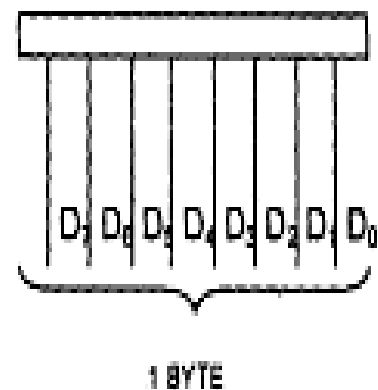
① 1 BIT PER CHIP



② 4 BITS PER CHIP



③ 8 BITS PER CHIP



Hình 3.2 a) Mạch Flip-flop RS như một phần tử nhớ giá trị nhị phân.

b) Chip nhớ RA và chip nhớ ROM.

c) Chép các chip nhớ có độ dài từ nhớ khác nhau để tạo đặc từ như có độ dài 8 bit.

3.1.2. Vài nét về bộ nhớ trong của hệ vi xử lý và máy tính

Do ưu điểm tương thích tuyệt đối về kích thước, tiêu thụ năng lượng thấp và mức logic, đặc biệt là tốc độ truy nhập, nên bộ nhớ bán dẫn được sử dụng làm bộ nhớ chính (Main Memory) trong các hệ Vi xử lý cũng như trong các máy tính PC, nhiều khi được ghép nối ngay trong bộ mạch chính, hoặc được thiết kế như những vi nhả cắm vào khe cắm riêng trên bờ mạch chính.

Nhờ những tiến bộ vượt bậc của công nghệ vi mạch, đặc biệt là công nghệ cao (Hight Technology) các chip nhớ được chế tạo ngày càng nhỏ và có dung lượng tương đối lớn, tốc độ truy nhập rất cao và giá thành thấp. Hiện đã có các chip nhớ có dung lượng hàng trăm triệu từ nhớ, được cấu thành từ hàng chục tỷ transistor trên một cấu trúc cỡ 1mm². Bộ nhớ trong của một hệ Vi xử lý gồm hai loại chính:

Bộ nhớ ROM: là bộ nhớ chỉ đọc (Read Only Memory), thông thường chứa các chương trình giám sát (monitoring) các hoạt động chức năng của hệ Vi xử lý: chương trình thiết lập hệ thống, chương trình vào/ra dữ liệu quản lý và phân phát bộ nhớ, quản lý các thiết bị vào/ra v.v... Đối với máy tính PC, đó là chương trình hệ thống vào/ra cơ sở (BIOS - Basic Input Output System). Đặc điểm cơ bản nhất của bộ nhớ này là sự bảo toàn dữ liệu khi không có nguồn nuôi.

Bộ nhớ RAM - là bộ nhớ ghi/đọc tùy tiện (Random Access Memory). Vì có khả năng ghi/đọc tùy theo người dùng, nên bộ nhớ này được sử dụng để chứa dữ liệu, các chương trình ứng dụng nhất thời của người dùng v.v... Trong máy tính PC, bộ nhớ này là nơi chương trình hệ điều hành được nạp khi khởi động máy, hay nơi chứa các chương trình ứng dụng lúc nó được thực thi. Bộ nhớ này bị mất dữ liệu khi bị mất nguồn nuôi.

Trong các hệ Vi xử lý đơn giản, hai bộ nhớ này thường được thiết kế và lắp ráp từ các chip nhớ riêng biệt thành một vi nhả. Địa chỉ được giải mã cho từng chip nhớ nhờ khối giải mã, thông thường là một vi mạch giải mã hay được xây dựng từ các mạch tổ hợp logic. Các tín hiệu điều khiển việc ghi/đọc bộ nhớ do CPU cung cấp. Mạch trigger RS đồng bộ là một mạch có khả năng lưu giữ các giá trị "0" hoặc "1" ở lối ra. Có thể dùng RS flip-flop làm một mạch lưu giữ tín hiệu vào R bằng cách chốt dữ liệu đó lại tại ngõ ra Q (hình 3.2).

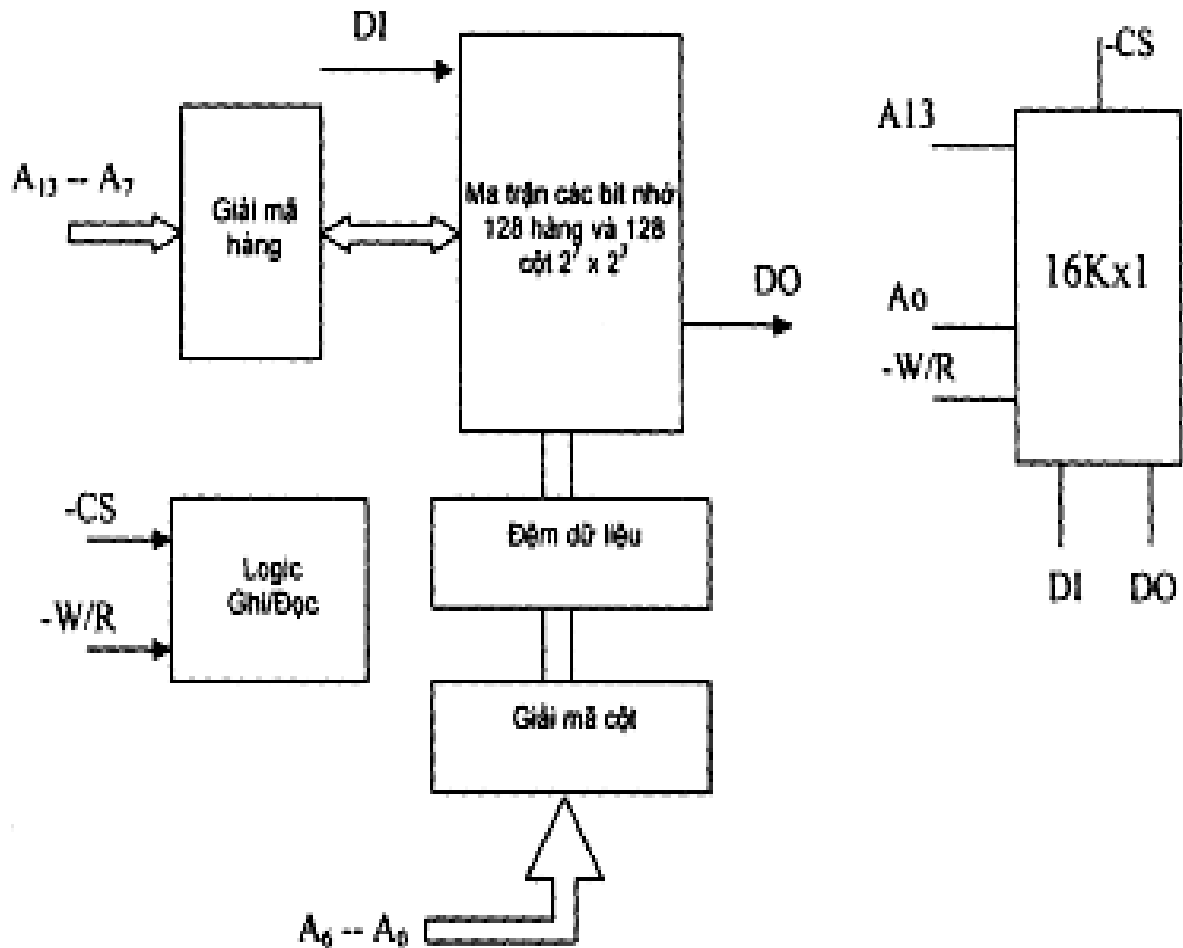
Bộ nhớ được xây dựng từ các chip nhớ. Các chip nhớ RAM (SRAM hoặc DRAM) thường có các từ nhớ có độ dài 1 bit, 4 bits hoặc 8 bits. Từ các chip nhớ loại này có thể xây dựng được bộ nhớ với mỗi ô nhớ chứa được 1byte dữ liệu (8 bits).

Xây dựng bộ nhớ với các chip SRAM

Giả sử cần xây dựng một bộ nhớ kích thước 16kbyte trên cơ sở các chip SRAM loại 16K x 1bit.

Bảng nhớ SRAM 16kbyte được xây dựng trên cơ sở 8 chip SRAM loại 16K x bit, để có được ô nhớ có độ dài 8 bits (từ nhớ cơ bản). Để làm được điều này người ta sắp đặt 8 chip SRAM loại 16K x bit sao cho mỗi chip tại một vị trí xác định sẽ đảm nhiệm lưu trữ bit dữ liệu có trọng số tương ứng trong byte dữ liệu.

Cấu trúc chip SRAM



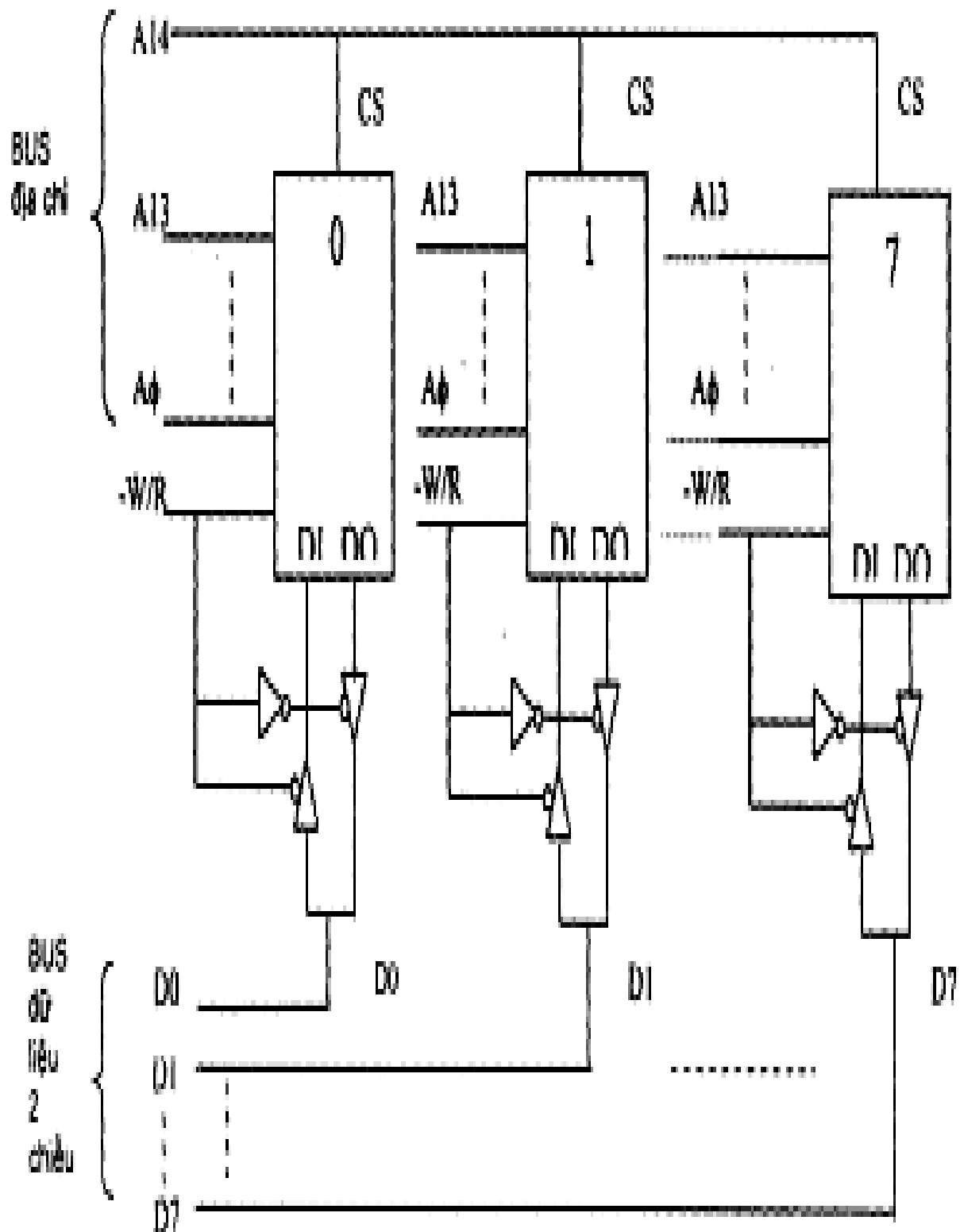
Hình 3.3. Chip nhớ RAM 64K bit (64K x 1)

Các đường tín hiệu:

A 13 – A0 BUS địa chỉ

- CS: Tín hiệu chọn chip. Nếu CS = 0 thì truy nhập được chip

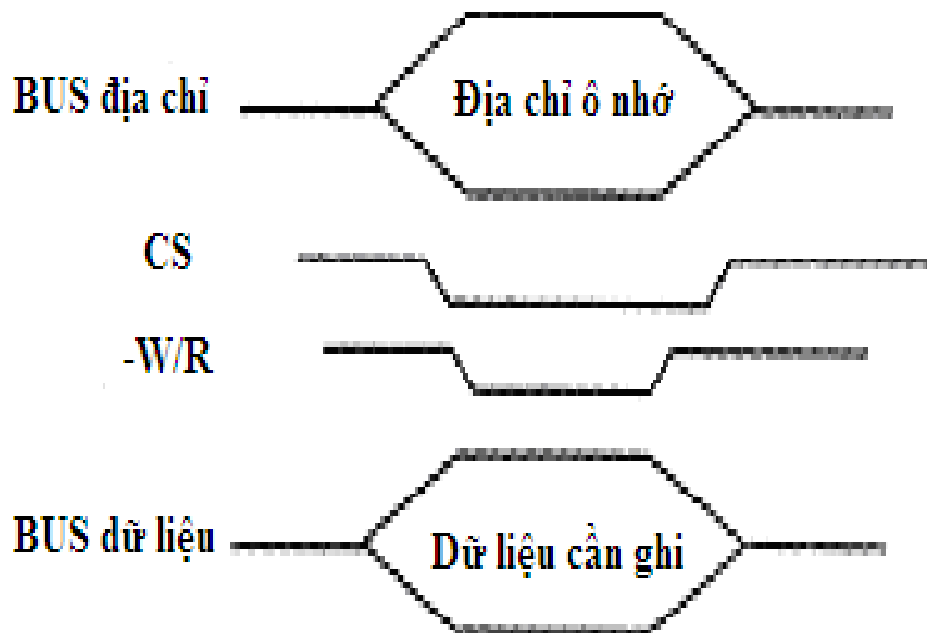
- W/R: Tín hiệu điều khiển ghi/đọc. W-O điều khiển ghi



Hình 3.4. Sơ đồ vi nhớ 16KB

D0 - D7: Các đường dây truyền các bit dữ liệu từ D0 đến D7.

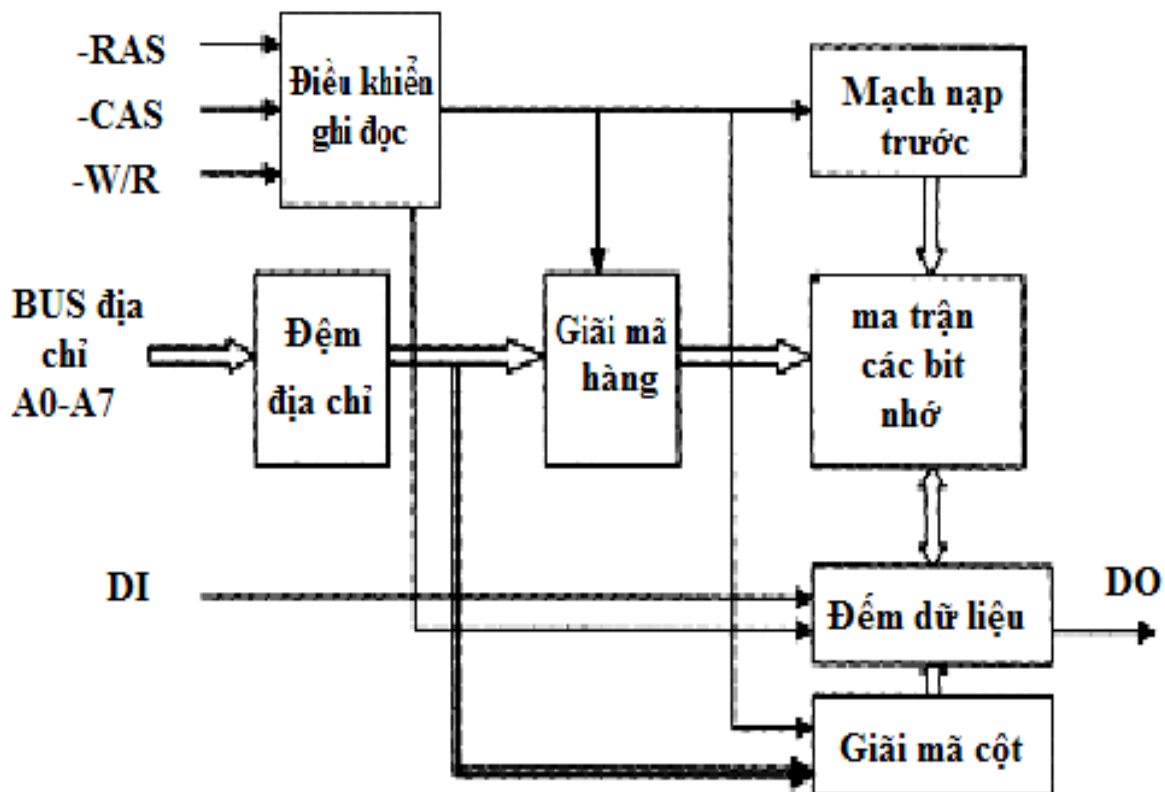
Chu kỳ ghi bộ nhớ SRAM (hình 3.5)



Hình 3.5. Biểu đồ thời gian ghi đọc bộ nhớ

Tổ chức bộ nhớ với DRAM

Cấu trúc của chip DRAM (hình 3.6):



Hình 3.6. Cấu trúc bên trong chip DRAM

DRAM dùng phương pháp dồn kênh để nạp lần lượt (2 lần) địa chỉ hàng và địa chỉ cột vào đệm địa chỉ.

Tín hiệu điều khiển:

- + RAS: khi RAS (Row Access Strobe) tích cực thì địa chỉ hàng được nạp (chốt lại).

- + CAS: khi CAS (Column Access Strobe) tích cực thì địa chỉ cột được nạp (chốt lại).

- + WE: WE - "0" điều khiển ghi chép, WE - "1" điều khiển đọc chip.

Việc xây dựng bộ nhớ từ các chip DRAM được thực hiện gần tương tự như với SRAM.

3.1.3 Phân loại các chip nhớ ROM, RAM

Các chip nhớ ROM (Read Only Memory) được phân loại theo khả năng ghi đọc như sau:

ROM, nhớ chỉ đọc, dữ liệu trong chip nhớ loại này được ghi ngay tại hăng sản xuất chip nhớ theo đơn đặt hàng của các nhà sản xuất thiết bị cần sử dụng nó.

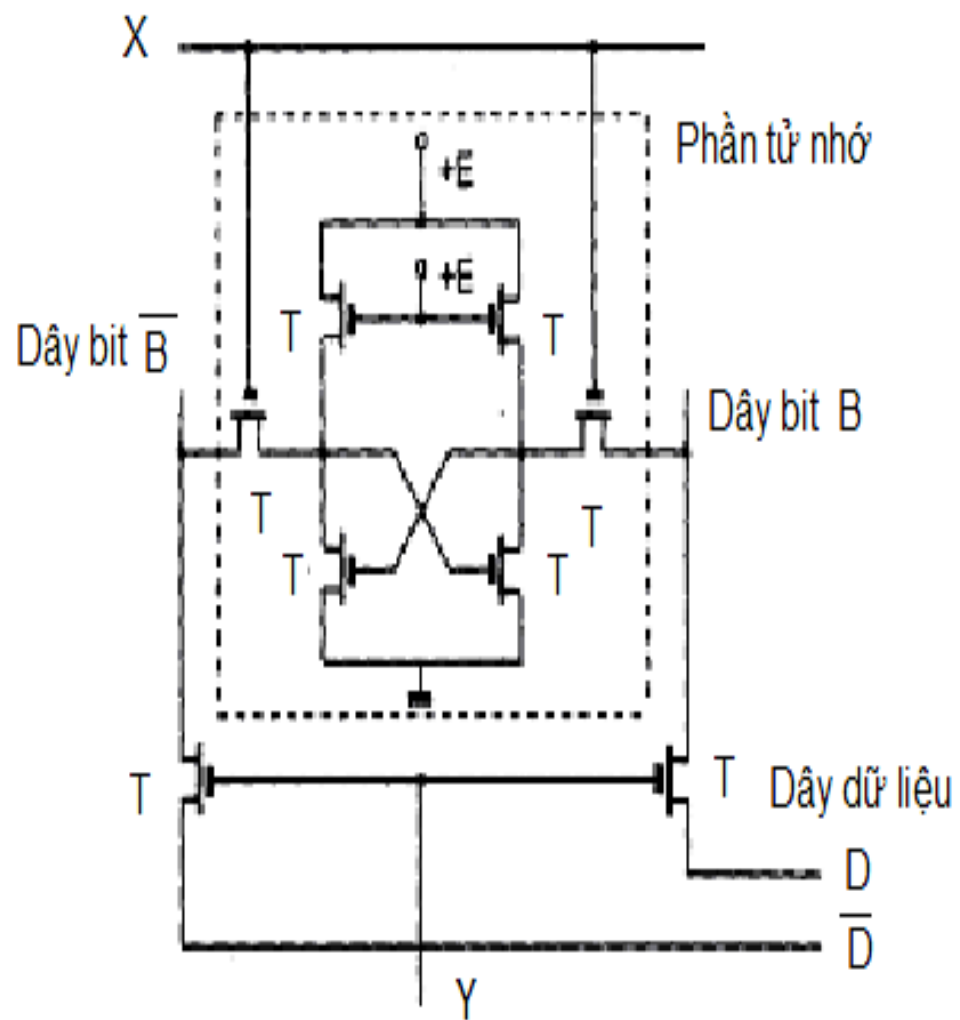
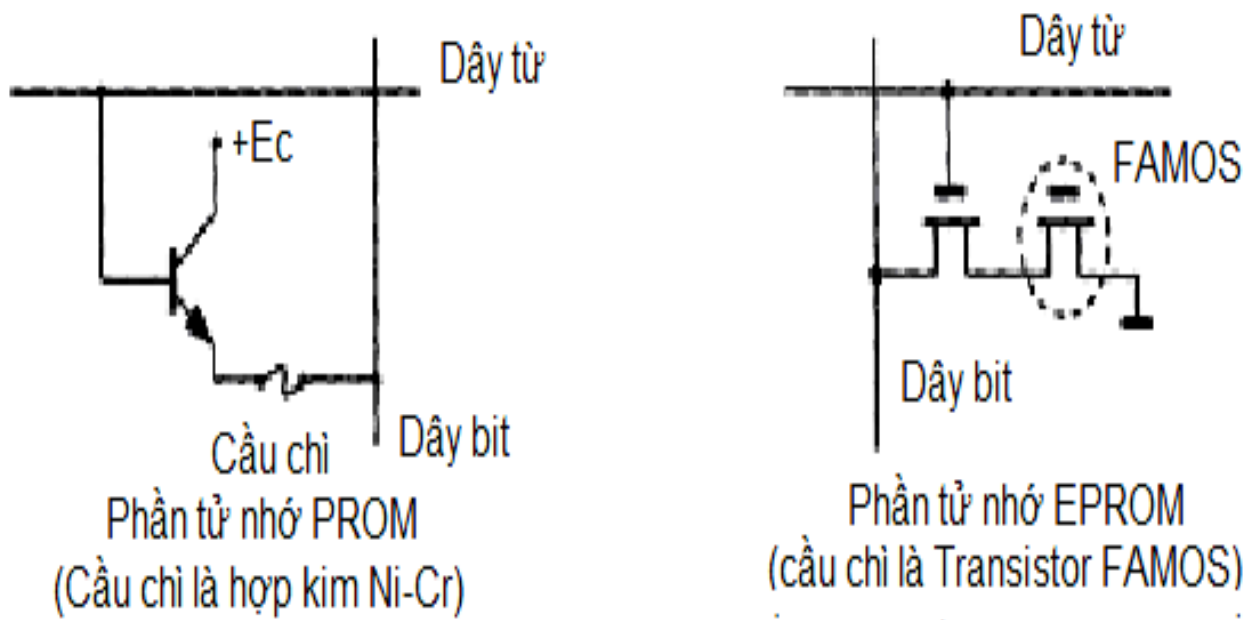
EPROM, chip nhớ ROM có khả năng xóa nội dung và ghi lại nội dung. Nội dung được xóa bằng tia cực tím nhờ một thiết bị chuyên dùng.

EEPROM, chip nhớ ROM có khả năng xóa, ghi lại nhờ sử dụng xung điện.

Các chip nhớ RAM chủ yếu được chia thành 2 loại chủ yếu sau:

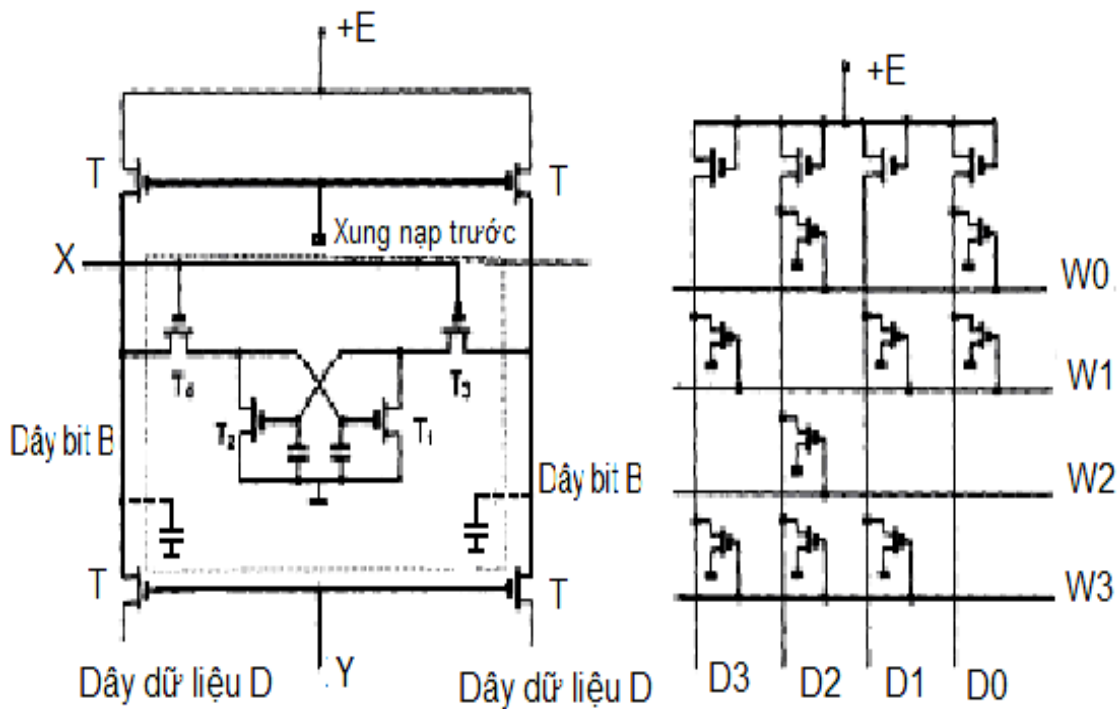
RAM tĩnh (SRAM), mỗi phần tử nhớ là một mạch flip-flop trong quá trình sử dụng không cần quan tâm đến việc dữ liệu được lưu giữ nếu không bị mất nguồn nuôi.

RAM động (DRAM), phần tử nhớ dùng công nghệ nạp điện tích lên tụ điện. Trong quá trình sử dụng cần thiết một chế độ làm tươi.



Phần tử nhớ RAM tĩnh: một mạch Flip-Flop

Hình 3.7a. Sơ đồ cấu trúc các phần tử nhớ cơ bản



Phân tử RAM động (Dynamic RAM) MOS 4 Transistor

Hình 3.7b Sơ đồ cấu trúc các phân tử nhớ

3.2. Tổ chức bộ nhớ cho hệ vi xử lý

3.2.1. Tổ chức bộ nhớ vật lý

Tổ chức bộ nhớ cho một hệ Vi xử lý (máy vi tính) phụ thuộc không chỉ vào một hệ Vi xử lý cụ thể, mà còn phụ thuộc vào cách bố trí thuận lợi bên trong hệ thống. Trước hết, hãy làm quen với các khái niệm chip nhớ và từ nhớ để phân tích vấn đề tổ chức vật lý một bộ nhớ, sau đó mở rộng khái niệm tổ chức theo quan điểm của người lập trình (tổ chức logic).

Các chip nhớ được sản xuất dưới nhiều kích cỡ khác nhau, phụ thuộc vào công nghệ chế tạo. Chip nhớ là một vi mạch cụ thể, được bố trí các chân cơ bản như Hình 3.8. Các chân của một chip nhớ thông thường gồm các lối vào của BUS địa chỉ, lối dữ liệu, các chân điều khiển chọn chip, $ghA0 \div A9$ Các chân địa chỉ.

D1 ÷ D4 Các chân dữ liệu

CS Chân chọn chip

WE Điều khiển Ghi/đọc

Vcc Chân nguồn nuôi +5V

GND Chân nối đất và các chân nguồn.