

Bài 5

Cổng nối tiếp (serial port)

Mục tiêu

Trình bày được cấu tạo và các chế độ làm việc của cổng truyền thông nối tiếp theo nội dung đã học.

Thực hiện cổng truyền thông nối tiếp đúng yêu cầu kỹ thuật.

Thực hiện thu phát dữ liệu nối tiếp bằng 8051 đạt yêu cầu kỹ thuật.

5.1.Mở đầu

Cổng nối tiếp trong 8051 chủ yếu được dùng trong các ứng dụng có yêu cầu truyền thông với máy tính, hoặc với một vi điều khiển khác. Liên quan đến cổng nối tiếp chủ yếu có 2 thanh ghi: SCON và SBUF. Ngoài ra, một thanh ghi khác là thanh ghi PCON (không đánh địa chỉ bit) có bit 7 tên là SMOD quy định tốc độ truyền của cổng nối tiếp có gấp đôi lên ($SMOD = 1$) hay không ($SMOD = 0$). Dữ liệu được truyền nhận nối tiếp thông qua hai chân cổng P3.0(RxD) và P3.1(TxD).

Port nối tiếp hoạt động song công (full duplex), nghĩa là có khả năng thu và phát đồng thời.

Sử dụng 2 thanh ghi chức năng đặc biệt SBUF (địa chỉ byte là 99H) và SCON (địa chỉ byte là 98H) để truy xuất port nối tiếp).

Việc ghi lên SBUF sẽ nạp dữ liệu để phát, và việc đọc SBUF sẽ truy xuất dữ liệu đã nhận được thực ra có 2 SBUF riêng rẽ.

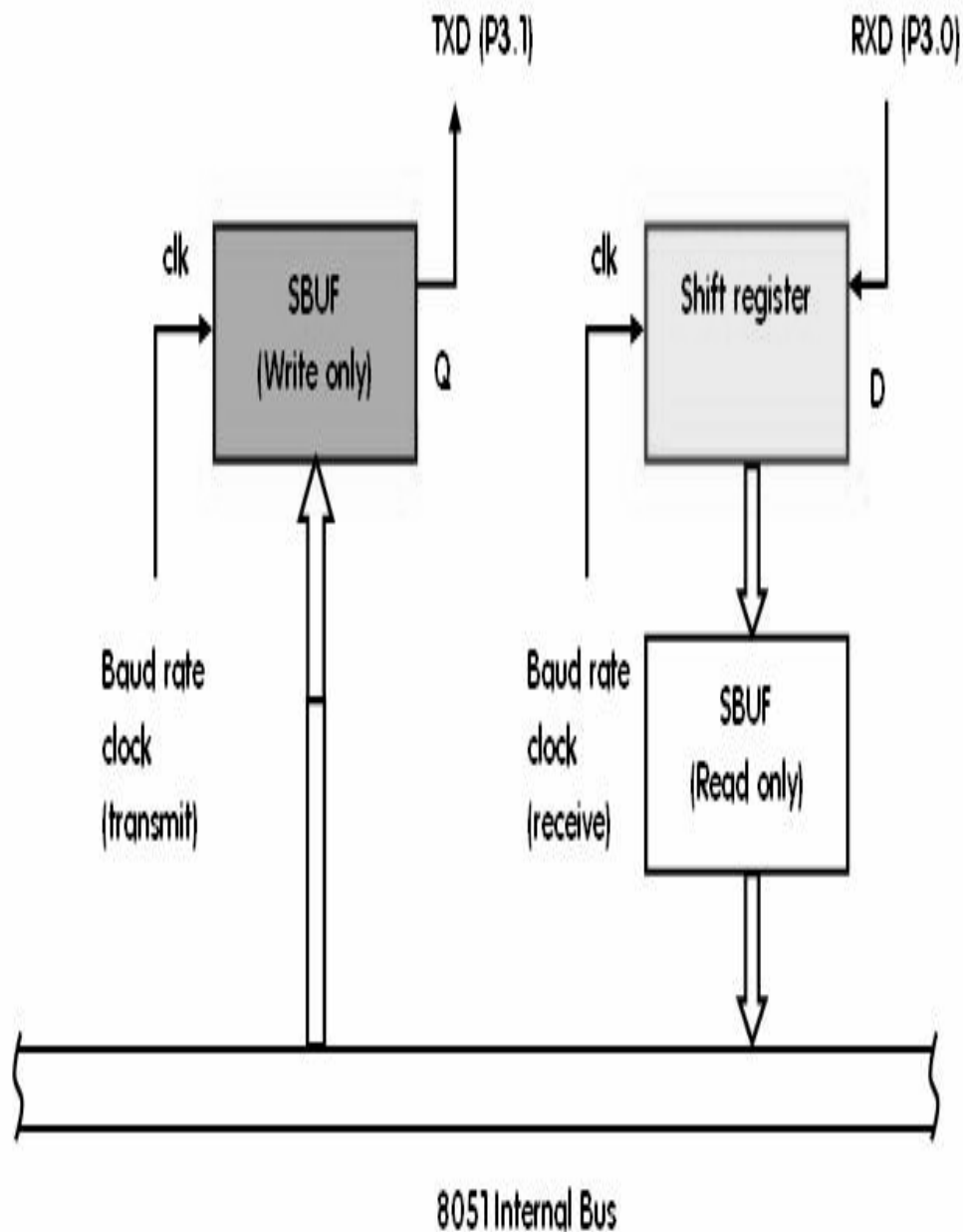
SCON chứa các bit trạng thái và điều khiển, thanh này được định địa chỉ bit.

Tần số hoạt động của port nối tiếp hay còn gọi là tốc độ baud (baud rate) có thể cố định hoặc thay đổi.

Cổng nối tiếp trong 8051 có khả năng hoạt động ở chế độ đồng bộ và bất đồng bộ dùng 2 chân TxD (P3.1) và RxD (P3.0). Chức năng của port nối tiếp là thực hiện chuyển đổi song song sang nối tiếp đối với dữ liệu xuất, và chuyển đổi nối tiếp sang song song đối với dữ liệu nhập.

Khi hoạt động ở chế độ truyền/nhận bất đồng bộ (UART – Universal Asynchronous Receiver / Transmitter), cổng nối tiếp có 3 chế độ song công (1, 2 và 3). Quá trình đọc/ghi cổng nối tiếp dùng thanh ghi SBUF(Serial Buffer), thực chất là 2 thanh ghi khác nhau: một thanh ghi truyền và một thanh ghi nhận.

8051 có 1 cổng UART làm việc ở chuẩn TTL, mặc định sau khi khởi động tất cả các cổng của 8051 đều làm việc ở chế độ vào ra số, vì thế để có thể sử dụng UART cần phải cấu hình cho cổng này làm việc thông qua các thanh ghi điều khiển và ghép nối tương thích với chuẩn RS232 (hình 5.1)



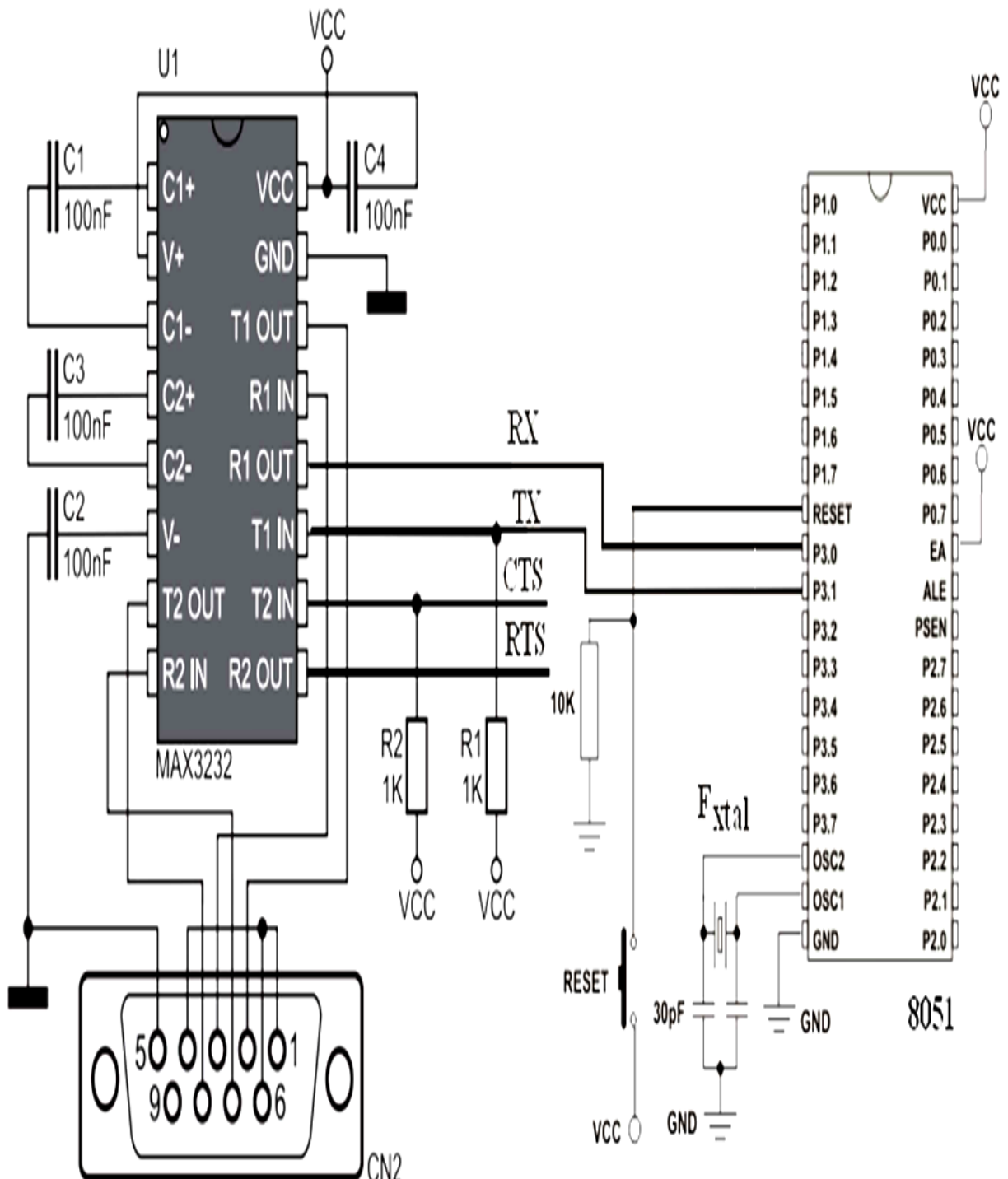
Hình 5.1. Ghép nối RS232 với 8051

Hai thanh ghi chức năng đặc biệt phục vụ cho truyền dữ liệu là thanh ghi đệm SBUF và thanh ghi điều khiển SCON. Thanh ghi đệm SBUF nằm ở địa chỉ 99H có 2 chức năng: nếu vi điều khiển ghi dữ liệu lên thanh ghi sbuf thì dữ liệu đó sẽ được truyền đi, nếu hệ thống khác gửi dữ liệu đến thì sẽ được lưu vào thanh ghi đệm sbuf (hình 5.2)

Thanh ghi điều khiển truyền dữ liệu SCON nằm ở địa chỉ 98H là thanh ghi cho phép truy suất bit bao gồm các bit trạng thái và các bit điều khiển. Các bit

điều khiển dùng để thiết lập nhiều kiểu hoạt động truyền dữ liệu khác nhau, còn các bit trạng thái cho biết thời điểm kết thúc khi truyền xong một kí tự hoặc nhận xong một kí tự. Các bit trạng thái có thể được kiểm tra trong chương trình hoặc có thể lập trình để sinh ra ngắt.

Tần số hoạt động của truyền dữ liệu nối tiếp còn gọi tốc độ BAUD (số lượng bit dữ liệu được truyền đi trong một giây) có thể hoạt động cố định (sử dụng dao động trên chip) hoặc có thể thay đổi. Khi cần tốc độ Baud thay đổi thì phải sử dụng Timer 1 để tạo tốc độ baud.



Hình 5.2. Sơ đồ của khối truyền dữ liệu nối tiếp.

5.2. Thanh ghi điều khiển

5.2.1. Thanh ghi SCON (Serial port controller)

Bảng 5.1. Nội dung thanh ghi SCON

FE/SM0	SM1	SM2	REN	TB8	RB8	TI	RI
--------	-----	-----	-----	-----	-----	----	----

Bit	Ký hiệu	Địa chỉ	Mô tả			
SCON.7	FE	9Fh	Framing Error – kiểm tra lỗi khung Được đặt lên 1 khi phát hiện lỗi tại bit stop và phải xóa bằng phần mềm. Bit FE chỉ truy xuất được khi bit SMOD = 0 = 1 (trong thanh ghi PCON).			
	SM0		Serial port Mode bit 0 – Xác định chế độ cho cổng nối tiếp			
SCON.6	SM1	9Eh	Serial port Mode bit 1			
			SM0	SM1	Mô tả	Tốc độ baud
			0	0	Thanh ghi dịch	fOSC/12
			0	1	UART 8 bit	Thay đổi
			1	0	UART 9 bit	fOSC/32 hay fOSC/64
			1	1	UART 9 bit	Thay đổi
SCON.5	SM2	9Dh	Serial port Mode bit 2 – Chế độ đa xử lý = 0: bình thường = 1: cho phép truyền thông đa xử lý trong chế độ 2 và 3			
SCON.4	REN	9Ch	Reception Enable bit – Cho phép thu = 0: cấm thu = 1: cho phép thu tại cổng nối tiếp			
SCON.3	TB8	9Bh	Transmitter Bit – Bit truyền thứ 9 trong chế độ 2 và 3.			
SCON.2	RB8	9Ah	Receiver Bit – Bit nhận thứ 9 trong chế độ 2 và 3. Trong chế độ 1, nếu SM2 = 0 thì RB8 = stop bit.			
SCON.1	TI	99h	Transmit Interrupt flag – Cờ ngắt phát Được đặt bằng 1 khi kết thúc quá trình truyền và xóa bằng phần mềm.			
SCON.0	RI	99h	Receive Interrupt flag – Cờ ngắt thu Được đặt bằng 1 khi nhận xong dữ liệu và xóa bằng phần mềm.			

Giá trị khi reset: 00h, cho phép định địa chỉ bit

5.2.2. Thanh ghi BDRCON (Baud Rate Control Register)

Bảng 5.2. Nội dung thanh ghi BDRCON

			BRR	TBCK	RBCK	SPD	SRC
--	--	--	-----	------	------	-----	-----

Bit	Ký hiệu	Mô tả
7	-	
6	-	
5	-	
4	BRR	Baud Rate Run control bit – Cho phép hoạt động = 0: cấm bộ tạo tốc độ baud nội (internal baud rate generator) hoạt động. = 1: cho phép bộ tạo tốc độ baud nội (internal baud rate generator) hoạt động.
3	TBCK	Transmission Baud rate generator selection bit for UART – Chọn bộ tạo tốc độ baud truyền là bộ tạo tốc độ nội (= 1) hay bằng timer (= 0)
2	RBCK	Reception Baud rate generator selection bit for UART – Chọn bộ tạo tốc độ baud nhận là bộ tạo tốc độ nội (= 1) hay bằng timer (= 0)
1	SPD	Baud Rate Speed control bit for UART – Chọn tốc độ baud là nhanh (= 1) hay chậm (= 0)
0	SRC	Baud Rate Source select bit in Mode 0 for UART – Chọn tốc độ baud trong chế độ 0 từ dao động thạch anh (= 0) hay từ bộ tạo tốc độ baud nội (= 1)

Giá trị khi reset: 00h, không cho phép định địa chỉ bit

Ngoài ra còn có các thanh ghi SBUF (Serial Buffer), BRL (Baud Rate Reload), SADEN (Slave Address Mark), SADDR (Slave Address).

Lưu ý rằng các thanh ghi BDRCON, BRL, SADEN và SADDR chỉ có trong các phiên bản mới của MCS-51.

5.3. Chế độ làm việc

Port nối tiếp của 8051 có 4 chế độ hoạt động, các chế độ được chọn bằng cách ghi 1 hoặc 0 cho các bit SM0 và SM1 trong thanh ghi SCON. Trước khi truyền dữ liệu thì thanh ghi SCON phải được khởi tạo đúng kiểu. Ba trong số các chế độ hoạt động cho phép truyền không đồng bộ (asynchronous), trong đó mỗi ký tự được thu hoặc được phát sẽ cùng với một bit start và một bit stop tạo thành một khung (frame).

Ví dụ: để khởi tạo truyền dữ liệu kiểu 1 thì 2 bit: SM0 SM1 = 01, bit cho phép thu: REN = 1, và cờ ngắt truyền TI = 1 để sẵn sàng truyền, ta dùng lệnh sau:

MOV SCON, #01010010b.

SM0	SM1	Chế độ	Mô tả	Tốc độ baud
0	0	0	Thanh ghi dịch	Cố định (tần số dao động/12)
0	1	1	UART 8 bit	Thay đổi (thiết lập bởi bộ địnhthời)
1	0	2	UART 9 bit	Cố định (tần số dao động/12 hoặc/64)
1	1	3	UART 9 bit	Thay đổi (thiết lập bởi bộ địnhthời)

Truyền dữ liệu nối tiếp của MCS51 có 4 kiểu hoạt động tùy thuộc theo 4 trạng thái của 2 bit SM0, SM1 được liệt kê như sau:

Thanh ghi scon sẽ thiết lập các kiểu hoạt động truyền dữ liệu khác nhau cho MCS51. Cấu trúc của thanh ghi Scon như sau (bảng 5.3):

Bảng 5.3. Các bit trong thanh ghi điều khiển truyền dữ liệu.

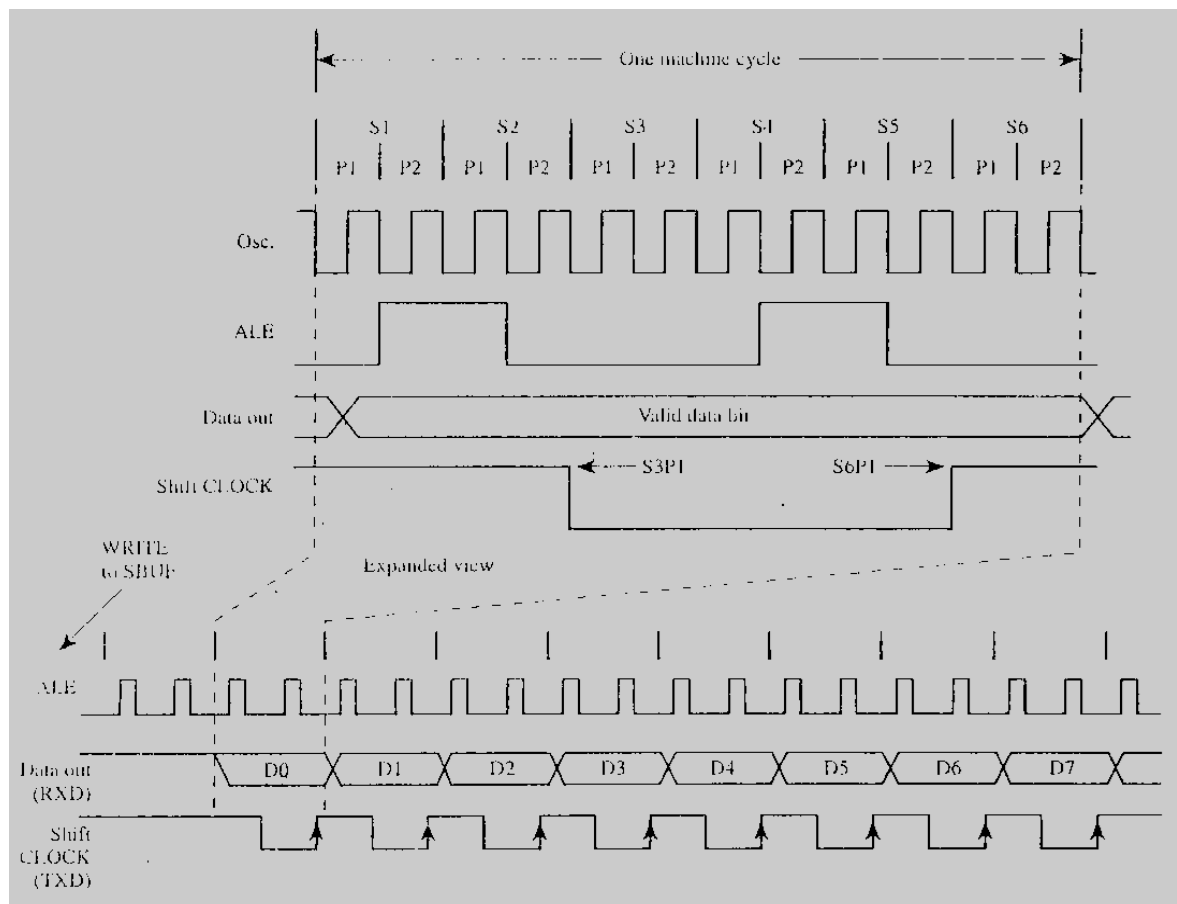
SM0	SM1	SM2	REN	TB8	RB8	TI	RI
Bit	Ký hiệu	Địa chỉ	Mô tả hoạt động				
7	SM0	9FH	Bit chọn kiểu truyền nối tiếp: bit thứ 0.				
6	SM1	9EH	Bit chọn kiểu truyền nối tiếp: bit thứ 1.				
5	SM2	9DH	Bit cho phép truyền kết nối nhiều vi xử lý ở mode 2 và 3; RI sẽ không tích cực nếu bit thứ 9 đã thu vào là 0.				
4	REN	9CH	Bit cho phép nhận ký tự, REN = 1 sẽ cho phép nhận ký tự.				
3	TB8	9BH	Dùng để lưu bit thứ 9 để truyền đi khi hoạt động ở mode 2 và 3, TB8 bằng 0 hay là do người lập trình thiết lập.				
2	RB8	9AH	Dùng để lưu bit 9 nhận về khi hoạt động ở mode 2 và 3.				

1	TI	99H	Cờ báo hiệu này lên mức 1 khi truyền xong 1 kí tự và xóa bởi người lập trình để sẵn sàng truyền kí tự tiếp theo.
0	RI	98H	Cờ báo hiệu này lên mức 1 khi nhận xong 1 kí tự và xóa bởi người lập trình để sẵn sàng nhận kí tự dữ liệu tiếp theo.

5.3.1. Thanh ghi dịch 8 bit (chế độ 0)

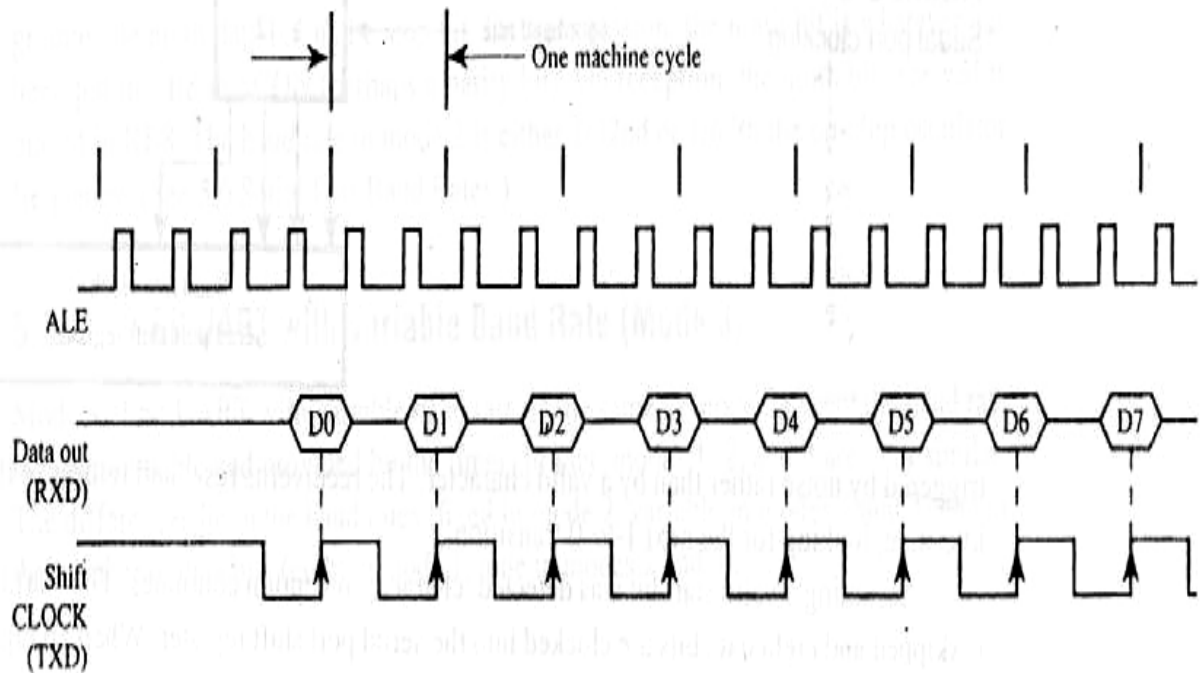
Để định cấu hình cho truyền dữ liệu nối tiếp ở kiểu 0 thì 2 bit SM1 SM0 = 00. Dữ liệu nối tiếp nhận vào và dữ liệu truyền đi đều thông qua chân RxD, còn chân TxD thì dùng để dịch chuyển xung clock. 8 bit dữ liệu để truyền đi hoặc nhận về thì luôn bắt đầu với bit có trọng số nhỏ nhất LSB. Tốc độ Baud được thiết lập cố định ở tần số bằng 1/12 tần số dao động thạch anh trên Chip.

Khi thực hiện lệnh ghi dữ liệu lên thanh ghi sbuf thì quá trình truyền dữ liệu bắt đầu. Dữ liệu được dịch ra ngoài thông qua chân RxD cùng với các xung nhịp cũng được gửi ra ngoài thông qua chân TxD. Mỗi bit truyền đi chỉ có xuất hiện trên chân RxD trong khoảng thời gian một chu kỳ máy. Trong khoảng thời gian của mỗi chu kỳ máy, tín hiệu xung clock xuống mức thấp tại thời điểm S3P1 và lên mức cao tại thời điểm S6P1 trong giản đồ thời gian hình 5.3.



Hình 5.3. Giản đồ thời gian.

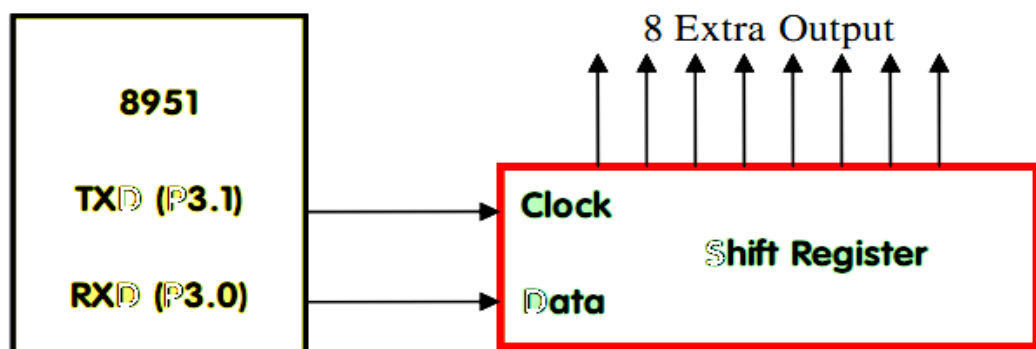
Biểu đồ thời gian của dữ liệu nối tiếp truyền vào vi điều khiển ở kiểu 0 như sau (hình 5.4):



Hình 5.4. Biểu đồ thời gian truyền dữ liệu mod 0

Quá trình nhận được khởi động khi bit cho phép nhận $REN = 1$ và cờ nhận $RI = 0$. Nguyên tắc chung là khởi tạo bit $REN = 1$ ở đầu chương trình để khởi động truyền dữ liệu, và xóa bit RI để sẵn sàng nhận dữ liệu vào. Khi bit RI bị xóa, các xung clock sẽ xuất ra bên ngoài thông qua chân TxD, bắt đầu chu kỳ máy kế tiếp thì dữ liệu từ bên ngoài sẽ được dịch vào bên trong thông qua chân RxD.

Một ứng dụng cụ thể sử dụng mode 0 là dùng để mở rộng thêm số lượng ngõ ra cho MCS51 với cách thức thực hiện như sau: một thanh ghi dịch từ nối tiếp thành song song được nối đến các đường TxD và RxD của MCS51 để mở rộng thêm 8 đường ra như hình 5.5. Nếu dùng thêm nhiều thanh ghi dịch mắc nối tiếp vào thanh ghi dịch đầu tiên sẽ mở rộng được nhiều ngõ ra.



Hình 5.5 Một ứng dụng kiểu 0 để tăng thêm ngõ ra bằng thanh ghi dịch.

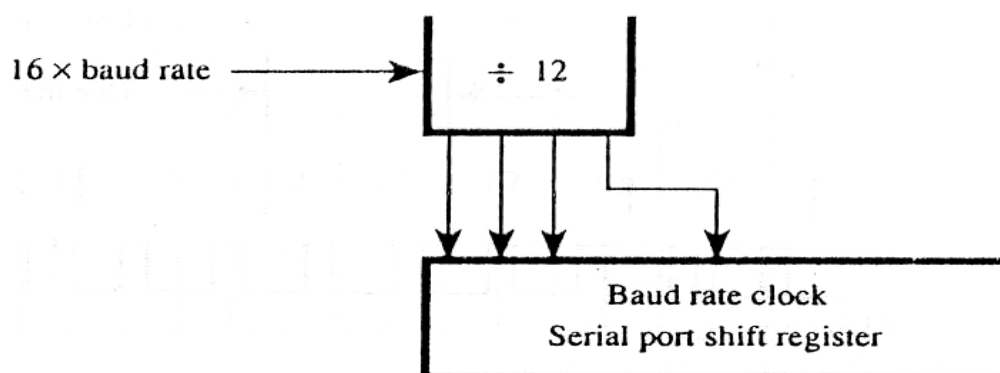
5.3.2. Chế độ UART 8 bit có tốc độ baud thay đổi (chế độ 1)

Trong mode này, truyền dữ liệu nối tiếp hoạt động bất đồng bộ UART 8 bit có tốc độ Baud thay đổi được. UART là bộ thu và phát dữ liệu nối tiếp với mỗi ký tự dữ liệu luôn bắt đầu bằng 1 bit Start (ở mức 0) và kết thúc bằng 1 bit Stop (ở mức 1), bit parity đôi khi được ghép vào giữa bit dữ liệu sau cùng và bit Stop.

Trong kiểu này, 10 bit dữ liệu sẽ phát đi ở chân TxD và nếu nhận thì sẽ nhận ở chân RxD. 10 bit đó bao gồm: 1 bit start, 8 bit data (LSB là bit đầu tiên), và 1 bit stop. Đối với hoạt động nhận dữ liệu thì bit Stop được đưa vào bit RB8 trong thanh ghi SCON.

Trong MCS51, tốc độ Baud được thiết lập bởi tốc độ tràn của Timer T1. Đối với họ 52 có 3 timer thì tốc độ baud có thể thiết lập bởi tốc độ tràn của timer T1 hoặc timer T2 hoặc cả 2 timer T1 và T2: một timer cho máy phát và 1 timer cho máy thu.

Nguồn cung cấp xung clock để đồng bộ các thanh ghi truyền dữ liệu nối tiếp hoạt động ở kiểu 1, 2, 3 được thiết lập bởi bộ đếm 16 như hình 5.6, ngõ ra của bộ đếm là xung clock tạo tốc độ baud. Xung ngõ vào của bộ đếm có thể lập trình bằng phần mềm.

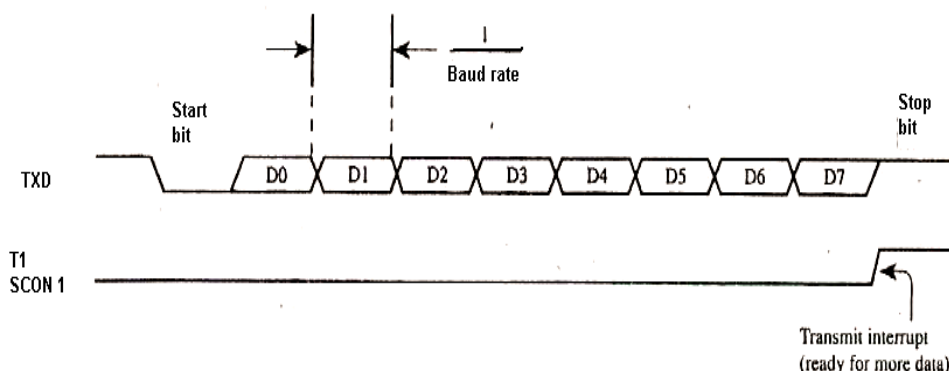


Hình 5.6. Cung cấp xung cho truyền dữ liệu nối tiếp.

Khi có một lệnh ghi dữ liệu lên thanh ghi sbuf thì quá trình truyền dữ liệu bắt đầu nhưng nó chưa truyền mà chờ cho đến khi bộ chia 16 (cung cấp tốc độ Baud cho truyền dữ liệu nối tiếp) bị tràn. Dữ liệu được xuất ra trên chân TxD bắt đầu với bit start theo sau là 8 bit data và sau cùng là bit stop. Các cờ phát TI được nâng lên mức 1 cùng lúc với thời điểm xuất hiện bit Stop trên chân TxD như hình 5.7.

Quá trình nhận dữ liệu được khởi động khi có sự chuyển đổi từ mức 1 sang mức 0 ở ngõ vào RxD. Bộ đếm 4 bit được reset ngay lập tức để sắp xếp bit dữ liệu đang đến từ ngõ vào RxD. Mỗi bit dữ liệu đến được lấy mẫu ở trạng thái đếm thứ 8 trong một chu kỳ 16 trạng thái của bộ đếm 4 bit.

Khi có sự chuyển trạng thái từ 1 xuống 0 ở ngõ vào RxD của bộ thu thì trạng thái 0 này phải tồn tại trong 8 trạng thái liên tục của bộ đếm 4 bit. Nếu trường hợp này không đúng thì bộ thu xem như bị tác động bởi tín hiệu nhiễu. Bộ thu sẽ reset và trở về trạng thái nghỉ và chờ sự chuyển trạng thái tiếp theo.



Hình 5.7. Cờ báo phát xong dữ liệu TI.

Giả sử việc kiểm tra bit Start là hợp lệ thì bit Start sẽ được bỏ qua và 8 bit data được nhận vào thanh ghi dịch nối tiếp.

Khi tất cả 8 bit được ghi vào thanh ghi dịch thì 3 công việc sau sẽ được thực hiện tiếp theo:

Bit thứ 9 (bit Stop) được dịch vào bit RB8 trong SCON.

8 bit data được nạp vào thanh ghi SBUF.

Cờ ngắt nhận RI = 1.

Tuy nhiên, 3 công việc trên chỉ xảy ra nếu hai điều kiện sau tồn tại:

RI = 0.

SM2 = 1 và bit Stop nhận được = 1 hoặc SM2 = 0.

5.3.3. Chế độ 2: UART 9 bit với tốc độ Baud cố định

Khi SM1 SM0 = 10 thì truyền dữ liệu hoạt động ở kiểu 2 có tốc độ Baud cố định. Khi phát thì Truyền / nhận 11 bit: 1 bit start, 8 bit dữ liệu, bit thứ 9 và 1 bit stop. Khi truyền, bit 9 là bit TB8 và khi nhận, bit 9 là bit RB8 trong thanh ghi SCON. Tốc độ baud cố định là 1/32 hay 1/64 tần số dao động trên Chip.

5.3.4. Chế độ 3: UART 9 bit với tốc độ Baud thay đổi

Khi SM1 SM0 = 11 thì truyền dữ liệu hoạt động ở kiểu 3 là kiểu UART 9 bit có tốc độ Baud thay đổi. Kiểu 3 tương tự kiểu 2 ngoại trừ tốc độ Baud được lập trình và được cung cấp bởi Timer.

Các kiểu 1, kiểu 2 và kiểu 3 rất giống nhau, những điểm khác nhau là ở tốc độ Baud (kiểu 2 cố định, kiểu 1 và kiểu 3 thay đổi) và số bit dữ liệu (kiểu 1 có 8 bit, kiểu 2 và kiểu 3 có 9 bit data).

Trong 4 chế độ trên, thường sử dụng chế độ 1 hay 3 để truyền dữ liệu. Trong trường hợp truyền dữ liệu giữa các vi điều khiển AT89C51 với nhau, có thể dùng chế độ 2. Ngoài ra, cổng nối tiếp còn có các chế độ nâng cao: kiểm tra lỗi khung và nhận dạng địa chỉ tự động.

5.4. Khởi tạo và truy xuất thanh ghi PORT nối tiếp

5.4.1. Bit điều khiển cho phép nhận dữ liệu (Receive Enable)

Để cho phép thu dữ liệu thì chương trình phải làm cho bit REN = 1 và điều này được thực hiện ở đầu chương trình.

Ta có thể khởi tạo cho phép truyền dữ liệu bằng lệnh :

Setb ren hoặc MOV SCON, # Xxx1xxxxb

5.4.2. Bit dữ liệu thứ 9

Bit dữ liệu thứ 9 được phát trong kiểu 2 và kiểu 3 phải được nạp vào bit TB8 bằng phần mềm có nghĩa là người lập trình phải thực hiện công việc này trước khi truyền dữ liệu đi, còn bit dữ liệu thứ 9 của dữ liệu thu được thì tự động đặt vào trong bit RB8.

Phần mềm có thể hoặc không đòi hỏi bit dữ liệu thứ 9 tham gia vào quá trình truyền dữ liệu tùy thuộc vào đặc tính của các thiết bị nối tiếp kết nối với nhau thiết lập ra qui định. Bit dữ liệu thứ 9 đóng 1 vai trò quan trọng trong truyền thông nhiều vi xử lý.

5.4.3. Thêm vào bit chẵn lẻ Parity

Bit thứ 9 thường được dùng là bit kiểm tra chẵn lẻ. Ở mỗi chu kỳ máy, bit P trong thanh ghi trạng thái PSW bằng 1 hay bằng 0 tùy thuộc vào quá trình kiểm tra chẵn 8 bit dữ liệu chứa trong thanh ghi A.

Ví dụ 49: Nếu hệ thống truyền dữ liệu yêu cầu 8 bit data cộng thêm 1 bit kiểm tra chẵn, thì các lệnh sau đây sẽ phát 8 bit trong thanh ghi A cộng với bit kiểm tra chẵn được cộng vào bit thứ 9.

MOV C,P ;chuyển cờ chẵn lẻ P sang cờ C

MOV TB8,C ;chuyển cờ C sang bit TB8 để chuẩn bị truyền đi

MOV SBUF,A ;truyền dữ liệu 8 bit trong A và bit thứ 9 trong TB8 đi.

Nếu kiểm tra lẻ được yêu cầu thì các lệnh trên được sửa lại là:

MOV C,P ;chuyển cờ chẵn lẻ P sang cờ C

CPL C ;ngược đảo chẵn thành lẻ

MOV TB8,C ;chuyển cờ C sang bit TB8 để chuẩn bị truyền đi

MOV SBUF,A ;truyền dữ liệu 8 bit trong A và bit thứ 9 trong TB8 đi

Trong kiểu 1 ta vẫn có thể sử dụng bit kiểm tra chẵn lẻ như sau: 8 bit data được phát trong kiểu 1 có thể bao gồm 7 bit dữ liệu, và 1 bit kiểm tra chẵn lẻ. Để phát một mã ASCII 7 bit với 1 bit kiểm tra chẵn vào 8 bit, các lệnh sau đây được dùng:

```
MOV  C, P          ; Đưa Parity chẵn vào C
MOV  ACC.7, C      ; Đưa Parity chẵn vào bit MSB của A
MOV  SBUF, A       ; Gửi bit data cùng bit Parity chẵn
```

5.4.4. Các cờ ngắt

Cờ ngắt nhận RI và phát TI trong thanh ghi SCON đóng một vai trò quan trọng trong truyền dữ liệu của MCS-51. Cả hai bit đều được set bởi phần cứng nhưng phải xóa bởi phần mềm.

Điện hình là cờ RI được set ở mức 1 khi kết thúc quá trình nhận đầy đủ 1 ký tự và cho biết thanh ghi đệm thu đã đầy. Trạng thái của cờ RI có thể kiểm tra bằng phần mềm hoặc có thể lập trình để sinh ra ngắt. Nếu muốn nhận một ký tự từ một thiết bị đã được kết nối đến Port nối tiếp, thì chương trình phải chờ cho đến khi cờ RI = 1, sau đó xóa cờ RI và đọc ký tự từ thanh ghi SBUF.

Quá trình này được lập trình như sau :

WAIT :

JNB RI, WAIT :Kiểm tra RI xem có bằng 1 hay không. Chờ nếu = 0

CLR RI :khi cờ RI = 1 thì đã nhận xong dữ liệu và xóa cờ RI

MOV A, SBUF :đọc ký tự nhận được từ thanh ghi Sbuf

Cờ TI lên mức 1 cho biết đã phát xong ký tự và cho biết thanh ghi đệm sbuf đã rỗng. Nếu muốn gửi 1 ký tự đến một thiết bị đã được kết nối đến Port nối tiếp thì trước tiên phải kiểm tra xem Port nối tiếp đã sẵn sàng chưa. Nếu ký tự trước đang được gửi đi, thì phải chờ cho đến khi kết thúc quá trình gửi. Các lệnh sau đây dùng để phát một ký tự trong thanh ghi A ra :

WAIT :

JNB TI, WAIT :Kiểm tra TI có bằng 1 hay không và chờ nếu bằng 0.

CLR TI :Xóa cờ ngắt thu TI

MOV SBUF,A :Gửi nội dung trong thanh ghi A đi

Hoặc

MOV SBUF,A :gửi nội dung trong thanh ghi A đi

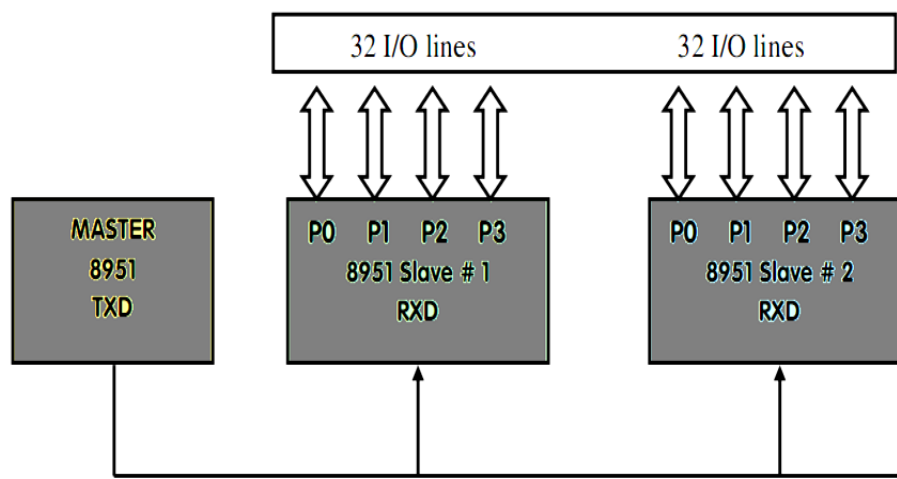
WAIT :

JNB TI, WAIT :Kiểm tra TI có bằng 1 hay không và chờ nếu bằng 0.

CLR TI :Xóa cờ ngắt thu TI

5.5. Truyền thông đa xử lý (Multiprocessor Communications)

Chế độ 2 và 3 có một dự trữ (chuẩn bị) đặc biệt cho có một chức năng đặc biệt cho việc truyền thông đa xử lý. Ở các mode 2 và 3, 9 bit dữ liệu được thu và bit thứ 9 được lưu vào bit RB8. Truyền dữ liệu có thể lập trình sao cho khi thu được bit Stop thì ngắt của truyền dữ liệu nối tiếp tác động chỉ khi bit RB8 = 1. Cấu trúc này được phép bằng cách set bit SM2 = 1 trong thanh ghi SCON. Kiểu này được ứng dụng trong mạng sử dụng nhiều MCS51 được tổ chức theo cấu hình máy chủ và máy tớ như hình 5.8



Hình 5.8. Kết nối nhiều vi điều khiển

Trong cấu hình kết nối ở trên thì mỗi một vi xử lý tớ (Slave) sẽ có một địa chỉ duy nhất do chúng ta qui định.

Khi bộ xử lý chủ muốn phát một khối dữ liệu đến một trong các bộ xử lý tớ thì trước tiên vi xử lý chủ (Master) phải gửi ra 1 byte địa chỉ để nhận diện bộ xử lý tớ (Slave) muốn kết nối.

Byte địa chỉ được phân biệt với byte dữ liệu bởi bit thứ 9: trong byte địa chỉ thì bit thứ 9 bằng 1 và trong byte dữ liệu thì bit thứ 9 bằng 0.

Các vi xử lý tớ sau khi nhận được byte địa chỉ sẽ biết được vi xử lý chủ (Master) muốn giao tiếp tớ nào. Khi có vi xử lý tớ (Slave) được phép thì nó sẽ xóa bit SM2 để bắt đầu nhận các byte dữ liệu tiếp theo. Còn các vi xử lý không được phép thì vẫn giữ nguyên bit SM2=1 để không nhận các byte dữ liệu truyền giữa vi xử lý chủ và vi xử lý tớ đang được phép. Vi xử lý tớ sau khi kết nối với vi xử lý chủ (Master) xong thì phải làm cho bit SM2=1 để sẵn sàng kết nối cho những lần tiếp theo.

Sau khi thực hiện xong việc trao đổi dữ liệu thì vi xử lý muốn truy xuất một vi xử lý khác thì phải tạo ra một địa chỉ mới và vi xử lý tớ tương ứng với địa chỉ đó được phép và hoạt động giống như vừa trình bày.

Ví dụ: Dưới đây cho thấy, cách thức sử dụng ngắt cổng truyền nối tiếp để tạo liên lạc đa xử lý.

Khi bộ xử lý chủ (Master) muốn truyền 1 khối dữ liệu tới một trong những bộ xử lý (Slave) khác, đầu tiên nó gửi đi 1 byte địa chỉ để xác định địa chỉ của bộ xử lý đích (Slave). Một byte địa chỉ khác với một byte dữ liệu ở chỗ: bit thứ 9 bằng 1 ở byte địa chỉ và bằng 0 ở byte dữ liệu. Với SM2=1, không có bộ xử lý (Slave) nào được ngắt bởi 1 byte dữ liệu. Tuy nhiên 1 byte địa chỉ sẽ ngắt tất cả các bộ xử lý (Slave) khác, để cho mỗi bộ xử lý(slave) khác có thể kiểm tra byte nhận được và để xem có phải nó đang được trở tới không. Bộ xử lý (slave) nào được trở tới sẽ xóa (clear) bit SM2 của nó và chuẩn bị nhận các byte dữ liệu sẽ đưa đến. Các bộ xử lý (Slave) khác nếu không được nhắc tới, thì sẽ thiết lập (set) bit SM2 của chúng và tiếp tục hoạt động của mình mà không cần quan tâm tới dữ liệu trên kênh.

5.6. Tốc độ baud

Truyền dữ liệu nối tiếp nếu hoạt động ở kiểu 0 và kiểu 2 thì có tốc độ truyền cố định. Trong kiểu 0 thì tốc độ truyền bằng 112 tần số dao động trên Chip. Nếu sử dụng thạch anh 12 MHz thì tốc độ truyền của kiểu 0 là 1MHz như hình 5.9.

Trong thanh ghi PCON có một bit SMOD có chức năng làm tăng gấp đôi tốc độ baud, mặc nhiên sau khi reset hệ thống thì bit SMOD = 0 thì các kiểu truyền dữ liệu hoạt động với tốc độ quy định, khi bit SMOD = 1 thì tốc độ tăng gấp đôi.

Ví dụ: Trong kiểu 2, tốc độ truyền có thể tăng gấp đôi từ giá trị mặc định 1/64 tần số dao động trên Chip (SMOD = 0) lên đến 1/32 tần số dao động trên Chip (ứng với SMOD =1) như hình 5.9.

Do thanh ghi PCON không cho phép truy suất bit nên để set bit SMOD mà không thay đổi các bit khác của thanh ghi PCON thì phải thực hiện lệnh sau.

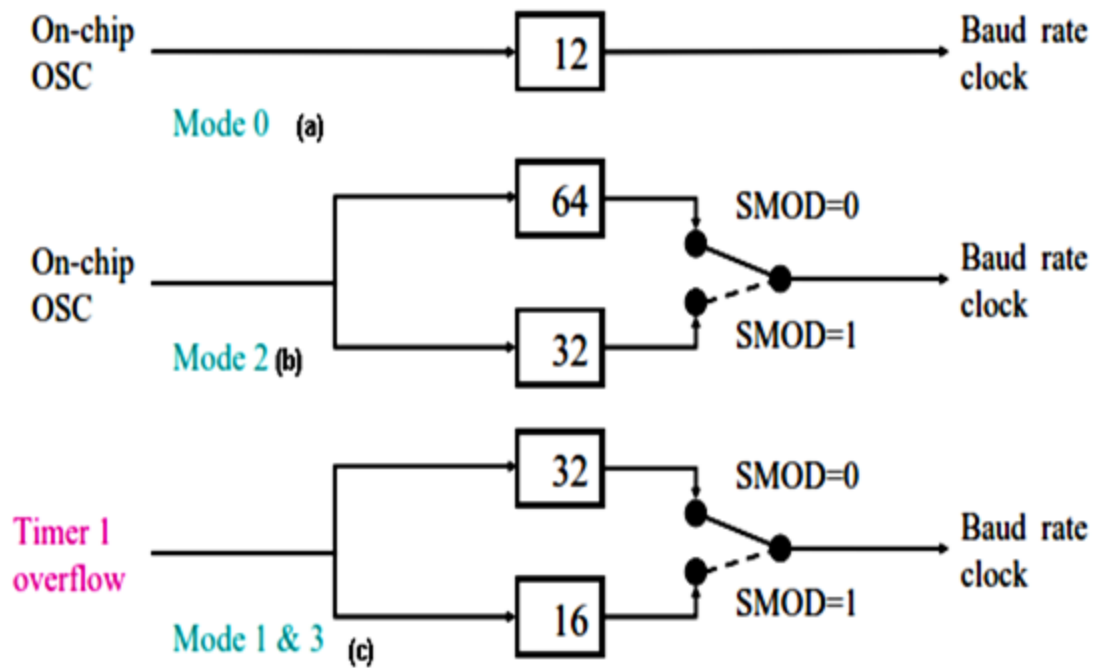
Lệnh sau đây set bit SMOD để tăng gấp đôi tốc độ truyền:

OR PCON, #1000 0000b ;bit Smod ở vị trí thứ 7

Các tốc độ Baud trong kiểu 1 và kiểu 3 của MCS-51 được xác định bởi tốc độ tràn của Timer:

Bởi vì Timer hoạt động ở tần số tương đối cao nên phải chia cho 32 khi bit SMOD = 0 và chia cho 16 nếu SMOD = 1 trước khi cung cấp xung clock để thiết lập tốc độ Baud cho Port nối tiếp.

Tốc độ Baud ở kiểu 1 và 3 của MCS51 được xác định bởi tốc độ tràn của Timer 1 hoặc Timer 2, hoặc cả 2 như hình 5.9.



Hình 5.9. Thiết lập tốc độ Baud.

5.6.1. Sử dụng bộ định thời 1 là xung clock tốc độ baud

Kỹ thuật thường dùng để tạo xung clock tốc độ baud là thiết lập timer 1 hoạt động ở chế độ 8bit tự nạp lại (chế độ định thời 2) và đặt giá trị nạp thích hợp vào thanh ghi TH1 để có tốc độ tràn đúng, từ đó tạo ra tốc độ baud. Tốc độ baud = (Tốc độ tràn bộ định thời 1) / 32

Ví dụ : Nếu tốc độ baud là 9600

Tốc độ tràn của bộ định thời = $9600 \times 32 = 307200 \text{ Hz}$

Nếu mạch dao động là 11.059 MHz, xung clock của bộ định thời = $11.059 \text{ M}/12 = 921583 \text{ Hz}$, giá trị nạp cho TH1 = $921583/307200 = 3$

Tốc độ baud	Tần số thạch anh	Giá trị nạp cho TH1
9600	11.059 MHz	-3(FDH)
2400	11.059 MHz	-12(F4H)
1200	11.059 MHz	-24(E8H)

Ví dụ: Viết một chuỗi lệnh để khởi động port nối tiếp sao cho port này hoạt động ở chế độ UART 8 bit với tốc độ baud 9600, sử dụng bộ định thời 1 để cung cấp xung clock tốc độ baud. Dao động thạch anh là 11.059 MHz.

```
MOV SCON,#01010010B
```

```
MOV TMOD,#001000000B
```

```
MOV TH1,# (-3)
```

```
SETB TR1
```

Chế độ 0: tốc độ baud cố định = 1/12 tần số thạch anh.

Chế độ 2: tốc độ baud = 1/32 tần số thạch anh khi SMOD = 1 hay 1/64 khi SMOD = 0 (SMOD: nằm trong thanh ghi PCON).

Chế độ 1 và 3: tốc độ baud xác định bằng tốc độ tràn của timer 1. Trong họ 89x52, có thể dùng timer 2 để tạo tốc độ baud còn trong các phiên bản mới, có thể dùng bộ tạo tốc độ nội (INT_BRG–Internal Baud Rate Generator). Việc xác định nguồn tạo tốc độ baud mô tả như hình 5.9 và bảng 5.3

Bảng 5.4 – Lựa chọn tốc độ baud

TCLK	RCLK	TBCK	RBCK	Clock phát	Clock thu
0	0	0	0	Timer 1	Timer 1
1	0	0	0	Timer 2	Timer 1
0	1	0	0	Timer 1	Timer 2
1	1	0	0	Timer 2	Timer 2
X	0	1	0	INT_BRG	Timer 1
X	1	1	0	INT_BRG	Timer 2
0	X	0	1	Timer 1	INT_BRG
1	X	0	1	Timer 2	INT_BRG
X	X	1	1	INT_BRG	INT_BRG

5.6.2. Tạo tốc độ baud bằng Timer 1

Bảng 5.5 Các giá trị nạp thông dụng trong truyền thông nối tiếp

Baud Rate	Tần số thạch anh					Bit SMOD
	11.0592	12	14.7456	16	20	
150	40 h	30 h	00 h			0
300	A0 h	98 h	80 h	75 h	52 h	0
600	D0 h	CC h	C0 h	BB h	A9 h	0
1200	E8 h	E6 h	E0 h	DE h	D5 h	0
2400	F4 h	F3 h	F0 h	EF h	EA h	0
4800		F3 h	EF h	EF h		1
4800	FA h		F8 h		F5 h	0
9600	FD h		FC h			0
9600					F5 h	1
19200	FD h		FC h			1
38400			FE h			1
76800			FF h			1

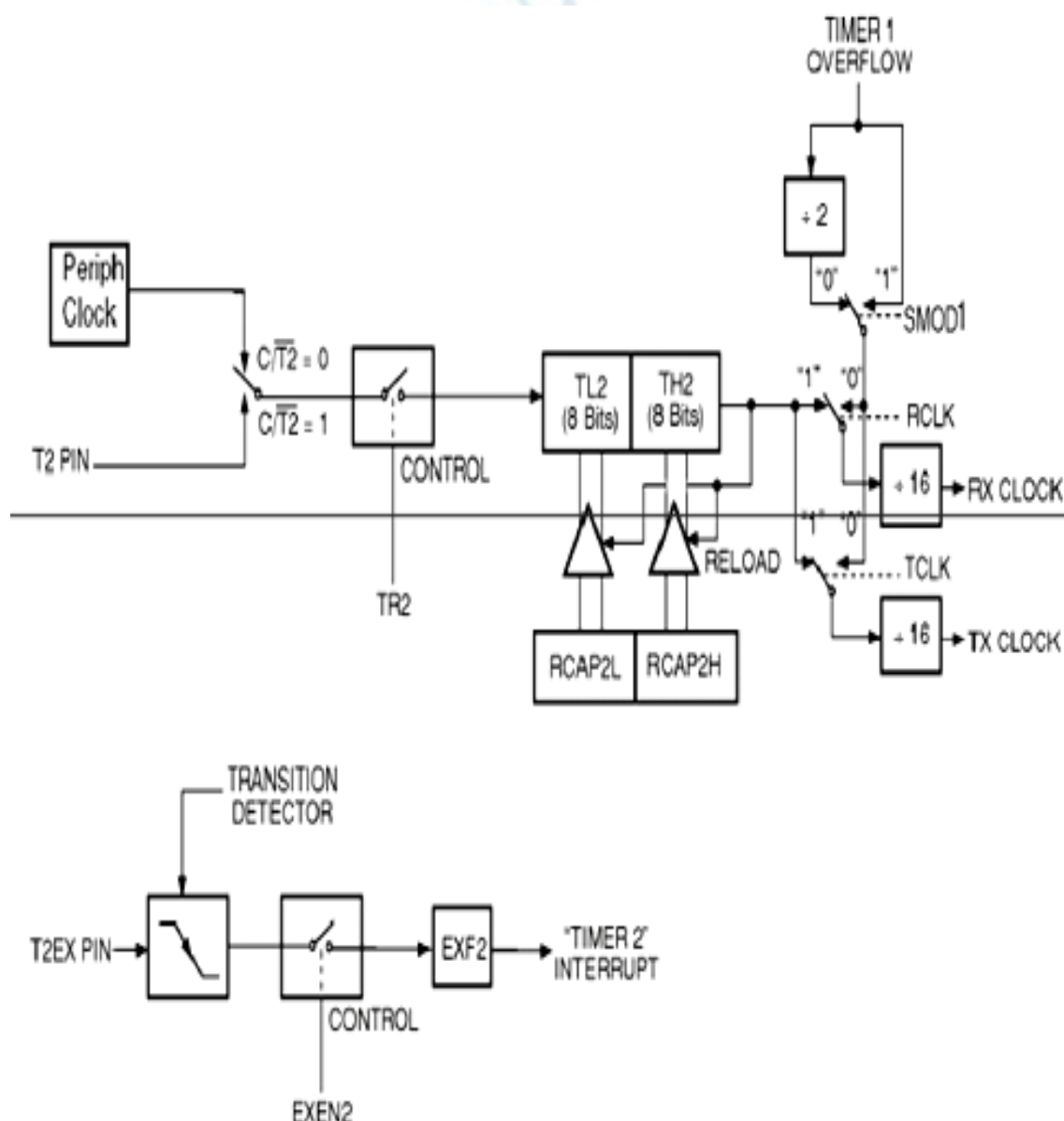
Khi dùng timer 1 để tạo tốc độ baud, thông thường cần thiết lập timer 1 hoạt động ở chế độ 8 bit tự nạp lại và giá trị nạp ban đầu của timer 1 (chứa trong thanh ghi TH1) phụ thuộc vào tốc độ baud cần tạo theo công thức sau:

$$\text{Baud_Rate} = \frac{2^{\text{SMOD}} \times F_{\text{Xtal}}}{6^{(1-\text{SPD})} \times 12 \times 32 \times [256 - (\text{BRL})]}$$

$$(\text{BRL}) = 256 - \frac{2^{\text{SMOD}} \times F_{\text{Xtal}}}{6^{(1-\text{SPD})} \times 12 \times 32 \times \text{Baud_Rate}}$$

Đặt giá trị cho thanh ghi TH1 tùy thuộc vào tốc độ mong muốn theo bảng 5.5

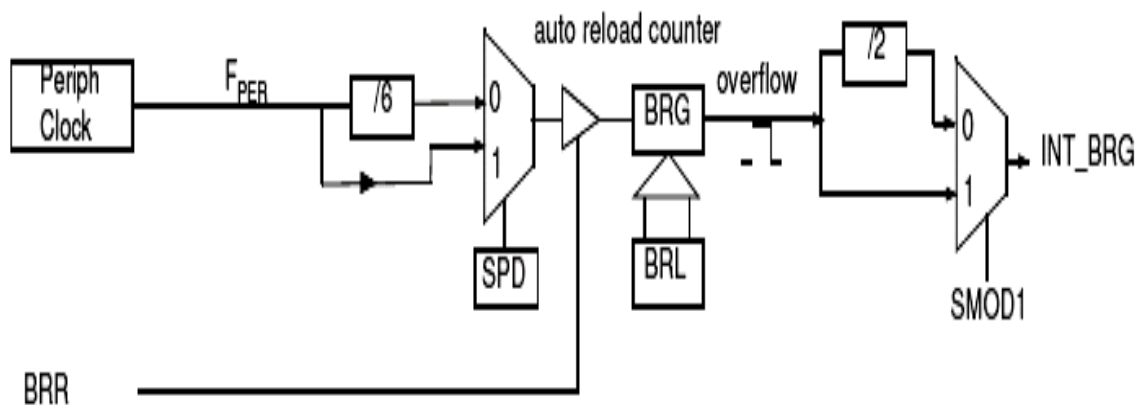
5.6.3. Tạo tốc độ baud bằng Timer 2



Hình 5.10.– Tạo tốc độ baud bằng timer 2

Khi dùng Timer 2 để tạo tốc độ baud (hình 5.11), xung clock thu và phát có thể tách riêng bằng cách chỉ dùng TCLK hay RCLK. Lúc đó, xung clock còn lại được xác định theo Timer 1. Ngoài ra, cũng có thể tạo ngắt cho Timer 2 bằng cách đặt bit EXEN2 = 1 và ngắt tạo ra khi xuất hiện cạnh âm tại chân T2EX.

5.6.4. Bộ tạo tốc độ baud nội (INT_BRG – Internal Baud Rate Renerator)



Hình 5.11. Bộ tạo tốc độ baud nội

$$\text{Giá trị nạp} = - \frac{f_{\text{osc}} \times 2^{\text{SMOD1}}}{2 \times 32 \times 6^{1-\text{SPD}} \times \text{baud_rate}}$$

Giá trị nạp trong bộ tạo tốc độ nội chứa trong thanh ghi BRL và được xác định theo công thức sau:

Trong đó SMOD1 nằm trong thanh ghi PCON và SPD nằm trong thanh ghi BDRCON.

Câu hỏi và bài tập bài

Câu 1: Nêu các thanh ghi điều khiển trong Vi điều khiển.

Gợi ý: Các thanh ghi trong Vi điều khiển:

Thanh ghi SCON (Serial port controller).

Thanh ghi BDRCON (Baud Rate Control Register).

Ngoài ra còn có các thanh ghi SBUF (Serial Buffer), BRL (Baud Rate Reload), SADEN (Slave Address Mark), SADDR (Slave Address).

Lưu ý rằng các thanh ghi BDRCON, BRL, SADEN và SADDR chỉ có trong các phiên bản mới của MCS-51.

Câu 2: Nêu các chế độ làm việc của Vi điều khiển 8051?

Gợi ý:

Các chế độ làm việc của vi điều khiển:

Thanh ghi dịch 8 bit (chế độ 0).

Chế độ UART 8 bit có tốc độ baud thay đổi (chế độ 1).

Chế độ 2: UART 9 bit với tốc độ Baud cố định.

Chế độ 3: UART 9 bit với tốc độ Baud thay đổi.

Câu 3: Nêu cách khởi tạo và truy xuất thanh ghi PORT nối tiếp và cách truyền thông đa xử lý?

Gợi ý:

Các cách khởi tạo và truy xuất thanh ghi PORT nối tiếp

Bit điều khiển cho phép nhận dữ liệu (Receive Enable).

Bit dữ liệu thứ 9.

Thêm vào bit chẵn lẻ Parity.

Các cờ ngắt.

Truyền thông đa xử lý và tốc độ BAUD

Bài 1. Điều khiển khối LED đơn :

1.1. Mục đích,yêu cầu :

Giúp cho sinh viên làm quen với việc điều khiển LED đơn như tắt, mở, dịch LED sang trái,dịch LED sang phải, sáng dần, nhấp nháy. Sinh viên phải biết sử dụng Timer để tạo Delay và biết cách sử dụng các lệnh liên quan như CLR, CPL, RR,RL,R RC,RLC,CJNE, DJNZ, JNB, JB...

1.2. Chương trình tham khảo

```
ORG 000H
LJMP MAIN
ORG 0030H
MAIN:
LCALL TURN_ON_OFF
LCALL FLASH_SINGLE_LED
LCALL FLASH_LED
LCALL SHIFT_LEFT_RIGHT
```

```

LCALL    INCREMENT_LEFT_RIGHT
SJMP $

;*****
INCREMENT_LEFT_RIGHT:
MOV  36H,#5
LOOP_INC_LR:
MOV  P1,#11111111B
INC_LEFT:
CLR    C
MOV  A,P1
RLC    A
MOV  P1,A
LCALL  DELAY_50MS
CJNE  A,#0,INC_LEFT
MOV  P1,#11111111B
INC_RIGHT:
CLR    C
MOV  A,P1
RRC    A
MOV  P1,A
LCALL  DELAY_50MS
CJNE  A,#0,INC_RIGHT
DJNZ  36H,LOOP_INC_LR
MOV  P1,#0FFH
RET

;*****
SHIFT_LEFT_RIGHT:
MOV  35H,#5
LOOP_SHIFT_LR:
MOV  P1,#11111110B

```