BỘ CÔNG THƯƠNG
TRƯỜNG CAO ĐẲNG KỸ THUẬT CAO THẮNG

KHOA ĐIỆN TỬ - TIN HỌC
BỘ MÔN ĐIỆN TỬ VIỄN THÔNG

NGUYỄN DUY THẮNG
LẠI NGUYỄN DUY
NGUYỄN PHÚ QUỚI

TaiLieuXD

GIÁO TRÌNH
ĐIỆN TỬ THÔNG TIN

TP. HỒ CHÍ MINH - 2018
(LƯU HÀNH NỘI BỘ)

TaiLieu.vn

MỤC LỤC

CHƯƠNG 1 ..... **1**
MẠCH KHUẾCH ĐẠI CÔNG SUẤT ÂM TẦN **1**
1.1. KHÁI NIỆM VỀ KHUẾCH ĐẠI CÔNG SUẤT 1
1.2. KHUẾCH ĐẠI CÔNG SUẤT LỚP A 2
1.2.1. Mạch dùng cuộn chặn 2
1.2.2. Mạch ghép biến áp 8
1.3. KHUẾCH ĐẠI CÔNG SUẤT LỚP B 11
1.4. KHUẾCH ĐẠI CÔNG SUẤT DÙNG TRANSISTOR BỔ PHỤ 15
BÀI TẬP CHƯƠNG 1 ..... **17**
CHƯƠNG 2 ..... **1**
ĐÁP ỨNG TẦN SỐ CỦA MẠCH KHUẾCH ĐẠI **1**
2.1. KHÁI NIỆM VỀ ĐÁP ỨNG TẦN SỐ 1
2.2. THANG ĐO DECIBEL 1
2.3. ĐỒ THỊ BODE 2
2.4. PHÂN TÍCH ĐÁP ỨNG TẦN SỐ THẤP 6
2.4.1. Mạch có tụ ngõ vào 6
2.4.2. Mạch có tụ bypass 8
2.4.3. Mạch có tụ ngõ vào và ngõ ra 9
2.4.4. Mạch có tụ hỗn hợp 13
2.5. PHÂN TÍCH ĐÁP ỨNG TẦN SỐ CAO 13
2.5.1. Mạch tương đương tần số cao 13
2.5.2. Hiệu ứng Miller 16
BÀI TẬP CHƯƠNG 2 ..... **20**
CHƯƠNG 3 ..... **26**
MẠCH LỌC TÍCH CỰC SỬ DỤNG OP-AMP **26**
3.1. Khái niệm 26
3.2. Mạch lọc tích cực thông thấp (Low Pass Filter – LPF) 27
3.2.1. Mạch lọc thông thấp bậc một 27
3.2.2. Mạch lọc thông thấp bậc cao 30

3.3. Mạch lọc tích cực thông cao (High Pass Filter – HPF) 33
3.3.1. Mạch lọc tích cực thông cao bậc một 33
3.3.2. Mạch lọc thông cao bậc cao 36
3.4. Mạch lọc thông dải (Band pass filter – BPF) 39
3.4.1. BPF bằng cách kết hợp HPF và LPF 39
3.4.2. Mạch lọc thông dải BPF dùng cấu trúc đa hồi tiếp 42
3.4.3. Mạch lọc thông dải BPF dùng cấu hình Sallen-Key 43
3.5. Mạch lọc chắn dải (Notch filter hay BSF: Band stop filter) 44
BÀI TẬP CHƯƠNG 3 46
CHƯƠNG 4 52
MẠCH DAO ĐỘNG 52
4.1. NGUYÊN LÝ HÌNH THÀNH DAO ĐỘNG 52
4.2. MẠCH TƯƠNG ĐƯƠNG KHI PHÂN TÍCH MẠCH DAO ĐỘNG 53
4.3. CÁC MẠCH DAO ĐỘNG CƠ BẢN 56
4.3.1. Mạch dao động Hartley 56
4.3.2. Mạch dao động Colpitt 56
4.3.3. Mạch dao động dịch pha 57
4.3.4. Mạch dao động cầu Wien 60
4.3.5. Mạch dao động Clapp 63
4.3.6. Dao động thạch anh (Crystal OSC) 64
BÀI TẬP CHƯƠNG 4 67
CHƯƠNG 5 68
MẠCH CỘNG HƯỞNG 68
5.1. MẠCH CỘNG HƯỞNG SONG SONG 68
5.2. MẠCH CỘNG HƯỞNG NỐI TIẾP 71
5.3. TRUYỀN CÔNG SUẤT CỰC ĐẠI CHO TẢI 73
5.4. MẠCH PHỐI HỢP TRỞ KHÁNG 74
BÀI TẬP CHƯƠNG 5 76
CHƯƠNG 6 79
MẠCH ĐIỀU CHẾ TÍN HIỆU 79
6.1. KHÁI NIỆM VỀ ĐIỀU CHẾ TÍN HIỆU 79
6.2. ĐIỀU CHẾ VÀ GIẢI ĐIỀU CHẾ THEO BIÊN ĐỘ 79

6.3. ĐIỀU CHẾ THEO TẦN SỐ 83
6.4. ĐIỀU CHẾ THEO GÓC PHA 88
6.5. CÁC KỸ THUẬT ĐIỀU CHẾ SỐ 89
BÀI TẬP CHƯƠNG 6 92
TÀI LIỆU THAM KHẢO 93
PHỤ LỤC 94
TỔNG QUÁT VỀ HỆ THỐNG ĐIỆN TỬ THÔNG TIN 94

TaiLieu.vn

TaiLieu.vn

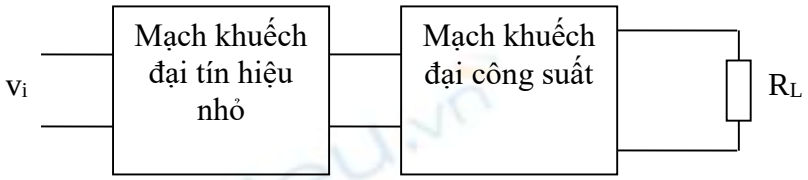
CHƯƠNG 1

MẠCH KHUẾCH ĐẠI CÔNG SUẤT ÂM TẦN

Trang bị cho sinh viên: Kiến thức về phân tích nguyên lý và tính toán các thông số công suất các của mạch khuếch đại công suất âm tần.

1.1.KHÁI NIỆM VỀ KHUẾCH ĐẠI CÔNG SUẤT

Được thiết kế để cho tải có công suất lớn, không bị méo và trung thực.

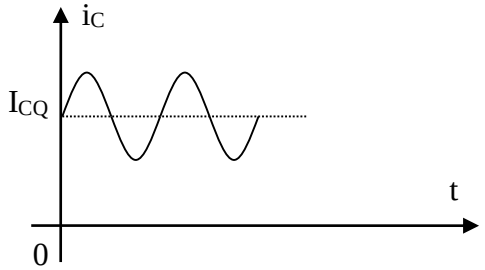


Hình 1.1. Sơ đồ vị trí mạch khuếch đại công suất

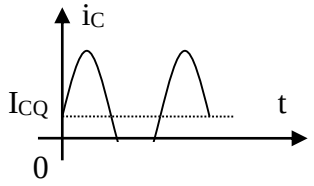
Phân loại: Mạch khuếch đại công suất được phân loại theo dạng sóng hình sin đi qua cực C của transistor.

Có 4 loại chính:

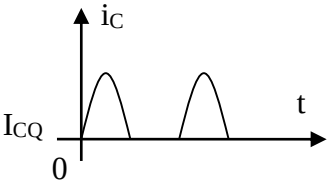
- **Khuếch đại công suất lớp A:**



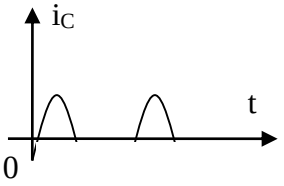
- **Khuếch đại công suất lớp AB:**



- **Khuếch đại công suất lớp B:**



- **Khuếch đại công suất lớp C:**



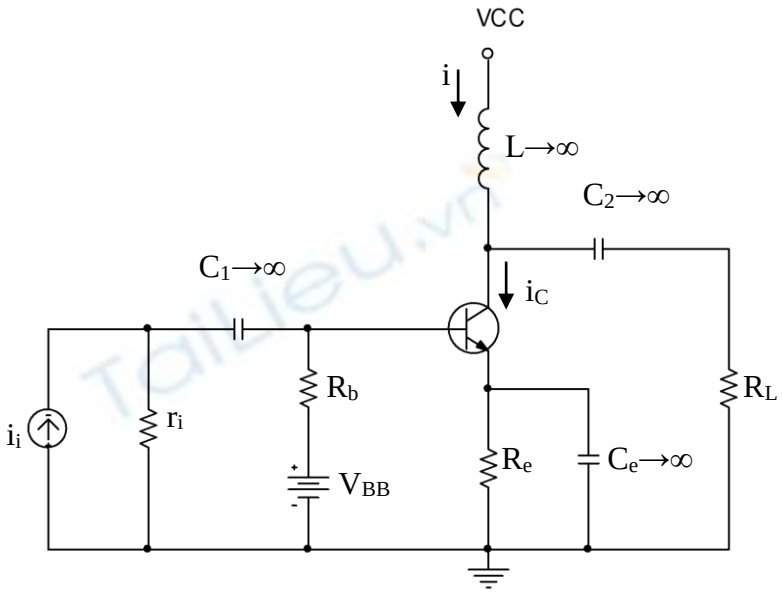
Hình 1.2. Phân loại mạch khuếch đại công suất

Trong chương này chỉ nghiên cứu hai dạng mạch thông dụng nhất là khuếch đại lớp A và khuếch đại lớp B.

1.2.KHUẾCH ĐẠI CÔNG SUẤT LỚP A

1.2.1. Mạch dùng cuộn chặn

Xét mạch khuếch đại công suất lớp A dùng cuộn chặn RFC như sau:



Hình 1.3. Mạch khuếch đại công suất lớp A dùng RFC

Phân tích mạch:

Do L→ ∞ nên xem như ngắn mạch ở DC và hở mạch ở AC.

- Phân tích DC: (ngắn mạch L)

$$I_{CQ} = \frac{V_{BB} - V_{BEQ}}{\frac{R_b}{\beta} + R_e} \text{ và } V_{CEQ} = V_{CC} - R_e I_{CQ}$$

$$\text{DCLL: } V_{CC} = v_{CE} + i_C R_e \quad (R_{DC} = R_e) \tag{1.1}$$

- Phân tích AC: (hở mạch L)

$$R_{AC} = R_L$$

$$\text{ACLL: } i_C - I_{CQ} = \left(-\frac{1}{R_{AC}}\right).\left(v_{CE} - V_{CEQ}\right) \tag{1.2}$$

Điều kiện maxswing:

$$I_{CM}\big|_{\max} = \min\left\{I_{CQ}, \frac{V_{CEQ}}{R_{AC}}\right\}$$

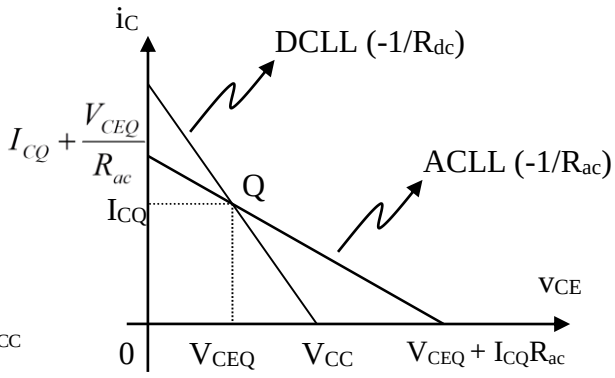
$$V_{CM}\big|_{max} = \min\left\{V_{CEQ}, I_{CQ}.R_{AC}\right\}$$

Giả sử: $i_C = I_{cm} \sin \omega.t$

Thì $i_L = I_{Lm} \sin \omega.t = -I_{cm} \sin \omega.t$

Tại điểm $Q_{maxswing}$: $I_{CQ} = \dfrac{V_{CC}}{R_{ac} + R_{dc}} = \dfrac{V_{CC}}{R_e + R_L}$

$$V_{CEQ} = I_{CQ}.R_{ac} = \frac{R_L}{R_e + R_L} V_{CC}$$

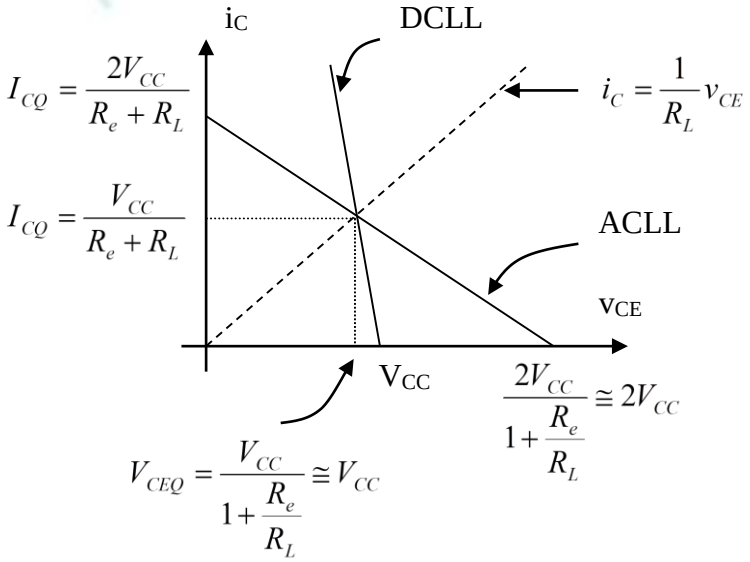


Lúc đó Q là trung điểm của đường ACLL. Hình 1.4. DCLL và ACLL

$$\Longrightarrow \quad I_{CM}\Big|_{max} = I_{LM}\Big|_{max} = I_{CQ} = \frac{V_{CC}}{R_e + R_L}$$

- Nếu $R_e << R_L$:

Bỏ qua điện áp rơi trên R_e: $V_{CEQ} \approx V_{CC}$ không phụ thuộc vào I_{CQ}.



Lưu ý rằng giá trị dòng i_C thay đổi từ 0 đến $2I_{CQ}$ và v_{CE} sẽ thay đổi từ $2V_{CC}$ đến 0.

Tính toán công suất:

Ta có:

$$i_C = I_{CQ} + i_c = \frac{V_{CC}}{R_L} + i_c$$

$$i_L = -i_c$$

$$i = i_L + i_C = I_{CQ} = \frac{V_{CC}}{R_L}$$

$$v_{CE} = V_{CEQ} + v_{ce} = V_{cc} - i_c R_L$$

và $v_L = i_L R_L = -i_c R_L$

Nếu dòng điện vào có dạng hình sin: $i_i = I_{im} \sin \omega.t$

thì $i_c = I_{cm} \sin \omega.t$

Biên độ dòng i_c là I_{cm} đạt giá trị bằng I_{CQ} hay $I_{cm} \le I_{CQ}$.

- **Công suất nguồn cung cấp:** không phụ thuộc vào dòng tín hiệu vào

$$P_{CC} = V_{CC} I_{CQ} \approx \frac{V_{CC}^2}{R_L} \quad (1.3)$$

- **Công suất trên tải:** vì $i_L = -i_c$ nên $I_{Lm} = I_{cm}$.

$$P_L = \frac{I_{Lm}^2 R_L}{2} = \frac{I_{cm}^2 R_L}{2} \quad (1.4)$$

Công suất tiêu tán trung bình cực đại xảy ra khi $I_{cm} = I_{CQ}$

$$P_{L,max} = \frac{I_{CQ}^2 R_L}{2} = \frac{V_{CC}^2}{2R_L}$$

- **Công suất tiêu tán trên cực C:**

$$P_C = P_{CC} - P_L = \frac{V_{CC}^2}{R_L} - \frac{I_{cm}^2 R_L}{2} \quad (1.5)$$

P_C cực tiểu khi P_L đạt cực đại: $P_{C,min} = \frac{V_{CC}^2}{2R_L}$

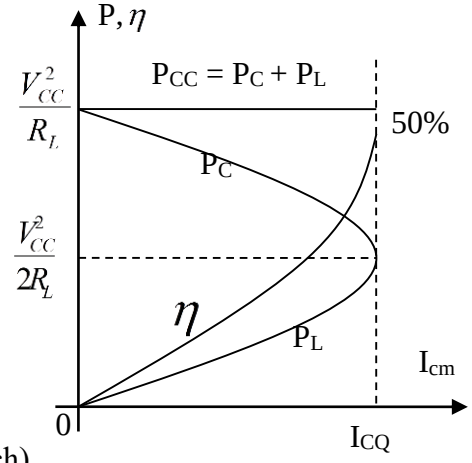
P_C cực đại khi không có tín hiệu vào: $P_{C,max} = \frac{V_{CC}^2}{R_L} = V_{CEQ} I_{CQ}$

- **Hiệu suất:**

$$\eta = \frac{P_L}{P_{CC}} = \frac{I_{cm}^2 \left(R_L / 2 \right)}{V_{CC} I_{CQ}} = \frac{1}{2} \left(\frac{I_{cm}}{I_{CQ}} \right)^2 \quad (1.6)$$

Hiệu suất đạt cực đại khi $I_{cm} = I_{CQ}$:

$$\eta_{max} = 50\%$$



Hình 1.5. Đồ thị công suất

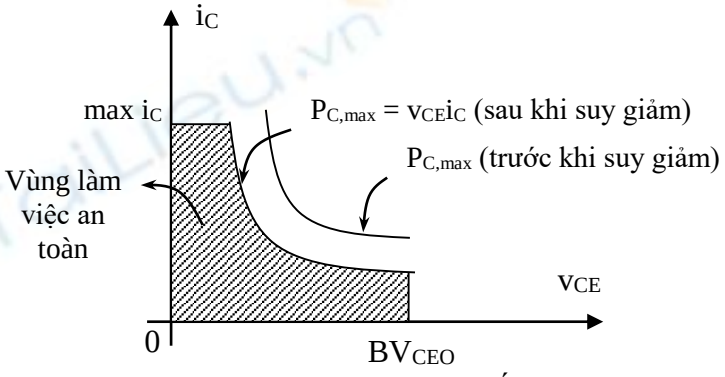
- **Hệ số sử dụng:** (chỉ số chất lượng có ích)

$$\frac{P_{C,max}}{P_{L,max}} = 2 \qquad (1.7)$$

Do đó, để cung cấp ra tải 25W thì chọn transistor có công suất tiêu tán là 50W.

Đường Hyperbol tiêu tán cực đại: Các thông số cần thiết khi chọn transistor công suất khi thiết kế

- Phải chịu dòng khoảng $2I_{CQ}$.
- Điện áp chịu đựng $V_{CE} \geq V_{CC}$.
- Tần số hoạt động không nhỏ hơn tần số tín hiệu.
- $P_{C,max} = V_{CEQ}.I_{CQ}$



Hình 1.6. Đường Hyperbol công suất

Để làm việc an toàn, điểm tĩnh Q phải nằm dưới đường hyperbol. Đường tải AC có độ dốc $(-1/R_L)$ giao với trục v_{CE} ở điện áp bé hơn BV_{CEO} và giao với trục i_C ở dòng nhỏ hơn i_C cực đại. Tức là:

$$2V_{CC} \leq BV_{CEO}$$

$$2I_{CQ} \leq \max i_C$$

Để có maxswing đối xứng thì $I_{CQ} = \left(\frac{1}{R_L}\right)V_{CEQ}$ kết hợp với phương trình (1), điểm tĩnh Q tại vị trí:

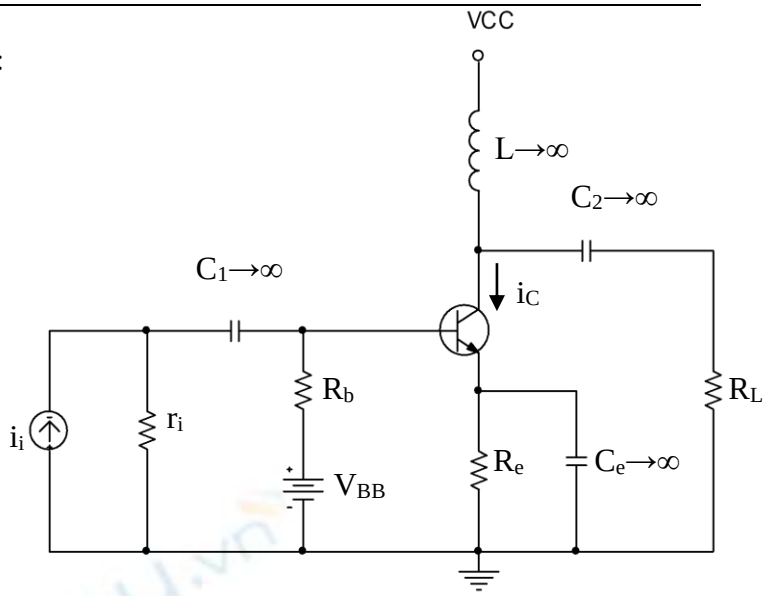
$$I_{CQ} = \sqrt{\frac{P_{C,max}}{R_L}} \text{ và } V_{CEQ} = \sqrt{P_{C,max} R_L}$$

Tại điểm Q, độ dốc của đường hyperbol là:

$$\frac{\partial i_C}{\partial v_{CE}} = -\frac{I_{CQ}}{V_{CEQ}} = -\frac{1}{R_L}$$

Ví dụ 1.1: Cho mạch như hình vẽ:

Transistor có $P_{C,max}$ = 4W, BV_{CEO} = 40V, i_{Cmax} = 2A, R_L = 10. Xác định điểm Q để công suất trên tải đạt cực đại. Xác định nguồn cung cấp V_{CC}.



Giải:

Vẽ đường có phương trình $i_C = \frac{1}{R_L}.v_{CE} = \frac{v_{CE}}{10}$, điểm Q là giao điểm của đường này và đường $P_{C,max} = I_{CQ}.V_{CEQ} = 4$. Từ hình vẽ, ta suy ra:

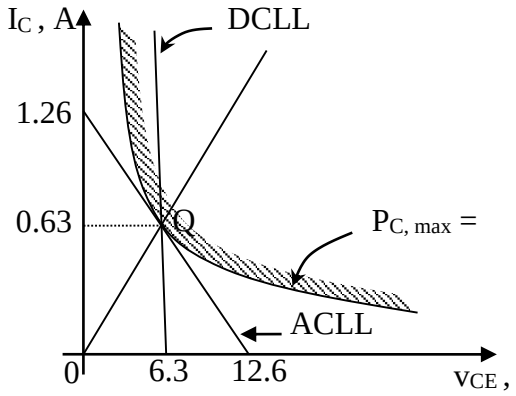
$$I_{CQ} = \sqrt{4/10} = 0.63$$

$$V_{CEQ} = \sqrt{4.10} = 6.3$$

Điện áp V_{CC} được chọn $\approx V_{CEQ}$ nếu bỏ qua sụt áp trên R_e:

V_{CC} = 6.3V

$v_{CE,max} \approx 12.6V < BV_{CEQ}$.



Xác định công suất:

Công suất tiêu tán cực đại trên tải:

$$P_{L,max} = \frac{I_{CQ}^2 R_L}{2} = \frac{(0.63)^2 \times 10}{2} = 2W$$

Chọn R_e, R_b và V_{BB}:

$R_e >> \frac{R_b}{\beta+1}$, hơn nữa chọn R_e nhỏ để công suất tiêu tán có thể bỏ qua. Ta có thể chọn $R_e = 1$.

$$P_{R_e} = I_{CQ}^2.1 = 0.4W << P_{C,max} = 4W$$

Chọn R_b sao cho: $R_b = \frac{(1+\beta).R_e}{10}$. Nếu $= 40$ thì $R_b \approx 4$.

$V_{BB} \approx 0.7 + (0.63)(1) = 1.33V$

Thay đổi max $i_C = 1A$. Nếu điểm Q không thay đổi thì max $I_{cm} = 0.37A$. Do đó $i_C = 0.37\sin\omega t(A)$ và công suất tiêu tán cực đại trên tải:

$$P_{L,max} = \left(\frac{1}{2}\right)(0.37)^2 \times 10 = 0.69W.$$

Vì $R_L = 10$ không đổi nên đường tải AC cũng không đổi. Tuy nhiên, nếu đường tải dịch chuyển sao cho nó giao với trục i_C tại điểm max $i_C = 1A$, điểm Q tại:

$$I_{CQ} = 0.5A \text{ và } V_{CEQ} = V_{CC} = 5V.$$

Dòng điện $i_C = 0.5\sin t$ (A) và công suất tiêu tán trên tải:

$$P_{L,max} = \left(\frac{1}{2}\right)(0.5)^2 \times 10 = 1.25W$$

Ta thấy rằng công suất trên tải tính được trong hai trường hợp trên luôn nhỏ hơn 2W. Đó là bởi vì ta không thể bù sự suy giảm biên độ của dòng i_C. Điều này sẽ được cải tiến trong mạch khuếch đại ghép biến áp.

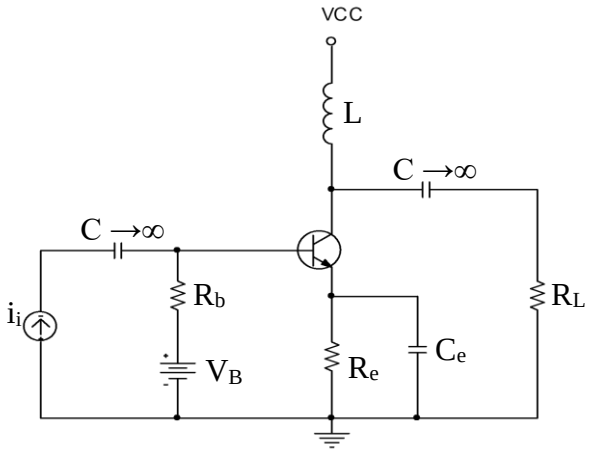
Ví dụ 1.2: Cho mạch như hình vẽ. Có R_L = 10. Transistor có các thông số như sau:

$P_{C,max} = 2.5W$

$BV_{CEO} = 80V$

$V_{CE,sat} = 2V$

Xác định điểm Q để công suất trên tải đạt cực đại.



Giải:

Công suất trên tải cực đại khi dòng điện trên tải đạt cực đại. Phương trình ACLL: $R_L(i_C - I_{CQ}) = -(v_{CE} - V_{CEQ})$

Khi i_C đạt cực đại:

$i_C = 2I_{CQ}$ và $v_{CE} = V_{CE,sat}$.

Do đó: $R_L I_{CQ} = V_{CEQ} - V_{CE,sat}$

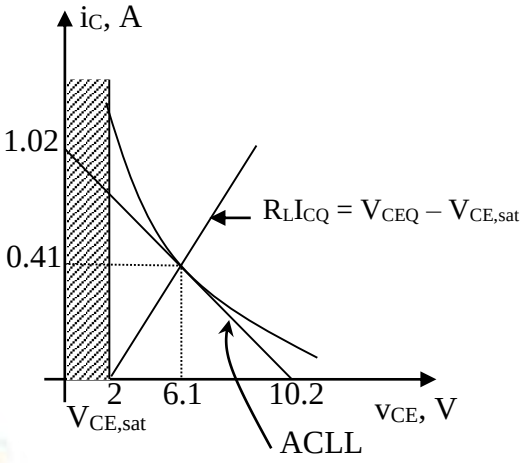
Để tránh hiện tượng quá công suất tiêu tán trên collector, ta cho:

$$I_{CQ}V_{CEQ} = P_{C,max}$$

Giải hệ phương trình, ta được:

$$I_{CQ} = -\frac{V_{CE,sat}}{2R_L} + \sqrt{\frac{P_{C,max}}{R_L} + \left(\frac{V_{CE,sat}}{2R_L}\right)^2}$$

và $$V_{CEQ} = \frac{V_{CE,sat}}{2} + \sqrt{P_{C,max}R_L + \left(\frac{V_{CE,sat}}{2}\right)^2}$$



Tọa độ điểm Q: $I_{CQ} = 0.41A$ và $V_{CEQ} = 6.1V$ vì thế nguồn cung cấp:

$$V_{CC} = 6.1\ V$$

Chú ý: ACLL tiếp xúc đường Hyperbol không có nghĩa là công suất tiêu tán trung bình vượt quá $P_{C,max}$, vì công suất tiêu tán cực đại trên cực C chỉ xảy ra khi không có tín hiệu.

Vì $I_{cm} = 0.41A$ nên công suất trung bình trên tải:

$$P_{L,max} = \tfrac{1}{2} I_{CQ}^2 R_L = \tfrac{1}{2}(0.41)^2(10) = 0.84W$$

Hiệu suất cực đại (bỏ qua tiêu tán trên R_e) là:

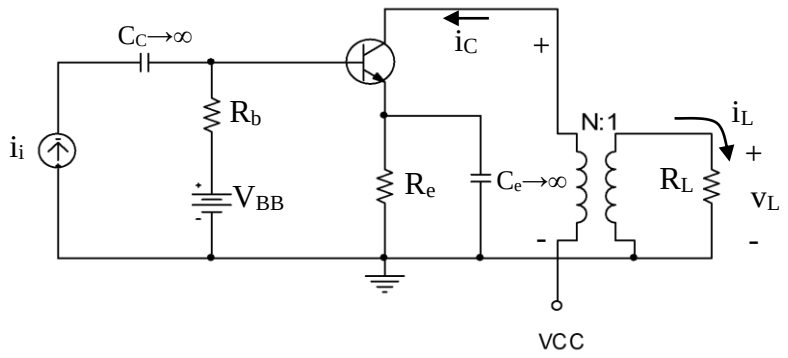
$$\eta_{max} = \frac{P_{L,max}}{P_{CC}} = \frac{0.84}{(6.1)(0.41)} = 33.6\%$$

Hệ số sử dụng (chỉ số chất lượng có ích):

$$\frac{P_{C,max}}{P_{L,max}} = \frac{2.5}{0.84} = 2.98$$

1.2.2. Mạch ghép biến áp

Xét mạch khuếch đại công suất lớp A ghép biến áp như sau:



Hình 1.7. Mạch khuếch đại công suất lớp A dùng biến áp.

Giả sử biến áp là lý tưởng. Ta có:

$$v_c = Nv_L \quad (1.8)$$

và $Ni_c = -i_L$

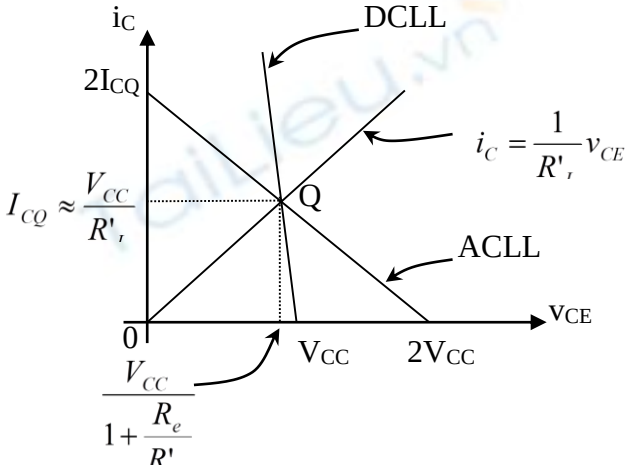
Ta được: $v_c(-i_c) = v_L i_L$

$$\frac{v_c}{-i_c} = N^2\left(\frac{v_L}{i_L}\right) = N^2 R_L \equiv R'_L$$

Do đó trở kháng AC R'_L nhìn vào biến áp là $N^2.R_L$. Phương trình DCLL và ACLL:

DCLL: $V_{CC} = v_{CE} + i_E R_C \approx v_{CE} + i_c R_e$

ACLL: $v_c = v_{ce} = -i_c.R'_L$



Hình 1.8. Phương trình đường tải.

Nếu chọn R_e sao cho $R_e << R'_L$ thì dòng tĩnh để đạt maxswing là:

$$I_{CQ} \approx \frac{V_{CC}}{R'_L}$$

Tính toán công suất:

Tính toán tương tự như phần trước, thay R_L thành R'_L. Tín hiệu vào i_i có dạng hình sin:

$$i_c = I_{cm} \sin \omega.t$$

Công suất nguồn cung cấp:

$$P_{CC} = V_{CC}.I_{CQ} = \frac{V_{CC}^2}{R'_L}$$

Công suất trên tải:

$$i_L = I_{Lm} \sin \omega.t$$

$P_L = \frac{I_{Lm}^2}{2} R_L$. Do $I_{Lm} = N.I_{cm}$ nên

$$\Rightarrow P_L = \frac{I_{cm}^2}{2} R'_L$$

Công suất tiêu tán trên Collector:

$$P_C = \frac{V_{CC}^2}{R'_L} - \left(\frac{I_{cm}^2}{2}\right) R'_L$$

P_C đạt cực đại khi không có tín hiệu:

$$P_{C,max} = \frac{V_{CC}^2}{R'_L} = V_{CEQ}.I_{CQ}$$

Hiệu suất:

$$\eta = \left(\frac{1}{2}\right)\left(\frac{I_{cm}}{I_{CQ}}\right)^2 \Rightarrow \eta_{max} = 50\%$$

Hệ số sử dụng:

$$\frac{P_{C,max}}{P_{L,max}} = 2$$

Ví dụ 1.3: Một transistor có $P_{C,max}$ = 4W, BV_{CEO} = 40, max i_C = 1A với mạch ghép biến áp đến tải 10. Thiết kế bộ khuếch đại để có công suất trên tải đạt cực đại. Tính V_{CC}, P_L, tỷ số biến áp N.

Giải:

Áp dụng các công thức đã học, ta được:

$$I_{CQ} = \sqrt{\frac{P_{c,max}}{N^2 R_L}} = \sqrt{\frac{0.4}{N^2}} = \frac{0.63}{N} \text{ (A)}$$

$$V_{CEQ} = \sqrt{P_{C,max} N^2 R_L} = 6.3N \text{ (V)}$$

Mạch ghép biến áp, có thể chọn điểm Q bất kỳ miễn là:

$$2I_{CQ} = \frac{12.6}{N} < 1 = \max i_C$$

và $$2V_{CEQ} = 12.6N < 40 = BV_{CEO}$$

Những bất đẳng thức này xác định giới hạn của N: 1.26<N<3.17

Vấn đề chọn khoảng của điểm Q, trong thực tế thường chọn dòng càng nhỏ càng tốt, nếu dòng càng lớn sẽ kéo theo nguồn cung cấp, kích thước, giá cả.

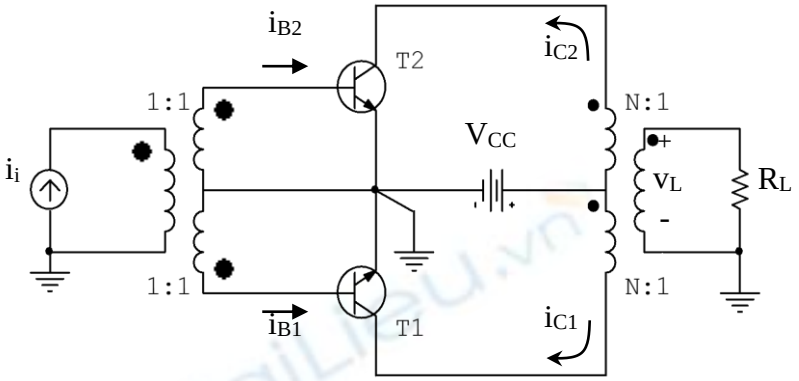
Thường thì nguồn cung cấp V_{CC} đã xác định trước, còn thông số quan trọng khác là tỷ số vòng của biến áp. Thường chọn N = 2:

I_{CQ} = 0.32A và V_{CEQ} = 12.6 V ≈ V_{CC}

$P_{L,max} = (1/2).(0.32)^2.2^2.10 = 2W.$

1.3. KHUẾCH ĐẠI CÔNG SUẤT LỚP B

Trong mạch khuếch đại lớp A, hiệu suất lớn nhất là 50% bởi vì giá trị đỉnh của dòng collector $I_{cm} \leq I_{CQ}$. Trong khuếch đại lớp B, dòng tĩnh $I_{CQ} < I_{cm}$ vì thế công suất tiêu tán collector thấp và hiệu suất tăng lên đến 78.5%.

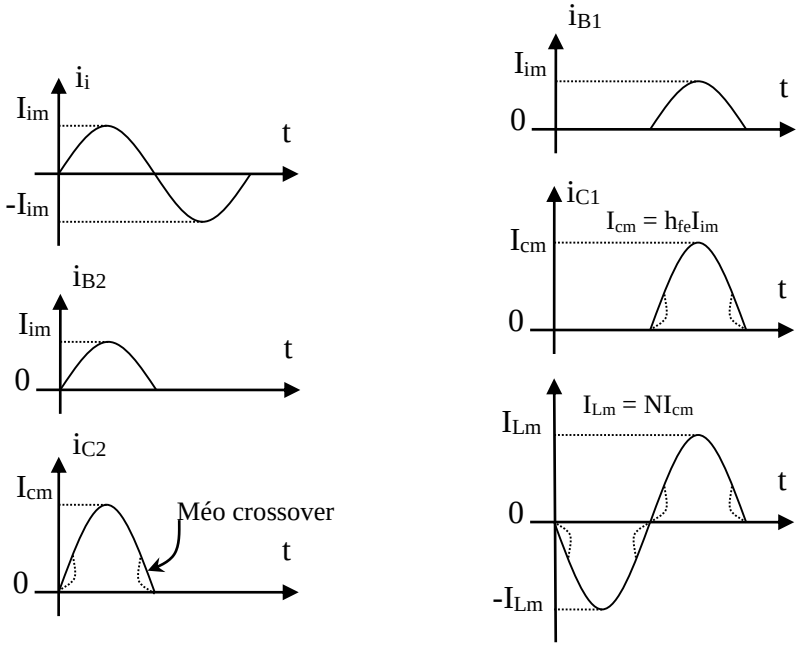


Hình 1.9. Lớp B

Biến áp đảo pha cung cấp 2 tín hiệu ngược pha 180^0 cho T_1 và T_2. Ngõ ra sẽ có dòng i_{C1} và i_{C2}:

$$i_L = N(i_{C2} - i_{C1}) \qquad (1.9)$$

Hoạt động của mạch: trong bán kỳ đầu $i_{B1} = 0$ nên T_1 được phân cực ở trạng thái tắt dẫn đến $i_{C1} = 0$, còn $i_{B2} > 0$ nên T_2 dẫn dòng i_{C2} có dạng như hình vẽ. Ở bán kỳ tiếp theo thì T_1 dẫn và T_2 tắt. Như vậy dòng tải i_L sẽ liên hệ với dòng i_{C1} và i_{C2} theo biểu thức (1.9) có dạng như hình vẽ.

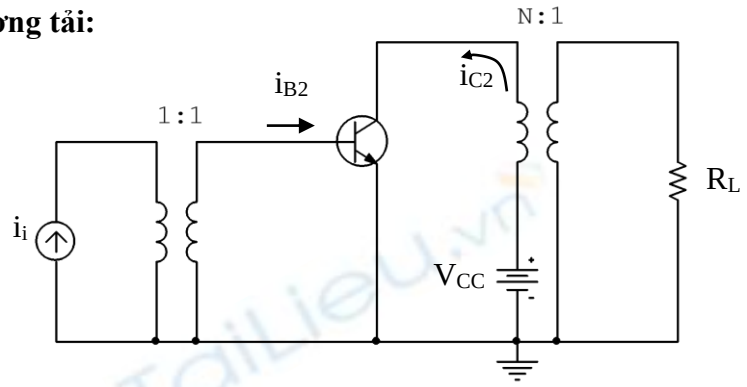


Hình 2.10. Dạng sóng ra

Đối với dạng mạch này, dòng tải sẽ bị méo xuyên 0, hiệu ứng này gọi là méo crossover. Do mạch phân cực, khi không có tín hiệu vào thì $v_{BE} = 0$, transistor hoạt động trong vùng tuyến tính khi i_B đủ dương để $v_{BE} \approx 0.7V$ (đối với Si).

Để loại bỏ méo dạng này, mối nối BE được phân cực xấp xỉ 0.7V. Kết quả này làm mạch trở thành loại AB hơn là loại B. Trong thực tế, người ta thường cho phép méo crossover vì chúng sẽ bị lọc mất tại ngõ ra (do bộ lọc gồm transformer và điện dung phân bố ký sinh).

Xác định đường tải:



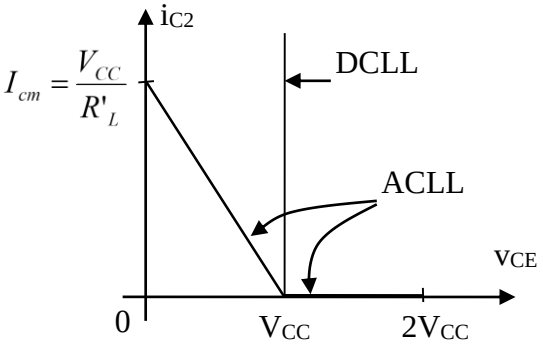
Hình 1.11. Mạch tương đương

Do đặc tính của mạch, mỗi transistor hoạt động trong 1 bán kỳ nên chúng ta chỉ cần nghiên cứu hoạt động cho 1 con transistor.

Xét hoạt động của transistor T_2:

DCLL: $v_{CE} = V_{CC}$

ACLL: $\frac{i_C}{v_{CE}} = -\frac{1}{R'_L}$

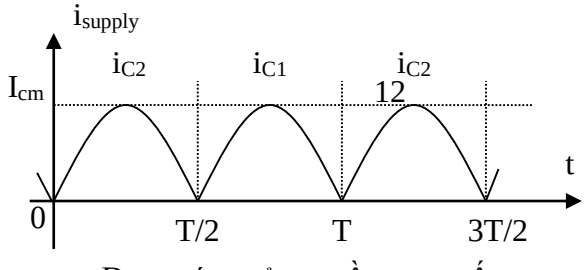


Hình 1.12. Phương trình ACLL

Trong khoảng thời gian T_2 tắt, $i_{C2} = 0$ và $v_{CE2} = V_{CC} + Nv_L$ sẽ thay đổi từ V_{CC} (khi $v_{CE1} = V_{CC}$ và do đó $Nv_L = 0$) đến $2V_{CC}$ (khi $v_{CE1} = 0$ và do đó $Nv_L = V_{CC}$). Vì thế khi transistor tắt ACLL là đường nằm ngang $i_{C2} = 0$.

Như vậy max của i_{C1} và i_{C2} là $I_{cm} = \frac{V_{CC}}{R'_L}$.

Tính toán công suất: Giả sử tín hiệu vào là tín hiệu sin: $i_i = I_{im} \sin \omega t$



Dạng sóng của nguồn cung cấp

Công suất nguồn cung cấp:

$$P_{CC} = V_{CC}\left(\frac{1}{T}\right)\int_{-T/2}^{T/2}[i_{C1}(t)+i_{C2}(t)]dt$$

mà $$\left(\frac{1}{T}\right)\int_{-T/2}^{T/2}[i_{C1}(t)+i_{C2}(t)]dt = \left(\frac{2}{\pi}\right)I_{cm}$$

$$\Rightarrow P_{CC} = \left(\frac{2}{\pi}\right)V_{CC}I_{cm}$$

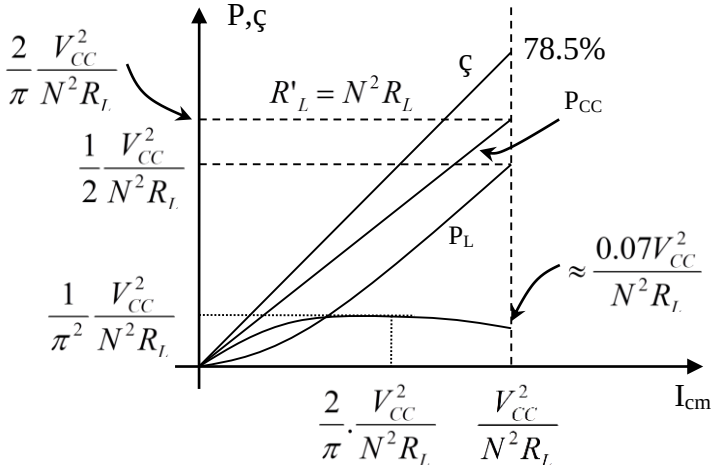
Giá trị max của nó là:

$$P_{CC,max} = \left(\frac{2}{\pi}\right)V_{CC}\left(\frac{V_{CC}}{R'_L}\right) = \frac{2V_{CC}^2}{\pi R'_L}$$

Công suất trên tải:

$$P_L = \frac{1}{2}I_{Lm}^2 R_L = \frac{1}{2}I_{cm}^2 N^2 R_L = \frac{1}{2}I_{cm}^2 R'_L$$

Giá trị max của nó là: $$P_{L,max} = \frac{V_{CC}^2}{2R'_L}$$



Hình 1.13. Đồ thị công suất lớp B

Công suất tiêu tán trên Collector:

Tổng công suất tiêu tán trên T_1 và T_2:

$$2P_C = P_{CC} - P_L = \left(\frac{2}{\pi}\right)V_{CC}I_{cm} - \frac{R'_L I_{cm}^2}{2}$$

Giá trị cực đại của P_C được tìm bằng cách vi phân P_C theo I_{cm} và cho bằng 0, ta được: $$I_{cm} = \left(\frac{2}{\pi}\right)\left(\frac{V_{CC}}{R'_L}\right)$$

Do đó, giá trị max của P_C:

$$P_{C,max} = \left(\frac{1}{\pi^2}\right)\left(\frac{V_{CC}^2}{R'_L}\right) \approx 0.1\left(\frac{V_{CC}^2}{R'_L}\right)$$

Hiệu suất:

$$\eta = \frac{P_L}{P_{CC}} = \frac{1/2\, R'_L I_{cm}^2}{(2/\pi)V_{CC}I_{cm}} = \left(\frac{\pi}{4}\right)\left(\frac{I_{cm}R'_L}{V_{CC}}\right)$$

Hiệu suất đạt cực đại khi $I_{cm} = \frac{V_{CC}}{R'_L}$. Khi đó:

$$\eta_{max} = \frac{\pi}{4} \approx 78.5\%$$

Hệ số sử dụng:

$$\frac{P_{C,max}}{P_{L,max}} = \frac{\left(V_{CC}^2 \big/ \pi^2 R'_L\right)}{V_{CC}^2 \big/ 2R'_L} = \frac{2}{\pi^2} \approx \frac{1}{5}$$

Nếu công suất tải $P_{L,max}$ = 25W thì mỗi transistor tiêu tán chỉ 5W. Một thuận lợi khác là khi không có tín hiệu thì không có dòng tĩnh trong mạch (không tiêu thụ công suất).

Ví dụ 1.4: Thiết kế một mạch khuếch đại lớp B để cho công suất cực đại ở tải 10, biết $P_{C,max}$ = 4W. Dùng hai transistor có: BV_{CEO} = 40V, max i_C = 1A. Tìm V_{CC}, N và mạch phân cực để tránh méo crossover. Tính toán công suất và hiệu suất.

Giải:

Công suất trên tải đạt cực đại:

$$P_{L,max} = \frac{V_{CC}^2}{2R'_L} = \frac{V_{CC}I_{cm}}{2}$$

Công suất ra có thể tăng bằng cách tăng V_{CC} và I_{cm}. Tuy nhiên V_{CC} và I_{cm} không thể tăng đến vô hạn. Transistor có các thông số giới hạn như sau:

$$V_{CC} \le 1/2\, BV_{CEO} = 20V$$