

CHƯƠNG 4: GHÉP NỐI ĐIỀU KHIỂN NGẮT

4.1 Khái niệm và phân loại ngắt

4.1.1 Khái niệm

Mỗi khi một thiết bị phần cứng hay một chương trình cần đến sự giúp đỡ của CPU, nó gửi đi một tín hiệu hoặc lệnh gọi là ngắt (Interrupt Request – IRQ) đến bộ vi xử lý chỉ định một công việc cụ thể nào đó mà nó cần CPU thực hiện. Khi bộ vi xử lý nhận được tín hiệu ngắt, nó thường tạm ngưng tất cả các hoạt động khác và kích hoạt một chương trình con đang có trong bộ nhớ gọi là chương trình xử lý ngắt (Interrupt Service Routine – ISR) tương ứng với từng số liệu ngắt cụ thể. Sau khi chương trình xử lý ngắt làm xong nhiệm vụ, các hoạt động của máy tính sẽ tiếp tục lại từ nơi đã bị tạm dừng lúc xảy ra ngắt.

4.1.2 Phân loại ngắt

Có ba loại ngắt chính, đầu tiên là các ngắt được tạo ra bởi mạch điện của máy tính nhằm đáp lại một sự kiện nào đó như nhấn phím trên bàn phím ... Các ngắt này được bộ điều khiển ngắt 8259A quản lý. 8259A sẽ ấn định mức độ ưu tiên cho từng ngắt rồi gửi đến CPU. Thứ hai là các ngắt do CPU tạo ra khi gặp phải một kết quả bất thường trong khi thực hiện chương trình như chia cho 0 chẳng hạn ... Cuối cùng là các ngắt do chính chương trình tạo ra nhằm gọi các chương trình con ở xa đang nằm trong ROM hoặc RAM, các ngắt này gọi là ngắt mềm chúng thường là bộ phận của các chương trình con phục vụ của ROM-BIOS hoặc của DOS.

Ngoài ba loại ngắt trên còn có loại ngắt đặc biệt là ngắt không bị che NMI đòi hỏi CPU phục vụ ngay khi có yêu cầu. Loại ngắt này thường được dùng để báo hiệu sự cố như sụt điện áp hay lỗi bộ nhớ. Như vậy NMI là mức ngắt có độ ưu tiên cao nhất.

Các ngắt trong PC có thể chia thành 4 nhóm như sau :

- Các ngắt vi xử lý :

Thường gọi là các ngắt logic được thiết kế sẵn trong bộ VXL. Bốn trong số các ngắt này (0,1,3,4) do chính bộ VXL tạo ra, còn ngắt 2 (NMI) sẽ được kích hoạt khi có tín hiệu tạo ra bởi một trong các thiết bị ngoài.

1. Các ngắt cứng

Được thiết kế sẵn trong phần cứng của của PC, tám ngắt trong số các ngắt này (2,8,9,từ Bh đến Fh) được gắn chết vào trong bộ VXL hoặc vào bảng mạch chính của hệ thống. Tất cả các ngắt cứng đều do 8259A điều khiển.

2. Các ngắt mềm

Tài liệu môn học: Ghép nối và điều khiển thiết bị ngoại vi

Những ngắt này là một phần của các chương trình ROM -BIOS, các số hiệu dành cho các ngắt của ROM- BIOS là từ 10h đến 1C h và 48h .

Ngoài ra còn có các ngắt DOS và ngắt BASIC phục vụ hệ điều hành DOS và chương trình BASIC .

3. Các ngắt địa chỉ

Bảng 4.1 : Bảng chức năng các ngắt trong máy vi tính

INT (Hex)	IRQ	Common Uses
00	Exception Handlers	Chia một số cho 0
01	Exception Handlers	Thực hiện từng bước
02	Non-Maskable IRQ	Non-Maskable IRQ (Các lỗi chẵn lẻ)
03	Exception Handlers	Điểm dừng chương trình do người sử dụng đặt
04	Exception Handlers	Vượt quá nội dung thanh ghi hay bộ nhớ
05 - 07	Exception Handlers	-
08	Hardware IRQ0	Bộ thời gian hệ thống
09	Hardware IRQ1	Bàn phím
0A	Hardware IRQ2	Redirected
0B	Hardware IRQ3	Cổng nối tiếp COM2/COM4
0C	Hardware IRQ4	Cổng nối tiếp COM1/COM3
0D	Hardware IRQ5	Reserved/Sound Card
0E	Hardware IRQ6	Điều khiển đĩa mềm
0F	Hardware IRQ7	Cổng song song
10 - 6F	Software Interrupts	Ngắt ROM-BIOS hay DOS
70	Hardware IRQ8	Đồng hồ thời gian thực
71	Hardware IRQ9	Redirected IRQ2
72	Hardware IRQ10	Reserved
73	Hardware IRQ11	Reserved
74	Hardware IRQ12	PS/2 Mouse
75	Hardware IRQ13	Math's Co-Processor
76	Hardware IRQ14	Hard Disk Drive
77	Hardware IRQ15	Reserved
78 - FF	Software Interrupts	-

Ba trong số các ngắt này trở đến ba bảng rất quan trọng, đó là bảng khởi tạo màn hình, bảng cơ sở đĩa và bảng các ký tự đồ thị. Các bảng này chứa các tham số được ROM

BIOS dùng khi khởi động hệ thống và tạo các ký tự đồ thị. Các số hiệu dành cho các ngắt này là từ 1D hex đến 1F hex.

4.2 Xử lý ngắt của nhiều thiết bị ngoại vi

Thông thường một MVT cần xử lý ngắt của nhiều TBNV, do đó cần giải quyết các vấn đề sau:

- Cho phép hoặc cấm ngắt cho một yêu cầu ngắt của một TBNV.
- Ghi nhận và sắp xếp nhiều yêu cầu ngắt theo thứ tự ưu tiên.
- Xác định nguồn ngắt do TBNV nào gây ra.
- Tạo vector ngắt, tức địa chỉ ô nhớ của lệnh đầu tiên trong chương trình con phục vụ ngắt.

4.2.1 Cho phép hoặc cấm ngắt

1. Cho phép hoặc cấm ngắt bằng lệnh

- Lệnh cấm ngắt DI (Disable interrupt) và cho phép ngắt EI (Enable Interrupt) của 8085.
- Ghi vào thanh ghi cờ nội dung bit IF (Interrupt Flag) các giá trị:
IF=1 : cho phép ngắt
IF=0 : cấm ngắt

2. Cho phép hoặc cấm ngắt bằng mạch phần cứng

Với lối vào NMI và yêu cầu ngắt của TBNV, ta có thể dùng các mạch lật để điều khiển cho phép hoặc cấm ngắt.

4.2.2 Sắp xếp ưu tiên ngắt

Theo một trong ba phương pháp sau:

1. Phương pháp hỏi vòng (polling):

Dùng chương trình, đọc theo thứ tự ưu tiên các bit trạng thái của các TBNV và kiểm tra chúng. Nếu bit nào xác lập lên 1, tức TBNV tương ứng có yêu cầu ngắt, và VXL chuyển sang chương trình con ngắt phục vụ TBNV đó. Sau đó lại đọc và kiểm tra bit trạng thái TBNV có mức ưu tiên thấp hơn.

Phương pháp này đơn giản về thiết bị nhưng mất thời gian hỏi vòng.

2. Phương pháp ngắt cứng

Để tránh mất thời gian hỏi vòng, người ta nối các bit trạng thái của TBNV với mạch OR, lối ra cổng OR nối vào chân INTR của VXL. Khi bất kỳ TBNV nào có yêu cầu ngắt, VXL sẽ nhận biết qua INTR và tiến hành hỏi vòng.

Phương pháp này giảm được thời gian kiểm tra trạng thái khi chưa có yêu cầu ngắt nào, nhưng cũng không thay đổi được thứ tự ưu tiên.

3. Phương pháp xử lý ưu tiên bằng mạch cứng

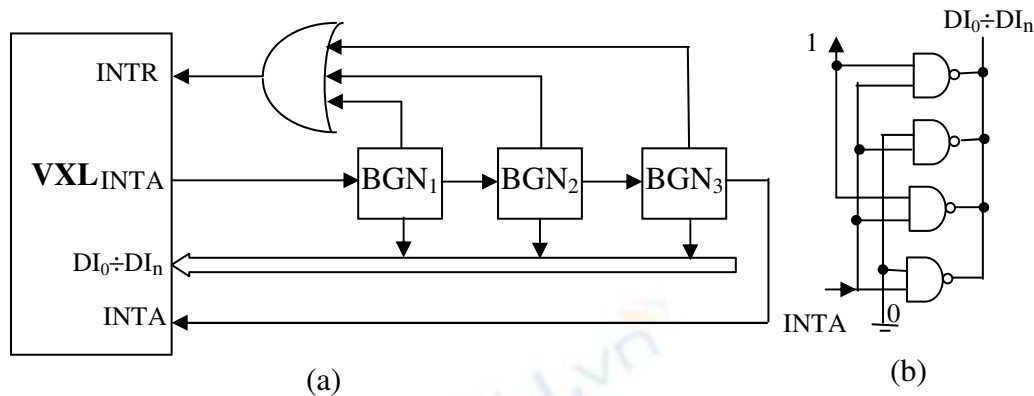
Có hai loại ưu tiên theo vị trí và ưu tiên tùy theo mạch so sánh.

❖ Ưu tiên theo vị trí đặt gần VXL

Sơ đồ mạch ví dụ trên hình 4.1, với hoạt động như sau:

- Tín hiệu trả lời ngắt INTA (Interrupt Acknowledge) từ VXL đi nối tiếp qua các BGN, qua mạch xử lý ngắt và trở về lại VXL theo một mắt xích kín (daisy chain). BGN nào đặt gần VXL có mức ưu tiên cao

- Nếu một BGN đã ghi nhận ngắt, tín hiệu INTA bị chặn và không truyền tới BGN sau. Do đó, VXL không nhận được tín hiệu INTA, nghĩa là có một yêu cầu ngắt đã xảy ra.



Hình 4.1: Sơ đồ ưu tiên ngắt theo vị trí và vector ngắt

Phương pháp này tuy đơn giản nhưng thứ tự ưu tiên không thay đổi được và nếu có một BGN nào bị hỏng, mạch sẽ luôn báo có yêu cầu ngắt.

❖ Ưu tiên ngắt dùng mạch so sánh

Dùng các vi mạch Intel 8214, 8259 có thể thay đổi ưu tiên ngắt bằng chương trình.

4.2.3 Xác định nguồn gây ngắt

Có những phương pháp xác định TBNV nào gây ngắt để chuyển sang chương trình con phục vụ ngắt tương ứng cho TBNV đó:

- Phương pháp hỏi vòng: VXL đọc và kiểm tra lần lượt trạng thái các TBNV. Nếu kết quả là 1, trạng thái TBNV là sẵn sàng và nguồn ngắt là TBNV đó.
- Phương pháp đọc vector ngắt tạo bởi tín hiệu ngắt INTA trong ưu tiên ngắt theo vị trí.
- Phương pháp đọc vào thanh ghi ưu tiên PR trong sơ đồ dùng mạch so sánh.

4.2.4 Tạo vector ngắt

Vector ngắt chứa địa chỉ đầu của chương trình con phục vụ ngắt. Các vector ngắt của MVT – PC được trình bày trên bảng 4.1. Ta có thể tạo vector ngắt bằng cổng AND collector hở như hình 4.1 (b).

Phương pháp này thay đổi được mức ưu tiên và cách tìm nguồn ngắt, nhưng mạch phức tạp và đắt tiền.

CHƯƠNG 5: GHÉP NỐI VÀO RA ĐIỀU KHIỂN BẰNG DMA

5.1 Khái niệm DMA cơ bản

5.1.1 Khái niệm DMA

Phương pháp trao đổi dữ liệu theo chương trình sẽ chậm do:

- VXL phải giải mã và thực hiện lệnh
- Trao đổi dữ liệu từng byte thông qua thanh chứa AX của VXL.

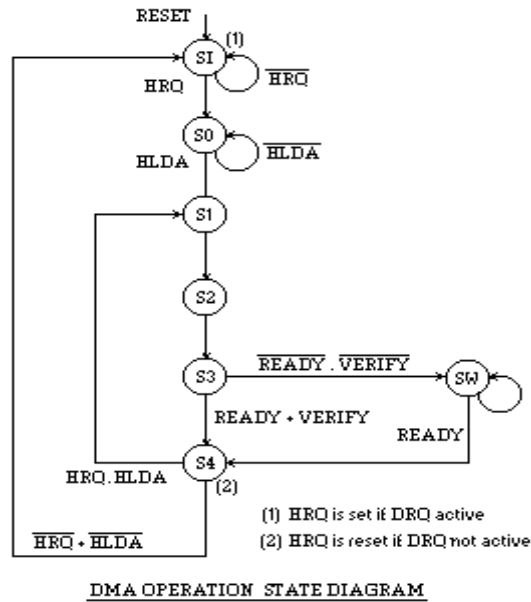
Kỹ thuật vào ra DMA (direct memory access) là phương pháp truy cập trực tiếp tới bộ nhớ hoặc I/O mà không có sự tham gia của CPU. Phương pháp này trao đổi dữ liệu giữa bộ nhớ và thiết bị ngoại vi với tốc độ cao và chỉ bị hạn chế bởi tốc độ của bộ nhớ hoặc của bộ điều khiển DMA. Tốc độ truyền DMA có thể đạt tới $10 \div 12$ Kbyte/s với các bộ nhớ RAM có tốc độ cao. DMA được ứng dụng trong nhiều mục đích nhưng thông thường nó được dùng trong quá trình "refresh" DRAM, xuất màn hình, đọc ghi đĩa, truyền dữ liệu giữa các vùng nhớ với tốc độ cao.

5.1.2 Hoạt động DMAC (DMA Controller) cơ bản

Hai tín hiệu đề yêu cầu và xác nhận trong hệ thống VXL là HOLD được sử dụng để yêu cầu DMA và HLDA là đầu ra xác nhận DMA. Khi tín hiệu HOLD hoạt động (HOLD = 1), DMA được yêu cầu. Bộ VXL trả lời bằng cách kích hoạt tín hiệu HLDA, xác nhận yêu cầu, đồng thời thả nổi các công việc hiện thời cùng các bus dữ liệu và địa chỉ, điều khiển được đặt ở trạng thái trở kháng cao. Trạng thái này cho phép các thiết bị I/O bên ngoài hoặc các bộ VXL khác nắm quyền điều khiển bus hệ thống để truy cập trực tiếp bộ nhớ. Tín hiệu HOLD có mức ưu tiên cao hơn INTR hoặc đầu vào NMI (ngắt không che được) và chỉ sau RESET. Tín hiệu HOLD luôn có hiệu lực tại bất kỳ thời điểm nào trong suốt quá trình thực hiện các lệnh khác của VXL. Chú ý rằng từ lúc tín hiệu HOLD thay đổi cho đến khi tín hiệu HLDA thay đổi đã trải qua một số chu kỳ clock.

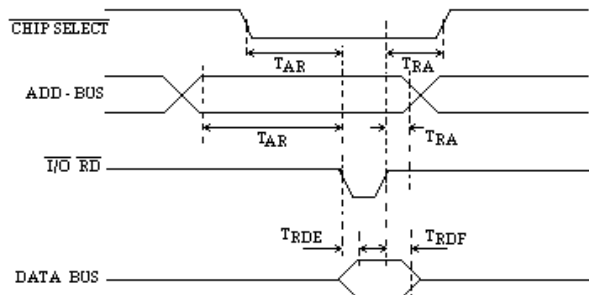
DMA thường được thực hiện giữa thiết bị I/O và bộ nhớ. Quá trình đọc DMA là quá trình đưa dữ liệu từ bộ nhớ ra thiết bị I/O, và ngược lại quá trình ghi DMA là quá trình đưa dữ liệu từ I/O tới bộ nhớ. Trong cả hai chu trình này thiết bị I/O và bộ nhớ được điều khiển đồng thời dẫn đến cần có các tín hiệu điều khiển khác nhau. Để điều khiển quá trình đọc DMA ta cần hai tín hiệu hoạt động MEMR (đọc bộ nhớ) và IOW (ghi I/O). Để điều khiển quá trình ghi ta có hai tín hiệu MEMW (ghi bộ nhớ) và IOR (đọc I/O). Bộ điều khiển DMA cung cấp địa chỉ bộ nhớ và tín hiệu chọn thiết bị I/O cho 8088 trong suốt quá trình DMA. Do tốc độ truyền DMA phụ thuộc vào tốc độ của bộ nhớ và tốc độ của bộ điều khiển DMA nên trong trường hợp tốc độ của bộ điều khiển DMA nhỏ hơn so với bộ nhớ thì bộ điều khiển DMA sẽ làm giảm tốc độ chung của hệ thống.

Hình vẽ sau minh họa quá trình hoạt động DMA cơ bản cùng đồ thị thời gian đọc / ghi DMA :

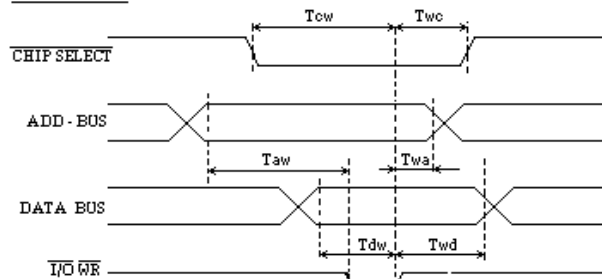


Đồ thị thời gian đọc / ghi DMA .

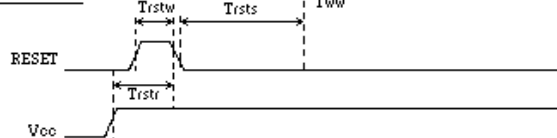
READ TIMING :



WRITE TIMING :



RESET TIMING :



5.1.3. Các chế độ trao đổi dữ liệu DMA

+ Trao đổi dữ liệu theo khối: trao đổi nhiều lời dữ liệu, đếm từ giá trị n đến 0.

+ Trao đổi lấy lén chu kỳ từng phần: DMA phát hiện data bus rỗi, rồi thực hiện trao đổi dữ liệu DMA.

DMAC phải có:

- Thiết bị phát hiện đường dây rỗi
- Thiết bị bảo đảm VXL bị treo cho tới khi DMAC không sử dụng đường dây, khiến VXL chờ một thời gian T_w tới khi DMAC thực hiện trao đổi xong trong một phần của trao đổi dữ liệu và tiếp tục nốt ở phần lấy lén chu kỳ sau cho tới khi kết thúc trao đổi cả từ dữ liệu DMA.

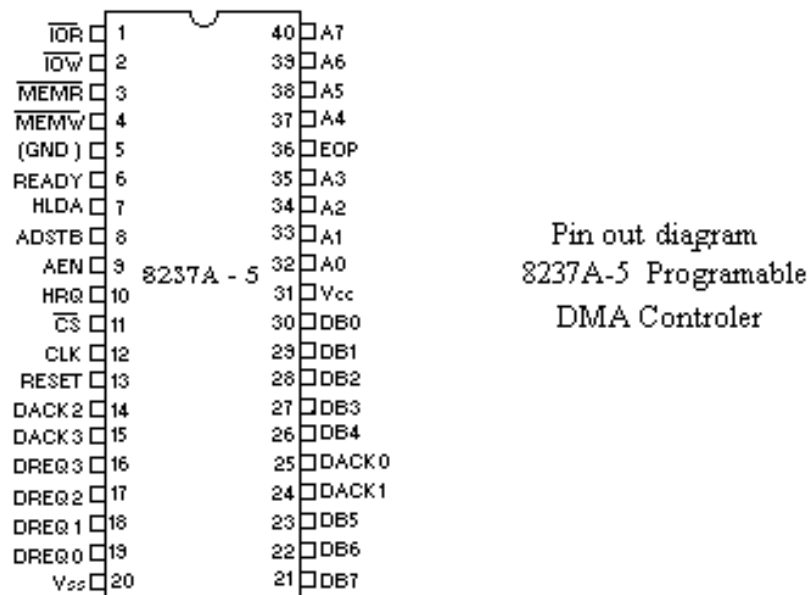
+ Trao đổi lấy lén chu kỳ trong suốt: giống chế độ trên, nhưng DMA bắt VXL chờ tới khi trao đổi xong một từ dữ liệu trọn vẹn.

5.2 Bộ điều khiển DMA – 8237A

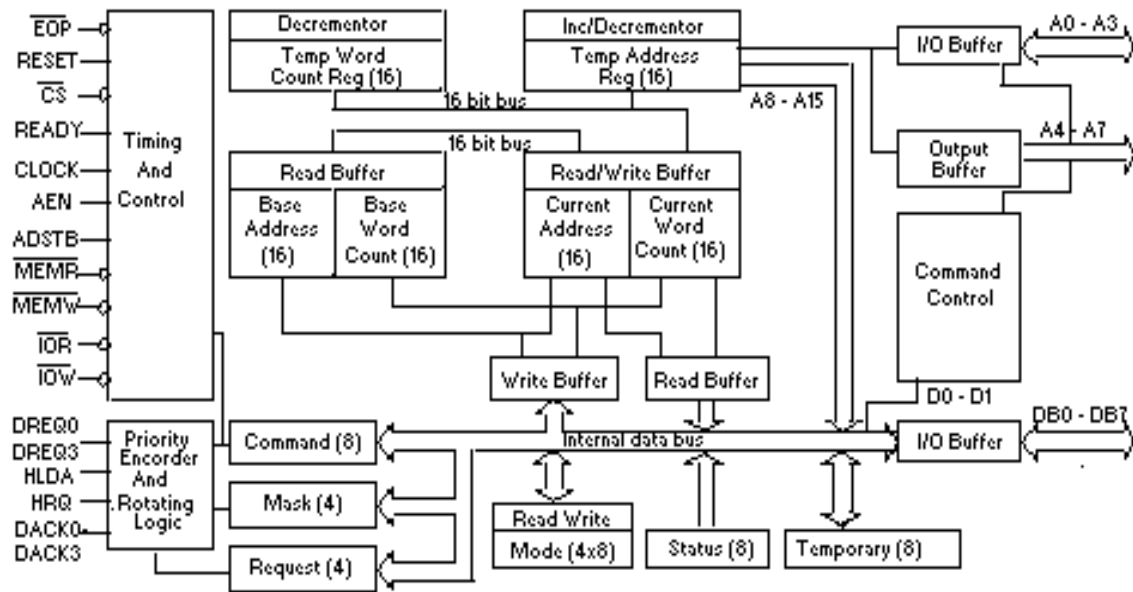
Vi mạch 8237A là một bộ điều khiển DMA cung cấp địa chỉ bộ nhớ và tín hiệu điều khiển trong suốt quá trình DMA và truyền số liệu với tốc độ cao giữa bộ nhớ và thiết bị vào ra. 8237 là vi mạch có 4 kênh tương thích với bộ VXL 8088, các kênh này có thể mở rộng thêm nhiều kênh khác mặc dù đối với hệ thống nhỏ thì 4 kênh này là quá đủ. 8237 có khả năng thực hiện truyền DMA lên tới 1.6Mbyte/s .Mỗi kênh có khả năng đánh địa chỉ tới 64 Kbyte bộ nhớ và có thể truyền 64 Kbyte theo chương trình.

5.2.1 Sơ đồ khối và chức năng các khối của vi mạch 8237A

1. Sơ đồ khối



Hình 5.1: Vi mạch 8237A -5



Hình 5.2: Sơ đồ khối chi tiết của 8237

- CLK : Được nối với tín hiệu đồng hồ hệ thống .
- CS :Tín hiệu chọn mạch, thông thường nối với đầu ra của một bộ giải mã địa chỉ.
- RESET : Xóa các thanh ghi tạm, thanh ghi trạng thái , thanh ghi lệnh, thanh ghi yêu cầu.
- READY : tạo trạng thái chờ cho 8237A-5 đối với bộ nhớ hoặc I/O có tốc độ thấp.
- HLDA (hold Acknowledge): tín hiệu thông báo CPU đã thả nổi bus địa chỉ, dữ liệu, điều khiển của nó.
- DREQ₀ - DREQ₃ (DMA request) : Đầu vào yêu cầu truyền DMA cho mỗi kênh của 8237A-5, cực tính của các tín hiệu vào này là có thể lập trình được .
- DB₀ - DB₇ (data bus): Chân nối với bus dữ liệu của bộ VXL 8088 được sử dụng trong quá trình trao đổi dữ liệu
- IOR và IOW : điều khiển đọc và ghi I/O .
- EOP (end of process) : tín hiệu hai chiều báo kết thúc DMA tại cuối chu kỳ DMA .
- A₀- A₃ : Chọn thanh ghi nội cần lập trình và một phần địa chỉ truyền DMA trong quá trình DMA .
- A₇ - A₄ : Cung cấp 1 phần địa chỉ còn lại của DMA .

Tài liệu môn học: Ghép nối và điều khiển thiết bị ngoại vi

- HRQ (hold request) : nối với HOLD của VXL tạo yêu cầu DMA .
- DACK₀- DACK₃ : (DMA channel acknowledge) Đầu ra chấp nhận DMA (có thể lập trình được) Thường dùng để chọn thiết bị cần điều khiển DMA.
- AEN : Cho phép chốt địa chỉ nối với DB₀ - DB₇ đồng thời không cho phép các bộ đệm trong hệ thống được nối với VXL.
- ADSTB : (address strobe) : hoạt động như ALE nhưng chỉ sử dụng bởi bộ điều khiển DMA chốt địa chỉ A₈- A₁₅ trong suốt quá trình truyền DMA.
- MEMW ,MEMR: Đầu ra điều khiển bộ nhớ đọc, ghi dữ liệu trong chu kỳ DMA tương ứng .

2. Chức năng các khối và các thanh ghi

* Các khối chức năng của vi mạch :

- Khối đệm bus dữ liệu.

Đây là bộ đệm 8 bit ghép nối 8237 với bus hệ thống .

(D₀- D₇) : Các đường bus dữ liệu ba trạng thái, hai chiều. Khi 8237 đang được lập trình điều khiển bởi 8088 CPU, 8 bit dữ liệu của thanh ghi địa chỉ DMA, thanh ghi chế độ (Mode set Register) được gửi đến từ bus dữ liệu. Khi 8088 CPU đọc một thanh ghi địa chỉ DMA, hoặc thanh ghi đếm (terminal count Register), thanh ghi trạng thái dữ liệu được truyền đến 8088 thông qua bus dữ liệu. Trong suốt chu kỳ DMA (khi 8237 đang nắm quyền điều khiển bus dữ liệu), 8237 sẽ gửi 8 bit quan trọng nhất của địa chỉ bộ nhớ (từ một trong số các thanh ghi địa chỉ DMA) tới bộ điều khiển bus. Các bit địa chỉ này sẽ được truyền ngay khi bắt đầu chu kỳ DMA, sau đó bus dữ liệu sẽ được giải phóng để thực hiện quá trình trao đổi dữ liệu với bộ nhớ trong suốt quá trình DMA.

* Các kênh DMA (DMA channel):

Mỗi kênh (CH0 - CH3) bao gồm hai thanh ghi 16 bit :

Thanh ghi địa chỉ DMA và thanh ghi đếm (Terminal Count Register) .

Hai thanh ghi này phải được khởi tạo trước khi các kênh được phép hoạt động. Thanh ghi địa chỉ DMA được đọc cùng với địa chỉ của ô nhớ đầu tiên được truy cập. Giá trị được ghi vào thanh ghi đếm (terminal count register) xác định số các chu kỳ DMA ngay trước khi đầu ra của bộ đếm kết thúc TC (Terminal Count) hoạt động. Nói chung khi muốn có N chu kỳ DMA thì giá trị N-1 phải được đưa tới 14 bit thấp của thanh ghi đếm công vào ra (Terminal Count Register). Hai bit cao nhất của thanh ghi này xác định loại hoạt động DMA cho kênh này .

* Khởi đọc ghi logic (Read/ Write logic)

Khi 8088 CPU đọc hoặc ghi một trong số các thanh ghi của 8237, khối logic điều khiển đọc ghi nhận lệnh đọc I/O (IOR) hoặc I/O Write (IOW) thông báo cho vi mạch điều khiển bus 8288 giải mã 4 bit địa chỉ thấp nhất ($A_0 - A_3$) và đồng thời ghi nội dung của bus dữ liệu vào thanh ghi địa chỉ (nếu là tín hiệu IOW) hoặc ghi nội dung thanh ghi địa chỉ lên bus dữ liệu (nếu là tín hiệu IOR). Trong suốt quá trình DMA khối logic điều khiển đọc ghi thực hiện lệnh đọc I/O và ghi bộ nhớ (chu kỳ DMA ghi) hoặc tín hiệu ghi I/O và đọc bộ nhớ (chu kỳ DMA đọc). Cần lưu ý rằng trong suốt quá trình điều khiển DMA thiết bị I/O không hoạt động trong chế độ này phải được đặt ở trạng thái "cấm" sử dụng tín hiệu AEN.

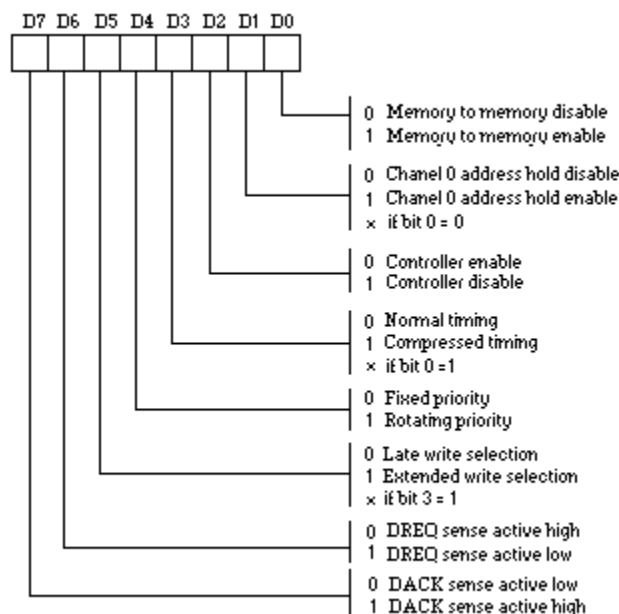
* Các thanh ghi nội:

- Thanh ghi địa chỉ hiện thời (CAR): Lưu 16 bit địa chỉ bộ nhớ trong suốt quá trình truyền DMA. Mỗi kênh đều có một thanh ghi này và CAR tăng hoặc giảm tùy thuộc vào cách lập trình.

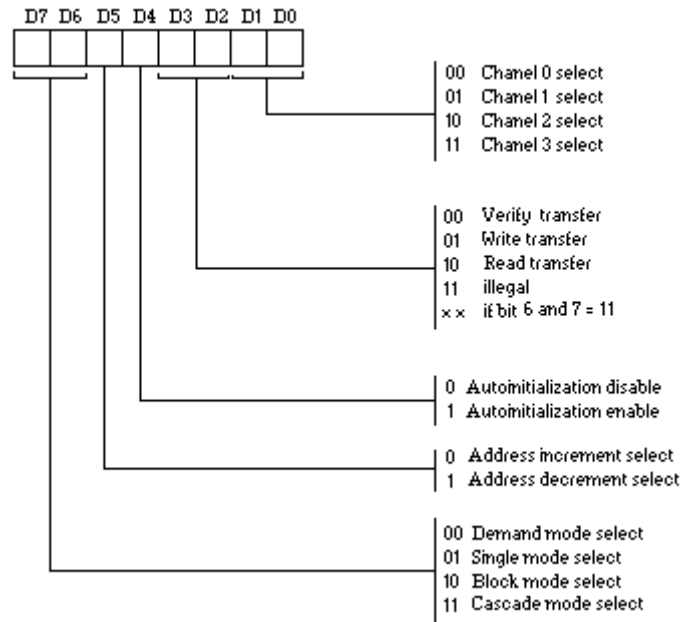
- Thanh ghi đếm từ hiện thời (CWCR): điều khiển số byte được truyền trong quá trình DMA. Số ghi trong thanh ghi này nhỏ hơn số byte đã được truyền 1 đơn vị.

- Thanh ghi địa chỉ cơ sở và từ cơ sở (BWCR): sử dụng khi chọn chế độ tự động kích hoạt cho một kênh, trong quá trình này thanh ghi BWCR được dùng để gọi lại các thanh ghi CAR và CWCR sau khi DMA kết thúc.

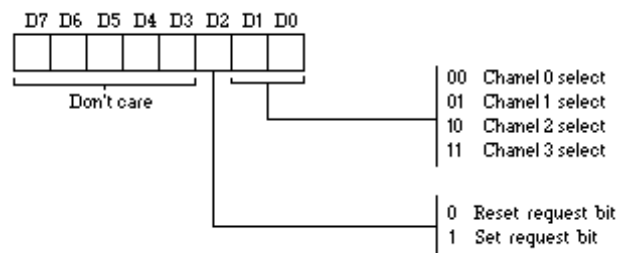
- Thanh ghi lệnh (Command Register): lập trình cho hoạt động của 8237



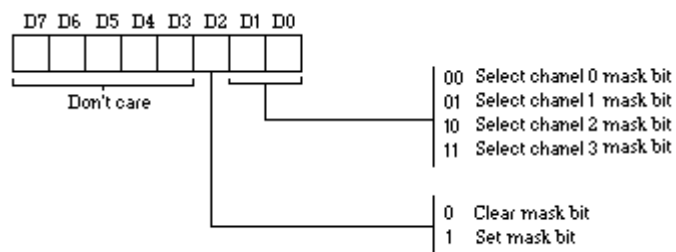
- Thanh ghi chế độ (Mode Register): Thiết lập chế độ hoạt động cho mỗi kênh.



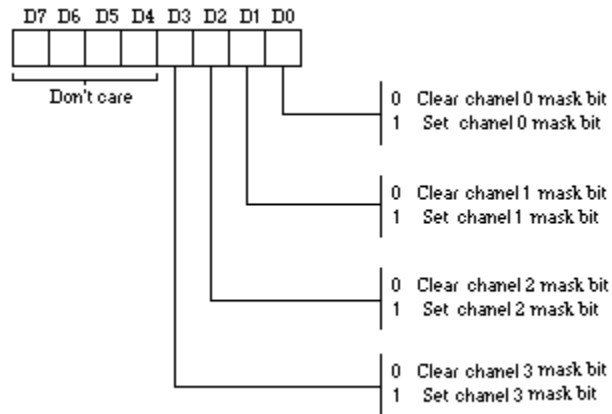
- Thanh ghi yêu cầu (Request Register): dùng yêu cầu truyền DMA bằng phần mềm .



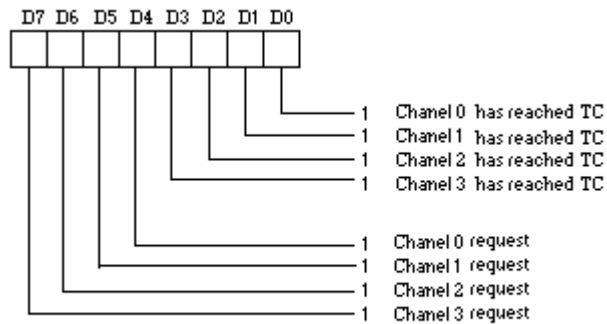
- Thanh ghi che set/reset (Mask register set/reset mode): xoá ,thiết lập việc cấm các kênh .



- Thanh ghi cấm (Mask register): xoá hoặc thiết lập việc cấm của tất cả các kênh bằng một lệnh .



- Thanh ghi trạng thái (Status register -SR): xác định trạng thái của các kênh DMA .



Bảng 5.1: Giới thiệu địa chỉ và các lệnh đọc ghi cho các thanh ghi.

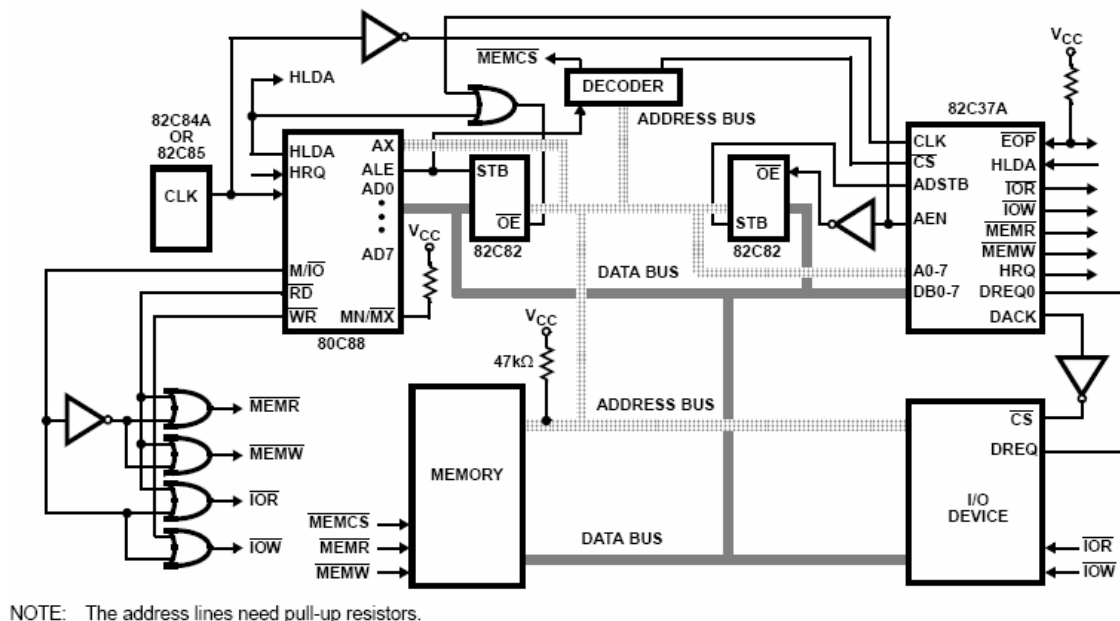
A ₃	A ₂	A ₁	A ₀	$\overline{IOR}$	$\overline{IOW}$	Hoạt động
1	0	0	0	0	1	Đọc thanh ghi trạng thái
1	0	0	0	1	0	Ghi thanh ghi lệnh
1	0	0	1	1	0	Ghi thanh ghi yêu cầu
1	0	1	0	1	0	Ghi thanh ghi mặt nạ đơn
1	0	1	1	1	0	Ghi thanh ghi chế độ
1	1	0	0	1	0	Xoá flip-flop con trỏ byte
1	1	0	1	0	1	Đọc thanh ghi tạm thời
1	1	0	1	1	0	Xoá chủ
1	1	1	0	1	0	Xoá thanh ghi mặt nạ
1	1	1	1	1	0	Ghi tất cả các bit của thanh ghi mặt nạ

Kê nh	Thanh ghi	Hoạt động	$\overline{CS}$	$\overline{IOR}$	$\overline{IOW}$	A ₃	A ₂	A ₁	A ₀	Int FF	Data Bus
0	địa chỉ cơ sở và hiện hành	Ghi	0	1	0	0	0	0	0	0	A ₇ ÷A ₀
			0	1	0	0	0	0	0	1	A ₈ ÷A ₁₅
	địa chỉ hiện hành	Đọc	0	0	1	0	0	0	0	0	A ₇ ÷A ₀
			0	0	1	0	0	0	0	1	A ₈ ÷A ₁₅
	Đếm lời cơ sở và hiện hành	Ghi	0	1	0	0	0	0	1	0	W ₇ ÷W ₀
			0	1	0	0	0	0	1	1	W ₁₅ ÷W ₈
	Đếm lời hiện hành	Đọc	0	0	1	0	0	0	1	0	W ₇ ÷W ₀
			0	0	1	0	0	0	1	1	W ₁₅ ÷W ₈
1	địa chỉ cơ sở và hiện hành	Ghi	0	1	0	0	0	1	0	0	A ₇ ÷A ₀
			0	1	0	0	0	1	0	1	A ₈ ÷A ₁₅
	địa chỉ hiện hành	Đọc	0	0	1	0	0	1	0	0	A ₇ ÷A ₀
			0	0	1	0	0	1	0	1	A ₈ ÷A ₁₅
	Đếm lời cơ sở và hiện hành	Ghi	0	1	0	0	0	1	1	0	W ₇ ÷W ₀
			0	1	0	0	0	1	1	1	W ₁₅ ÷W ₈
	Đếm lời hiện hành	Đọc	0	0	1	0	0	1	1	0	W ₇ ÷W ₀
			0	0	1	0	0	1	1	1	W ₁₅ ÷W ₈
2	địa chỉ cơ sở và hiện hành	Ghi	0	1	0	0	1	0	0	0	A ₇ ÷A ₀
			0	1	0	0	1	0	0	1	A ₈ ÷A ₁₅
	địa chỉ hiện hành	Đọc	0	0	1	0	1	0	0	0	A ₇ ÷A ₀
			0	0	1	0	1	0	0	1	A ₈ ÷A ₁₅
	Đếm lời cơ sở và hiện hành	Ghi	0	1	0	0	1	0	1	0	W ₇ ÷W ₀
			0	1	0	0	1	0	1	1	W ₁₅ ÷W ₈
	Đếm lời hiện hành	Đọc	0	0	1	0	1	0	1	0	W ₇ ÷W ₀
			0	0	1	0	1	0	1	1	W ₁₅ ÷W ₈
3	địa chỉ cơ sở và hiện hành	Ghi	0	1	0	0	1	1	0	0	A ₇ ÷A ₀
			0	1	0	0	1	1	0	1	A ₈ ÷A ₁₅
	địa chỉ hiện hành	Đọc	0	0	1	0	1	1	0	0	A ₇ ÷A ₀
			0	0	1	0	1	1	0	1	A ₈ ÷A ₁₅
	Đếm lời cơ sở và hiện hành	Ghi	0	1	0	0	1	1	1	0	W ₇ ÷W ₀
			0	1	0	0	1	1	1	1	W ₁₅ ÷W ₈
	Đếm lời hiện hành	Đọc	0	0	1	0	1	1	1	0	W ₇ ÷W ₀
			0	0	1	0	1	1	1	1	W ₁₅ ÷W ₈

5.2.2 Ghép nối với 8237A-5 trong hệ vi xử lý 8088

Vì mạch 8237 được sử dụng trong máy vi tính IBM PC để thực hiện các quá trình DMA trao đổi dữ liệu trực tiếp giữa thiết bị ngoài và máy vi tính .

Tín hiệu AEN và ADSTB ra của 8237A-5 điều khiển đầu ra của chốt 82C82. Trong suốt quá trình hoạt động bình thường của 8088 (AEN=0) các vi mạch chốt địa chỉ cung cấp các bit địa chỉ A₁₅- A₈. Địa chỉ bus A₇- A₀ được cung cấp trực tiếp bởi 8237A-5 và chứa một phần địa chỉ truyền DMA. Tín hiệu điều khiển MEMR, MEMW, IOR, IOW cũng được tạo bởi bộ điều khiển DMA. Giả thiết địa chỉ đầu cho DMAC là 0070h.



Hình 5.3: Sơ đồ ghép nối 8237 với 8088

1. Các trạng thái hoạt động

Vi mach 8237A có các trạng thái sau:

- Trạng thái nghỉ SI: trạng thái trở kháng cao, không được chọn mạch ($\overline{CS}=1$).
- Trạng thái chờ SO: Trạng thái đầu của quá trình trao đổi DMA. 8257 nhận tín hiệu DREQ, xử lý và gửi yêu cầu Hold cho VXL nhưng chưa nhận được tín hiệu xác nhận theo HLDA. Khi nhận được xác nhận, DMAC bắt đầu quá trình trao đổi dữ liệu.
- Trạng thái phát địa chỉ nguồn số liệu S1:
DMAC phát địa chỉ nguồn số liệu (cửa I/O hoặc Memory)
- Trạng thái phát lệnh đọc cho nguồn số liệu S2:
DMAC phát lệnh đọc số liệu của nguồn số liệu
- Trạng thái chờ SW:
DMAC chờ trong thời gian Sw để số liệu được đọc xong ở nguồn phát số liệu, ghi xong vào thanh ghi đệm, chờ Ready của DMAC.

- Trạng thái phát địa chỉ của đích số liệu S3:
DMAC phát địa chỉ của nơi gửi số liệu (Memory hoặc cửa I/O)
- Trạng thái phát lệnh ghi số liệu vào đích S4:
DMAC phát lệnh ghi số liệu từ thanh ghi đếm ra cửa vào-ra

2. Các chế độ

Tùy nội dung thanh ghi chế độ lúc khởi phát, DMAC có các chế độ sau:

- Chế độ chuyển từng từ đơn (Single Transfer Mode)
- Chế độ chuyển nhiều từ (Block Transfer Mode)
- Chế độ chuyển theo nhu cầu (Demand Transfer Mode) với số lượng từ tùy theo người sử dụng điều khiển.
- Chế độ ghép tầng (Cascade Mode) là chế độ chuyển liên tiếp các từ, điều khiển bởi các DMAC mắc nối tầng.

3. Các chế độ ưu tiên của yêu cầu DMAC

Cũng giống như xử lý ngắt, DAMC có hai chế độ ưu tiên:

- Chế độ ưu tiên cố định: kênh 0 có mức ưu tiên cao nhất, kênh 3 có mức ưu tiên thấp nhất.
- Chế độ ưu tiên vòng: kênh vừa được phục vụ sẽ có mức ưu tiên thấp nhất. Khi mới lập chế độ, kênh 0 có mức ưu tiên cao nhất.

4. Khởi phát và đảm bảo chương trình phục vụ

Trước khi đưa DMAC vào hoạt động, chương trình phải khởi phát nó. Quá trình khởi phát gồm 2 giai đoạn:

- Xoá cứng bằng tín hiệu Reset, làm các thanh ghi về 0.
- Ghi các lệnh của chương trình khởi phát: VXL ghi vào các thanh ghi chức năng như địa chỉ ban đầu, số từ trao đổi, số kênh, che chắn yêu cầu của kênh không cần hoạt động, chế độ trao đổi, chiều tăng hay giảm địa chỉ... Khi ghi dữ liệu vào thanh ghi 16 bit, phải ghi lần lượt 2 byte theo thứ tự byte thấp trước, byte cao sau.
- Sau khi được khởi phát, DMAC sẽ hoàn toàn tự động làm việc. Kết thúc chương trình khởi phát này, luôn phải có lệnh ghi bit $D_4=1$ vào thanh ghi chế độ để cho phép tự khởi động.

5. Kết thúc trao đổi DMA

Có hai cách kết thúc trao đổi dữ liệu:

- Kết thúc tự động: Kết thúc khi bộ đếm số tin trao đổi đếm về 0, hay số đếm kết thúc TC (Terminal Count). Với DMAC 8237, việc kết thúc thể hiện ở tín hiệu Hold kết thúc, tức trở về mức logic 0.

- Kết thúc cưỡng bức: đây là tín hiệu từ ngoài vào (do mạch TBNV hoặc do người điều hành can thiệp bằng cách ấn nút lệnh) để kết thúc quá trình trao đổi DMA.

6. Kiểm tra sự kết thúc ở kênh mong muốn

Trong khi DMAC hoạt động, thanh ghi trạng thái luôn được cập nhật, tức luôn ghi trạng thái hiện thời của DMAC. Khi kết thúc, VXL có thể đọc nội dung này của thanh ghi trạng thái để biết rằng kênh nào của DMA đã đạt đến số đếm kết thúc TC, số lời đã trao đổi là bao nhiêu (trường hợp kết thúc cưỡng bức do $\overline{EOP}$ từ ngoài vào) và kênh vào đang chờ phục vụ.

7. Đặc điểm về hoạt động của 8237

8237 có những đặc điểm chính sau:

- Cho phép hoặc cấm riêng biệt từng kênh DMA trong số 4 kênh.
- Trao đổi dữ liệu DMA trực tiếp giữa hai vùng bộ nhớ.
- Cho phép nối tăng các DMAC để tăng số kênh DMA.
- Có thể tạo yêu cầu DMA bằng chương trình
- Với 8237-2, tốc độ trao đổi DMA có thể đạt tới 1,6Mbps. Do đó ngoài phục vụ trao đổi dữ liệu giữa MVT và màn hình, đĩa, DMA còn được dùng trong mạng MVT.

5.2.3 Lập trình cho 8237A

a. Chương trình truyền dữ liệu giữa bộ nhớ-bộ nhớ bằng DMA

Ví dụ cần chuyển khối nhớ có địa chỉ 1000h-13FFh tới khối nhớ 1400h-17FFh thông qua DMA. Chương trình sẽ gồm các bước sau:

- Xoá flip-flop con trỏ byte về 0.
- Lập trình cho các kênh 0 và 1: Đưa địa chỉ nguồn và đích vào kênh 0 và 1.
- Đặt giá trị bộ đếm bằng số byte cần chuyển -1
- Lập trình thông qua thanh ghi chế độ cho kênh 0 và 1
- Lập trình cho thanh ghi lệnh
- Cho phép kênh 0 và đưa ra yêu cầu DMA
- Kiểm tra bit hết dữ liệu. Nếu đã xong thì kết thúc DMA.

Xác định địa chỉ các thanh ghi:

$Addr_channel0 = \$70;$

$Addr_channel1 = \$72;$

$Addr_CT1 = \$73$;// Địa chỉ bộ đếm kênh 1

$Addr_SR = \$78$;// Địa chỉ thanh ghi trạng thái

$Addr_CR = \$78$;// địa chỉ thanh ghi điều khiển

$Addr_MR = \$7B$; //địa chỉ thanh ghi chế độ

$Addr_MKR = \$7F$;// địa chỉ thanh ghi cấm

$Addr_RR = \$79$; //địa chỉ thanh ghi yêu cầu

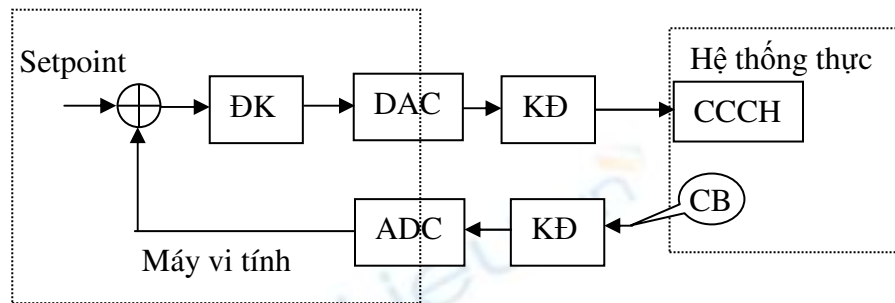
$Addr_pFF = \$7C$; //địa chỉ flip-flop con trỏ byte

```
port[addr_pFF]=$00;// xoá con trỏ FF về 0.  
// Đặt địa chỉ nguồn vào kênh 0  
port[addr_chanel0] = $00;  
port[addr_chanel0] = $10;  
// Đặt địa chỉ đích vào kênh 1  
port[addr_pFF]=$01;// xoá con trỏ FF về 0.  
port[addr_chanel1] = $00;  
port[addr_chanel1] = $14;  
//Chỉ định số byte cần chuyển 4000  
port[addr_pFF]=$01;// xoá con trỏ FF về 0.  
port[addr_CT1] = $00;  
port[addr_CT1] = $40;  
// Đặt chế độ: kênh 0 đọc 1011 1000b= B8h ; kênh 1 ghi: 1011 0101=B5h  
port[addr_pFF]=$01;// xoá con trỏ FF về 0.  
port[addr_MR]=$B8;  
port[addr_MR]=$B5;  
// Lập trình thanh ghi lệnh cho phép truyền M-M= 01h  
Port[addr_CR]=$01;  
// Bỏ mặt nạ che chắn kênh 0 = 0000 1110 b=0Eh  
port[addr_MKR]= $0E;  
//Yêu cầu DMAC = 0000 0100 b=04h  
port[addr_RR] = $04;  
//Kiểm tra trạng thái kết thúc đếm: kênh 0 đã truyền hết dữ liệu (D0=1) =01h  
Repeat  
Var1=port[addr_SR];  
Until ((var1 and $01)=$01);  
//kết thúc truyền  
Return;
```

Sau khi khởi động, hệ thống DMAC sẽ tự hoạt động mà không cần thêm chương trình phụ nào nữa.

CHƯƠNG 6: GHEP NOI TUONG TU-SO VA SO-TUONG TU

Để có thể điều khiển được các máy móc trong nhà máy, các thiết bị y tế chúng ta cần quan tâm đến các ảnh hưởng của môi trường bên ngoài như áp suất, nhiệt độ ... Thường có một số bước để nhận được tín hiệu điện biểu diễn cho các yếu tố đó và biến đổi từ dạng tương tự sang dạng số để các máy tính có thể xử lý được. Hình 6.1 biểu diễn sơ đồ đơn giản của một hệ thống điều khiển tự động dùng máy vi tính.



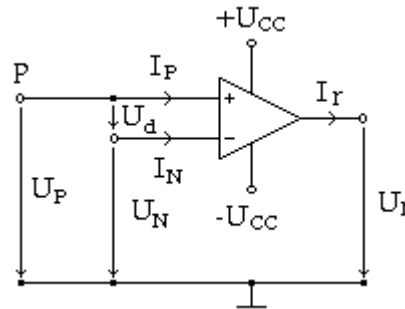
Hình 6.1: Sơ đồ cấu trúc hệ thống điều khiển tự động dùng máy vi tính

Đầu tiên là *cảm biến (CB)* dùng để biến đổi các giá trị vật lý như nhiệt độ, áp suất ... sang một điện áp hay dòng tương ứng. Sau cảm biến thường là bộ *khuếch đại (KĐ)* và lọc. Khâu này được thực hiện bởi một số mạch khuếch đại thuật toán. Sau đó, tín hiệu tương tự này được chuyển sang dạng số bằng bộ *biến đổi tương tự-số (Analog-Digital Converter-ADC)*, và được máy vi tính nhận, xử lý, lưu trữ, so sánh với tín hiệu đặt, và tạo ra tín hiệu *điều khiển (ĐK)* tương ứng. Vì máy vi tính chỉ làm việc ở tín hiệu số (logic 0 và 1) nên cần có bộ *chuyển đổi số-tương tự (Digital-Analog Converter-DAC)* để tạo ra tín hiệu điều khiển ở dạng tương tự. Tiếp theo là khâu *khuếch đại (KĐ)* và *lịch áp* để tạo tín hiệu phù hợp cung cấp cho *cơ cấu chấp hành (CCCH)* của hệ thống thực.

6.1 Giới thiệu một số mạch khuếch đại thuật toán

Khuếch đại thuật toán là một trong số những linh kiện điện tử thường gặp nhất trong kỹ thuật tương tự, vì thế trong kỹ thuật đo lường và điều khiển công nghiệp, khuếch đại thuật toán cũng có mặt trong rất nhiều thiết bị và hệ thống. Khả năng sử dụng của các bộ khuếch đại thuật toán là rất vạn năng, chúng được áp dụng trong nhiều lĩnh vực như các bộ khuếch đại một chiều, các bộ khuếch đại xoay chiều, bộ lọc tích cực, bộ dao động, bộ biến đổi trở kháng, bộ vi phân, bộ tích phân...

6.1.1 Các tham số cơ bản của mạch khuếch đại thuật toán



Hình 6.2: Sơ đồ bộ khuếch đại thuật toán.

- U_d hiệu điện áp vào
- U_P, I_P điện áp vào và dòng điện vào cửa thuận.
- U_N, I_N điện áp vào và dòng điện vào cửa đảo.
- U_r, I_r điện áp ra và dòng điện ra.

Bộ khuếch đại thuật toán khuếch đại hiệu điện áp $U_d = U_P - U_N$ với hệ số khuếch đại $K_0 > 0$. Do đó điện áp ra:

$$U_r = K_0 U_d = K_0 (U_P - U_N)$$

1. Hệ số khuếch đại hiệu K_0

Khi không tải được xác định theo biểu thức sau

$$K_0 = \frac{U_r}{U_d} = \frac{U_r}{U_P - U_N}$$

2. Hệ số khuếch đại đồng pha K_{CM}

Nếu đặt vào cửa thuận và cửa đảo của bộ khuếch đại thuật toán các điện áp bằng nhau, nghĩa là:

$$U_P = U_N = U_{CM} = 0$$

thì $U_d = 0$. Gọi U_{CM} là điện áp vào đồng pha. Lý tưởng ta có $U_r = 0$. Tuy nhiên, thực tế không phải như vậy. Do đó giữa điện áp ra và điện áp vào đồng pha có quan hệ tỷ lệ là hệ số khuếch đại đồng pha K_{CM} :

$$K_{CM} = \frac{\Delta U_r}{\Delta U_{CM}}$$

K_{CM} nói chung phụ thuộc vào mức điện áp vào đồng pha.