



CỘNG HOÀ XÃ HỘI CHỦ NGHĨA VIỆT NAM

QCVN 20:2010/BTTTT

**QUY CHUẨN KỸ THUẬT QUỐC GIA
VỀ YÊU CẦU CHUNG ĐỐI VỚI THIẾT BỊ ĐẦU CUỐI KẾT NỐI
VÀO MẠNG VIỄN THÔNG CÔNG CỘNG SỬ DỤNG KÊNH
THUÊ RIÊNG TỐC ĐỘ $N \times 64$ KBIT/S**

*National technical regulation
on general requirements of Telecommunications Terminal
Equipments connected to the Public Telecommunications Networks
(PTNs) using Digital Leased Circuits at data rates of $n \times 64$ kbit/s*

HÀ NỘI - 2010

Mục lục

1. QUY ĐỊNH CHUNG	5
1.1. Phạm vi điều chỉnh	5
1.2. Đối tượng áp dụng	5
1.3. Giải thích từ ngữ.....	5
1.4. Các chữ viết tắt	5
2. QUY ĐỊNH KỸ THUẬT.....	6
2.1. Yêu cầu kỹ thuật chung	6
2.1.1. Điểm kết nối mạng	6
2.1.1.1. Vị trí	6
2.1.1.2. Yêu cầu	6
2.1.1.3. Loại giắc nối	6
2.1.2. Các yêu cầu về điện tại giao diện	6
2.1.2.1. Loại giao diện	6
2.1.2.2. Tốc độ số liệu và định thời	7
2.2. Đặc trưng điện của các mạch trao đổi tại giao diện V.11.....	7
2.2.1. Đặc trưng điện của mạch trao đổi cân bằng	7
2.2.1.1. Minh họa tượng trưng mạch trao đổi cân bằng	7
2.2.1.2. Các trạng thái tín hiệu máy phát và máy thu	8
2.2.1.3. Máy phát.....	8
2.2.1.4. Tải	11
2.2.2. Các đặc trưng điện của mạch trao đổi không cân bằng.....	14
2.2.2.1. Mạch trao đổi tương đương	14
2.2.2.2. Tải	16
2.2.2.3. Máy phát.....	16
2.2.2.4. Điện áp và mức logic.....	16
2.2.2.5. Các đặc trưng tín hiệu	17
2.3. Đặc trưng điện của các mạch trao đổi giao diện V.35	17
2.3.1. Đặc trưng điện của mạch trao đổi cân bằng	17
2.3.1.1. Máy phát.....	17
2.3.1.2. Tải	17
2.3.1.3. Cáp.....	18
2.3.2. Đặc trưng điện của mạch trao đổi không cân bằng.....	18
2.4. Đặc trưng điện của giao diện G.703 64 kbit/s.....	18
2.4.1. Cổng lối ra.....	18
2.4.1.1. Mã hoá tín hiệu.....	18

2.4.1.2.	Dạng xung.....	19
2.4.1.3.	Định thời lỗi ra.....	20
2.4.1.4.	Rung pha lỗi ra.....	20
2.4.1.5.	Trở kháng so với đất.....	20
2.4.1.6.	Suy hao chuyển đổi dọc (LCL).....	20
2.4.2.	Cổng lỗi vào.....	21
2.4.2.1.	Mã hoá tín hiệu	21
2.4.2.2.	Giới hạn xung nhịp lỗi vào	21
2.4.2.3.	Giới hạn rung pha lỗi vào	21
2.4.2.4.	Giới hạn suy hao lỗi vào	22
2.4.2.5.	Miễn nhiễm với các phản xạ	22
2.4.2.6.	Suy hao phản xạ	22
2.4.2.7.	Trở kháng so với đất	22
2.4.2.8.	Suy hao chuyển đổi dọc (LCL).....	23
3.	QUY ĐỊNH VỀ QUẢN LÝ	23
4.	TRÁCH NHIỆM CỦA TỔ CHỨC, CÁ NHÂN	26
5.	TỔ CHỨC THỰC HIỆN	26
	Phụ lục A (Quy định)	27
	Phụ lục B (Tham khảo).....	36

Lời nói đầu

QCVN 20:2010/BTTTT được xây dựng trên cơ sở soát xét, chuyển đổi Tiêu chuẩn ngành TCN 68-216:2002 “Thiết bị đầu cuối kết nối vào mạng viễn thông công cộng sử dụng kênh thuê riêng tốc độ $n \times 64$ kbit/s - Yêu cầu kỹ thuật” ban hành theo Quyết định số 34/2002/QĐ-BBCVT ngày 31 tháng 12 năm 2002 của Bộ trưởng Bộ Bưu chính, Viễn thông (nay là Bộ Thông tin và Truyền thông).

Các quy định kỹ thuật và phương pháp xác định của QCVN 20:2010/BTTTT phù hợp với Khuyến nghị ITU-T V.11 (1996), V.28 (1996), V.35 (1996) và tiêu chuẩn EN 300 290 (2001) của Viện Tiêu chuẩn Viễn thông châu Âu (ETSI).

QCVN 20:2010/BTTTT do Viện Khoa học Kỹ thuật Bưu điện biên soạn, Vụ Khoa học và Công nghệ trình duyệt và được ban hành kèm theo Thông tư số 18/2010/TT-BTTTT ngày 30 tháng 07 năm 2010 của Bộ trưởng Bộ Thông tin và Truyền thông.

QUY CHUẨN KỸ THUẬT QUỐC GIA
VỀ YÊU CẦU CHUNG ĐỐI VỚI THIẾT BỊ ĐẦU CUỐI KẾT NỐI VÀO
MẠNG VIỄN THÔNG CÔNG CỘNG SỬ DỤNG KÊNH THUÊ RIÊNG
TỐC ĐỘ $n \times 64$ KBIT/S

National technical regulation
on general requirements of Telecommunications Terminal
Equipments connected to the Public Telecommunications Networks
(PTNs) using Digital Leased Circuits at Data Rates of $n \times 64$ kbit/s

1. QUY ĐỊNH CHUNG

1.1. Phạm vi điều chỉnh

Quy chuẩn kỹ thuật quốc gia này quy định các yêu cầu đối với giao diện của thiết bị đầu cuối kết nối vào mạng viễn thông công cộng (PTN) sử dụng kênh thuê riêng số tốc độ $n \times 64$ kbit/s (với $n = 1 \div 31$).

1.2. Đối tượng áp dụng

Quy chuẩn này được áp dụng đối với các tổ chức, cá nhân Việt Nam và nước ngoài có hoạt động sản xuất, kinh doanh các thiết bị đầu cuối viễn thông trên lãnh thổ Việt Nam.

1.3. Giải thích từ ngữ

1.3.1. Kênh thuê riêng (leased lines)

Kênh thuê riêng là phương tiện truyền thông do nhà khai thác mạng cung cấp, có khả năng cung cấp các đặc tính truyền dẫn xác định giữa các điểm kết cuối mạng và không bao gồm các chức năng chuyển mạch mà khách hàng có thể điều khiển được (ví dụ chuyển mạch theo yêu cầu).

1.3.2. Điểm kết cuối mạng (Network Termination Point - NTP)

Điểm kết cuối mạng là các điểm kết nối vật lý có những đặc tính kỹ thuật cần thiết để có thể qua đó truy nhập vào mạng lưới và thực hiện liên lạc có hiệu quả thông qua mạng.

1.3.3. Thiết bị đầu cuối viễn thông (Telecommunications Terminal Equipment- TTE)

Thiết bị đầu cuối viễn thông là thiết bị nối với mạng viễn thông công cộng hoặc mạng nội bộ hoặc mạng viễn thông chuyên dụng có nghĩa là: nối trực tiếp với kết cuối của mạng viễn thông hoặc liên kết với một mạng đã được nối trực tiếp hoặc gián tiếp tới kết cuối của mạng viễn thông để gửi, nhận hoặc xử lý thông tin.

1.4. Các chữ viết tắt

ASD	Adverse State Detector	Bộ phát hiện trạng thái
DCE	Data Circuit Terminal Equipment	Thiết bị đầu cuối mạch số liệu
DTE	Data Termination Equipment	Thiết bị đầu cuối số liệu
IP	Interconnection Point	Điểm kết nối
LCL	Longitudinal Conversion Loss	Suy hao chuyển đổi dọc
PTN	Public Telecommunications Network	Mạng viễn thông công cộng

TTE	Telecommunications Terminal Equipment	Thiết bị đầu cuối viễn thông
UI	Unit Interval	Khoảng đơn vị

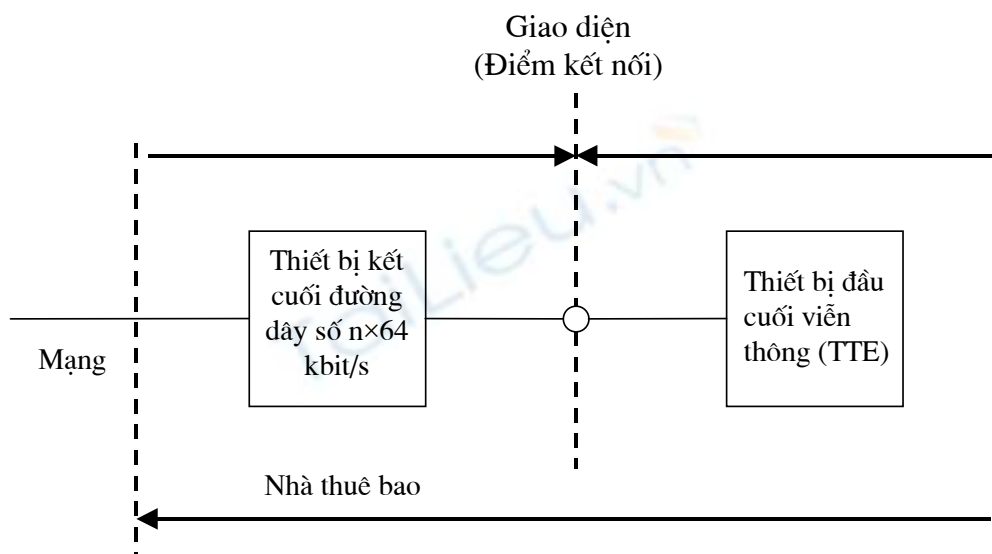
2. QUY ĐỊNH KỸ THUẬT

2.1. Yêu cầu kỹ thuật chung

2.1.1. Điểm kết nối mạng

2.1.1.1. Vị trí

Như Hình 1.



Hình 1 - Điểm kết nối TTE với giao diện số $n \times 64$ kbit/s

2.1.1.2. Yêu cầu

Thiết bị của nhà khai thác được lắp đặt và đi cáp tại nhà thuê bao để cung cấp điểm kết nối tới thiết bị đầu cuối TTE. Thiết bị của nhà khai thác có thể sử dụng cùng nguồn điện $220\text{ VAC} \pm 10\%$ hoặc $48\text{ VDC} \pm 10\%$ của TTE trong nhà thuê bao.

2.1.1.3. Loại giắc nối

Loại giắc nối tùy thuộc vào giao diện sử dụng.

- Giao diện V.35 sử dụng kết nối 34 chân theo tiêu chuẩn ISO 2593 (M34).
- Giao diện V.11 sử dụng kết nối 37 chân theo tiêu chuẩn ISO 4902 (DB37).
- Giao diện G.703 64 kbit/s sử dụng kết nối loại 8 chân theo tiêu chuẩn ISO/IEC 10173

2.1.2. Các yêu cầu về điện tại giao diện

2.1.2.1. Loại giao diện

Giao diện số ứng với điểm kết nối của TTE là một trong các loại chính sau:

- a) V.35;
- b) V.11; hoặc
- c) G.703 64 kbit/s.

2.1.2.2. Tốc độ số liệu và định thời

2.1.2.2.1. Tốc độ số liệu

TTE phải có khả năng hoạt động với tốc độ $n \times 64$ kbit/s với $n = 1 \div 31$, dung sai tốc độ $\pm 10^{-4}$.

2.1.2.2.2. Định thời

- TTE phải có khả năng hoạt động trong chế độ định thời tứ (trạng thái mặc định) và chế độ định thời chủ là tùy chọn.
- Giao diện thiết bị đầu cuối dùng cho các kênh thuê 64 kbit/s, cung cấp các kết nối điểm - điểm, hai hướng sử dụng tín hiệu định thời do mạng cung cấp. Phân bố tín hiệu định thời là đồng hướng.

2.2. Đặc trưng điện của các mạch trao đổi tại giao diện V.11

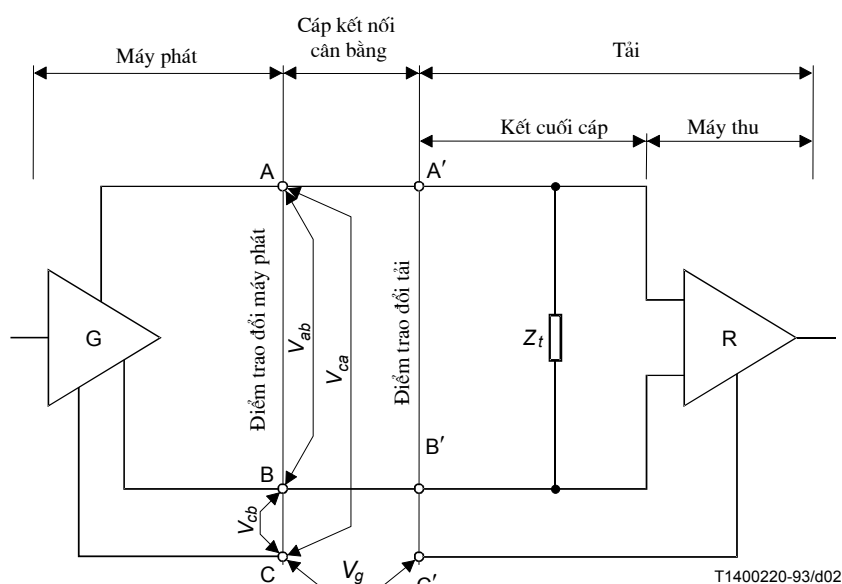
2.2.1. Đặc trưng điện của mạch trao đổi cân bằng

Đặc trưng điện của các mạch trao đổi cân bằng (mạch 103, 104, 113, 114 và 115 trong Bảng 2) tuân thủ Khuyến nghị ITU-T V.11, được trích dẫn nguyên vẹn sau đây.

2.2.1.1. Minh họa tượng trưng mạch trao đổi cân bằng

Thiết bị tại hai phía của giao diện có thể kết hợp máy phát và thu theo cách bất kỳ.

Minh họa tượng trưng của mạch trao đổi trong Hình 2 mô tả điểm trao đổi máy phát và điểm trao đổi tải. Trong các ứng dụng truyền số liệu, cáp giao diện được cấp bởi DTE. Cáp giao diện với DTE tạo ra một đường phân định với DCE. Đường phân định này cũng được gọi là điểm trao đổi như minh họa trong Hình 3.



V_{ab} Điện áp lối ra máy phát giữa các điểm A và B

V_{ca} Điện áp lối ra máy phát giữa các điểm C và A

V_{cb} Điện áp lối ra máy phát giữa các điểm C và B

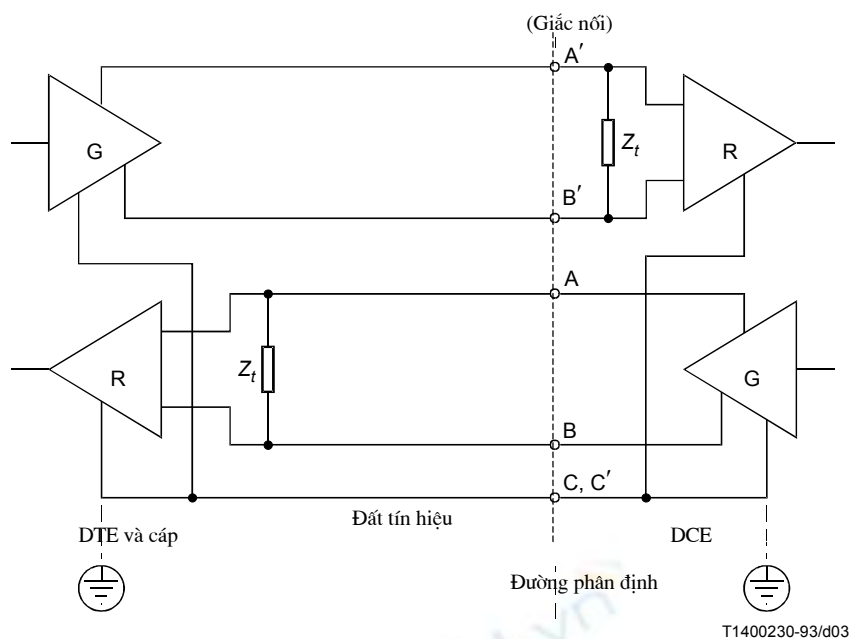
Z_t Trở kháng kết cuối tải

V_g Hiệu điện thế đất

A, B và A', B' Các điểm trao đổi

C, C' Các điểm trao đổi chuẩn điện áp 0 V

Hình 2 - Minh họa tượng trưng của mạch trao đổi cân bằng



Hình 3 - Minh hoạ thực tế của giao diện

2.2.1.2. Các trạng thái tín hiệu máy phát và máy thu

2.2.1.2.1. Trạng thái tín hiệu máy phát

Các trạng thái tín hiệu của máy phát được xác định bằng điện áp giữa các điểm lõi ra A và B trong Hình 2.

Điện thế điểm A dương so với điểm B tương ứng với trạng thái tín hiệu mạch số liệu là 0 (không có xung); mạch điều khiển và định thời là ON.

Điện thế điểm A âm so với điểm B ứng với trạng thái tín hiệu mạch số liệu là 1 (có xung); mạch điều khiển và định thời là OFF.

2.2.1.2.2. Trạng thái tín hiệu máy thu

Các mức tín hiệu chênh lệch của máy thu được quy định trong Bảng 1, với $V_{A'}$ và $V_{B'}$ tương ứng là điện áp tại điểm A' và B' so với điểm C'.

Bảng 1 - Các mức vi sai có nghĩa của máy thu

	$V_{A'} - V_{B'} \leq -0,3 \text{ V}$	$V_{A'} - V_{B'} \geq +0,3 \text{ V}$
Các mạch số liệu	1	0
Các mạch điều khiển và định thời	OFF	ON

2.2.1.3. Máy phát

2.2.1.3.1. Điện trở và điện áp lệch một chiều

Yêu cầu:

- Điện trở giữa điểm A và B của máy phát nhỏ hơn hoặc bằng 100Ω , đủ cân bằng so với điểm C.
- Trong mọi điều kiện hoạt động, điện áp lệch một chiều của máy phát phải nhỏ hơn hoặc bằng $3,0 \text{ V}$.

Phép đo: theo mục A.1.1.

2.2.1.3.2. Các tham số tĩnh

a) Hở mạch

Yêu cầu:

Khi nối điện trở $3900\ \Omega$ giữa điểm A và B, trong cả hai trạng thái nhị phân, biên độ điện áp vi sai V_0 phải nhỏ hơn hoặc bằng 6,0 V, cả V_{0a} và V_{0b} không được lớn hơn 6,0 V (Hình 4a).

Phép đo: theo mục A.1.2a

b) Kết cuối

Yêu cầu:

- Với tải thử là hai điện trở $50\ \Omega$ mắc nối tiếp giữa hai điểm ra A và B, Điện áp vi sai V_t không nhỏ hơn giá trị lớn nhất trong hai giá trị: 2,0 V hay 50% biên độ V_0 (Hình 4b).
- Khi thay đổi trạng thái nhị phân, cực tính V_t đảo ngược ($-V_t$), sự khác nhau về biên độ của V_t và $-V_t$ phải nhỏ hơn 0,4 V.
- Biên độ điện áp lệch một chiều của máy phát, V_{0s} , nhỏ hơn hoặc bằng 3,0 V.
- Sự khác nhau về biên độ của V_{0s} trong hai trạng thái nhị phân phải nhỏ hơn 0,4 V.

Phép đo: theo mục A.1.2b

c) Ngắn mạch

Yêu cầu:

Khi nối ngắn mạch điểm A và B với điểm C, dòng qua mỗi điểm lỗi ra A hay B (trong Hình 4c) trong cả hai trạng thái nhị phân không lớn hơn 150 mA.

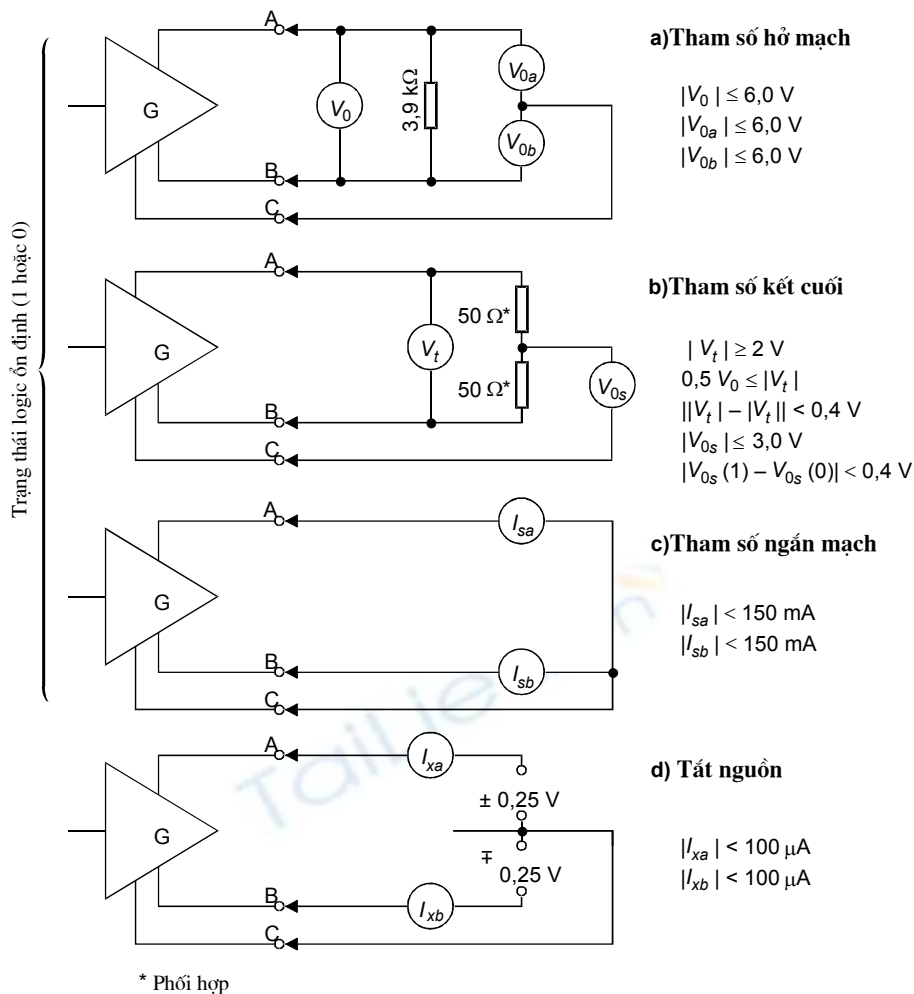
Phép đo: theo mục A.1.2c

d) Ngắt nguồn

Yêu cầu:

Khi ngắt nguồn, với điện áp giữa mỗi lỗi ra và điểm C trong dải từ -0,25 V đến +0,25 V (như trong Hình 4d), biên độ dòng rò lỗi ra (I_{xa} và I_{xb}) không được lớn hơn 100 μA .

Phép đo: theo mục A.1.2d



Hình 4 - Máy phát - Các tham số tĩnh

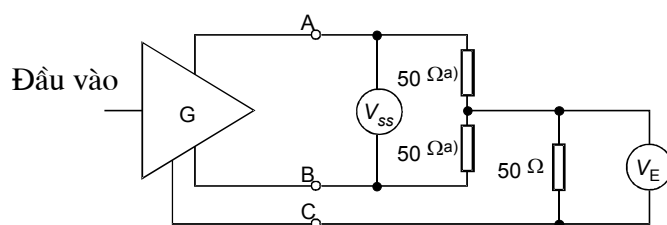
2.2.1.3.3. Độ cân bằng động điện áp và thời gian sườn lên của xung

Yêu cầu:

- Với tín hiệu thử lỗi vào gồm các bit “1” và “0” có độ rộng xung danh định t_b , khi chuyển tiếp giữa hai trạng thái nhị phân, biên độ tín hiệu lỗi ra thay đổi đều giữa 0,1 và 0,9 V_{SS} trong khoảng thời gian lớn nhất trong hai giá trị: $0,1 t_b$ hoặc 20 ns (xác định trong Hình 5). Sau đó, điện áp tín hiệu sẽ không thay đổi lớn hơn 10% V_{SS} xung quanh giá trị trạng thái ổn định.

- Giá trị đỉnh - đỉnh của điện áp do không cân bằng điện trở gây ra (V_E) nhỏ hơn 0,4 V.

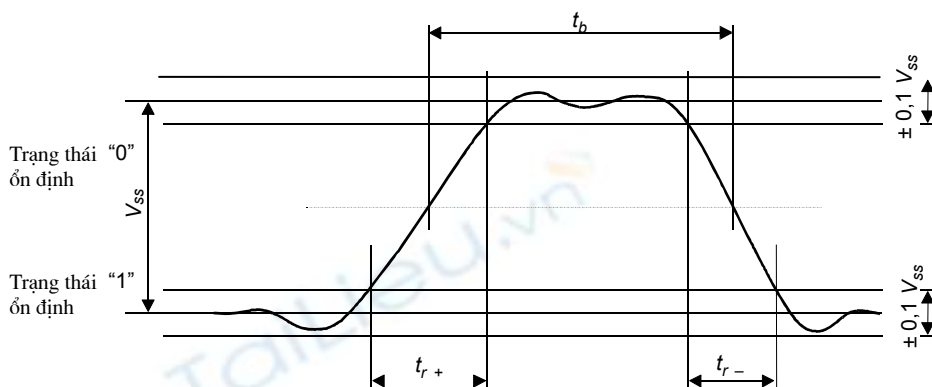
Phép đo: theo mục A.1.3.



$V_E < 0,4 \text{ V}$ đỉnh-đỉnh (tạm thời)

V_{ss} Hiệu điện thế giữa các trạng thái tín hiệu có mức logic ổn định

a) Phối hợp



t_b Độ rộng xung thử

$t_b \geq 200 \text{ ns}, t_r \leq 0,1 t_b$

$t_b < 200 \text{ ns}, t_r \leq 20 \text{ ns}$

Hình 5 - Cân bằng động và thời gian sườn lên của xung

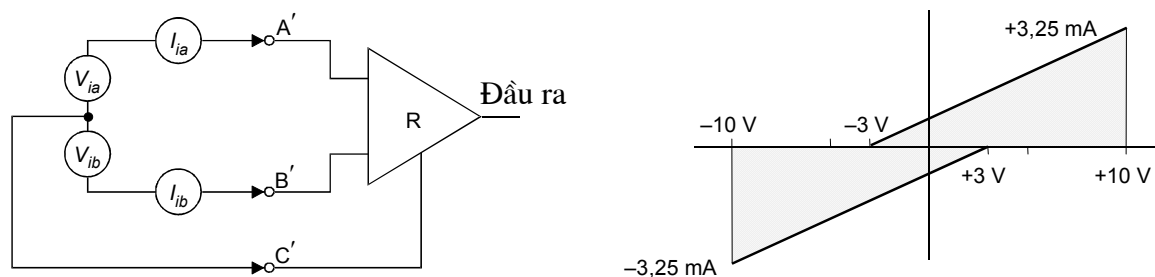
2.2.1.4. Tải

2.2.1.4.1. Các đặc tính

Tải gồm máy thu (R) và điện trở kết cuối cáp (Z_i) như mô tả trong Hình 2. Các đặc trưng điện của máy thu được xác định theo các tham số trong Hình 6, 7 và 8, mô tả trong các mục 2.2.1.4.2, 2.2.1.4.3 và 2.2.1.4.4.

2.2.1.4.2. Dòng-điện áp lỗi vào máy thu

- Với điện áp V_{ia} (hoặc V_{ib}) có giá trị giữa -10 và +10 V khi V_{ib} (hoặc V_{ia}) bằng 0 V, dòng vào I_{ia} (hay I_{ib}) phải có giá trị trong vùng giới hạn ở Hình 6.
- Các giá trị trên áp dụng khi có hoặc không có nguồn nuôi.



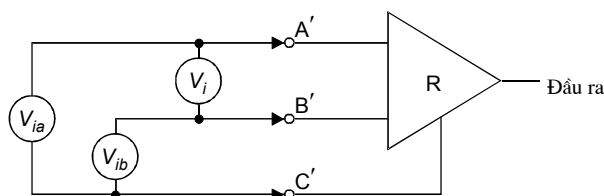
Hình 6 - Dòng - điện áp lỗi vào máy thu

2.2.1.4.3. Độ nhạy tín hiệu lỗi vào d.c

Yêu cầu:

- Máy thu phải chuyển trạng thái logic lỗi ra chính xác khi V_{cm} có giá trị trong dải -7 V tới +7 V mà không cần điện áp lỗi vào vi sai (V_i) lớn hơn 300 mV. Đảo ngược cực tính của V_i làm cho máy thu chuyển sang trạng thái nhị phân ngược lại.
- Điện áp giữa một trong hai lối vào và đất máy thu (V_{cm}) không được lớn hơn 10 V và không làm hỏng máy thu. Máy thu phải chịu được điện áp vi sai cực đại 12 V giữa các lối vào mà không bị hư hại.
- Khi có tổ hợp điện áp V_{ia} và V_{ib} (Hình 7) xác định trong Bảng 2 ở lối vào, máy thu phải duy trì được trạng thái logic lỗi ra mà không bị hư hại.

Phép đo: theo mục A.1.4



Hình 7 - Độ nhạy lỗi vào của máy thu

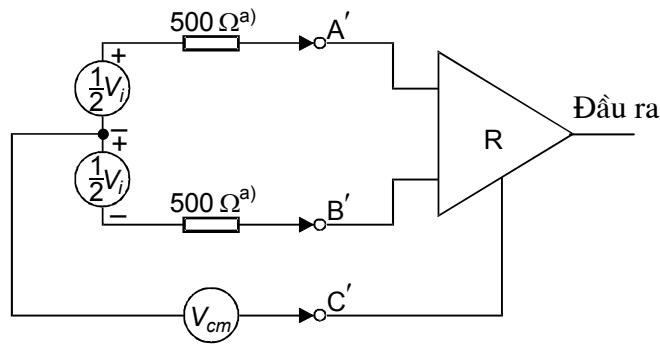
Bảng 2 - Các mức điện áp đầu vào và ra

Điện áp sử dụng (V)		Điện áp lỗi vào V_i (V)	Trạng thái nhị phân lỗi ra	Mục đích đo kiểm
V_{ia}	V_{ib}			
-12	0	-12	Không xác định	Đảm bảo an toàn các lỗi vào của máy thu
0	-12	+12		
+12	0	+12		
0	+12	-12		
+10	+4	+6	0	Duy trì trạng thái logic chính xác tại $V_i = 6\text{ V}$
+4	+10	-6	1	
-10	-4	-6	1	
-4	-10	+6	0	
+0,30	0	+0,3	0	Đo ngưỡng 300 mV $\left. \begin{array}{l} \\ \end{array} \right\} V_{cm} = 0\text{ V}$
	+0,30	-0,3	1	
+7,15	+6,85	+0,3	0	$\left. \begin{array}{l} \\ \end{array} \right\} V_{cm} = +7\text{ V}$
	+7,15	-0,3	1	
-7,15	-6,85	-0,3	1	$\left. \begin{array}{l} \\ \end{array} \right\} V_{cm} = -7\text{ V}$
	-7,15	+0,3	0	

2.2.1.4.4. Cân bằng lỗi vào

Độ cân bằng của điện trở lỗi vào và các thiên áp bên trong máy thu phải đảm bảo cho máy thu duy trì ổn định trạng thái nhị phân trong các điều kiện mô tả ở Hình 8 và:

- $V_i = +720\text{ mV}$, V_{cm} thay đổi giữa -7 V và $+7\text{ V}$;
- $V_i = -720\text{ mV}$, V_{cm} thay đổi giữa -7 V và $+7\text{ V}$;
- $V_i = +300\text{ mV}$, V_{cm} là sóng vuông có giá trị đỉnh-đỉnh $1,5\text{ V}$ tại tốc độ số liệu cao nhất;
- $V_i = -300\text{ mV}$, V_{cm} là sóng vuông có giá trị đỉnh-đỉnh $1,5\text{ V}$ tại tốc độ số liệu cao nhất.



a) Phối hợp

Hình 8 - Độ cân bằng lỗi vào máy thu

2.2.1.4.5. Kết cuối

Sử dụng trở kháng kết cuối cáp (Z_t) là tùy chọn. Trong mọi trường hợp, tổng điện trở tải phải nhỏ hơn 100Ω .

2.2.2. Các đặc trưng điện của mạch trao đổi không cân bằng

Đặc trưng điện của các mạch trao đổi không cân bằng (các mạch còn lại của Bảng 2) tuân thủ Khuyến nghị ITU-T V.28, được trích dẫn nguyên vẹn sau đây.

2.2.2.1. Mạch trao đổi tương đương

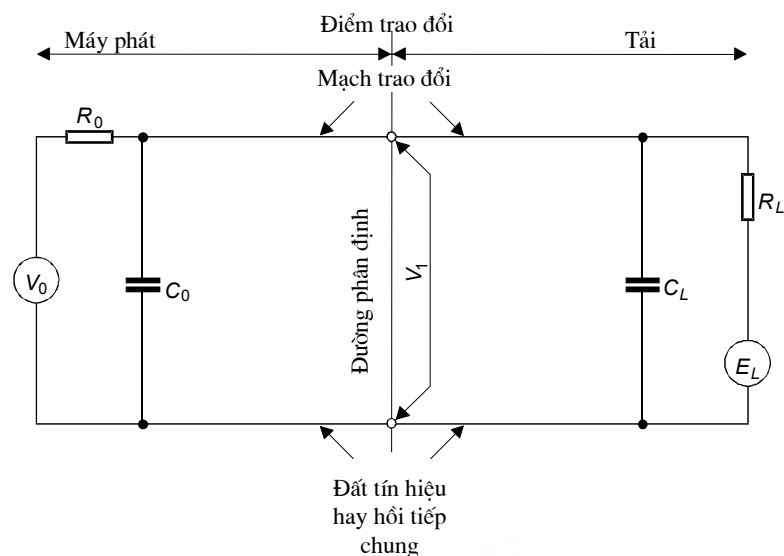
Hình 9 là mạch trao đổi tương đương với các tham số điện được quy định kèm theo.

Mạch tương đương không phụ thuộc vào vị trí máy phát nằm trong thiết bị kết cuối/ mạch số liệu và tải nằm trong thiết bị đầu cuối số liệu hay ngược lại.

Trở kháng của máy phát/ tải bao gồm cả trở kháng của cáp nằm về phía máy phát/ tải của điểm trao đổi.

Thiết bị tại hai phía giao diện có thể kết hợp các máy phát và các máy thu theo tổ hợp bất kỳ.

Trong các ứng dụng truyền số liệu, cáp giao diện được cấp bởi DTE. Cáp giao diện với DTE tạo ra một đường phân định với DCE. Đường phân định này cũng được gọi là điểm trao đổi. Những ứng dụng này cũng yêu cầu các mạch trao đổi theo hai hướng như minh họa trong Hình 10.



V_0 : điện áp hở mạch máy phát

R_0 : tổng điện trở một chiều hiệu dụng kết hợp với máy phát, đo tại điểm trao đổi

C_0 : tổng điện dung hiệu dụng kết hợp với máy phát, đo tại điểm trao đổi

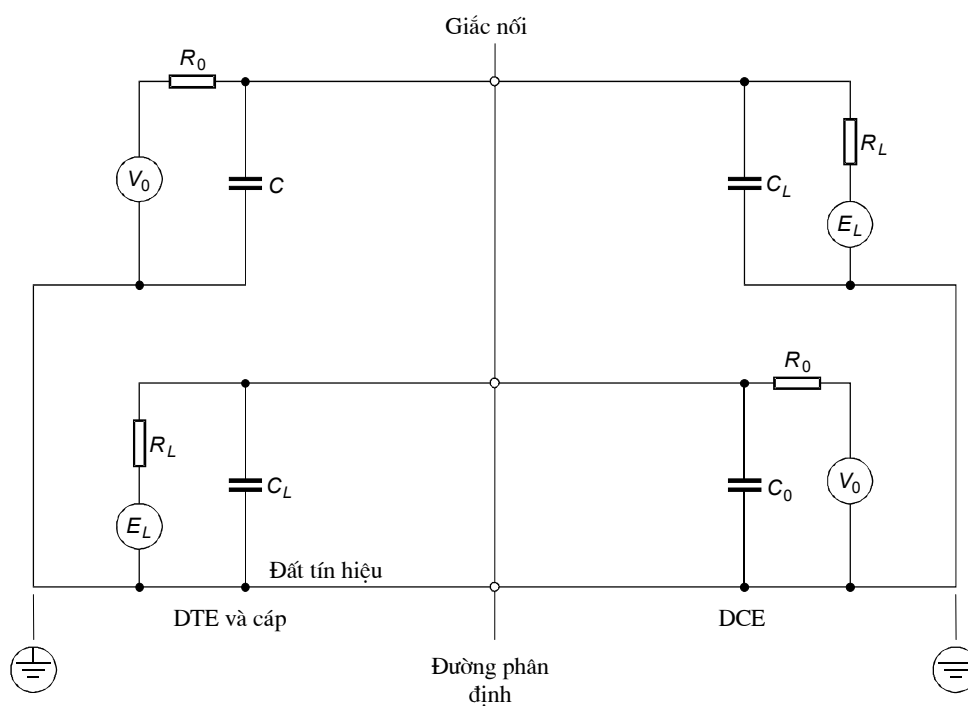
V_1 : điện áp tại điểm trao đổi so với đất.

C_L : tổng điện dung hiệu dụng kết hợp với tải, đo tại điểm trao đổi.

R_L : tổng điện trở một chiều hiệu dụng kết hợp với tải, đo tại điểm trao đổi.

E_L : điện áp tải hở mạch

Hình 9 - Mạch trao đổi tương đương



Hình 10 - Minh họa thực tế của giao diện

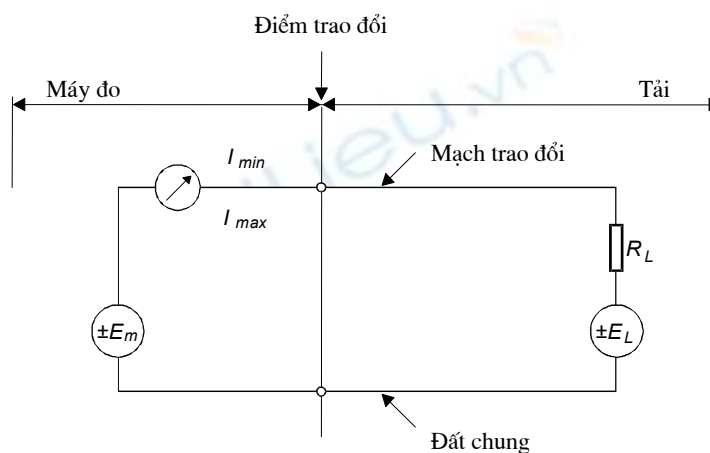
2.2.2.2. Tải

Các điều kiện để đo trở kháng tải như minh họa trong Hình 11. Trở kháng phía tải của mạch trao đổi có điện trở một chiều (R_L), trong giới hạn: $3000 \Omega < R_L < 7000 \Omega$.

Khi điện áp thử (E_m) có biên độ từ 3 đến 15 V, thì dòng vào (I) đo được phải trong giới hạn:

$$I_{\min, \max} = \left| \frac{E_m \pm E_{L\max}}{R_{L\max, \min}} \right|$$

Điện áp tải hở mạch, E_L không được lớn hơn 2 V. Điện dung rẽ mạch hiệu dụng của tải, C_L , đo tại điểm trao đổi không được lớn hơn 2500 pF.



Hình 11 - Mạch kiểm tra tương đương

2.2.2.3. Máy phát

Biên độ điện áp máy phát hở mạch, (V_0), trên một mạch trao đổi bất kỳ không lớn hơn 15 V.

Không quy định trở kháng phía máy phát, (R_0 và C_0), của mạch trao đổi. Tuy nhiên, tổ hợp V_0 và C_0 được lựa chọn sao cho ngăn mạch giữa hai mạch trao đổi bất kỳ không gây ra dòng lớn hơn 0,5 A.

Ngoài ra, khi điện áp hở mạch tải $E_L = 0$, điện trở tải $3000 \Omega < R_L < 7000 \Omega$, thì điện áp tại điểm trao đổi: $5 \text{ V} \leq V_1 \leq 15 \text{ V}$.

Không quy định điện dung C_0 tại phía máy phát của mạch trao đổi. Tuy nhiên, cùng với điện trở tải R_L , máy phát có khả năng tải tất cả các điện dung phía máy phát, C_0 , cùng với điện dung tải $C_L = 2500 \text{ pF}$.

2.2.2.4. Điện áp và mức logic

Điện áp và mức logic đối với các mạch trao đổi được quy định trong Bảng 3.

Bảng 3 - Điện áp và mức logic

Mạch trao đổi	$V_1 < -3 \text{ V}$	$V_1 > +3 \text{ V}$
---------------	----------------------	----------------------

Số liệu	1	0
Điều khiển, định thời	OFF	ON

2.2.2.5. Các đặc trưng tín hiệu

Các giới hạn sau áp dụng đối với tất cả các tín hiệu trao đổi (số liệu, điều khiển, định thời) tại điểm trao đổi khi mạch trao đổi được nối với mạch thu có tải thoả mãn các yêu cầu xác định trong mục 2.2.2.2 (trừ nhiễu ngoài).

a) tất cả các tín hiệu đi vào vùng chuyển tiếp sẽ tiếp tục qua vùng này tới trạng thái tín hiệu ngược lại và cho đến khi có sự thay đổi trạng thái tín hiệu tiếp theo, ngoài trừ điều kiện như mô tả ở điểm f).

b) khi tín hiệu đang trong vùng chuyển tiếp, không có sự đảo ngược hướng thay đổi điện áp, ngoài trừ điều kiện như mô tả ở điểm f).

c) đối với các mạch trao đổi điều khiển, thời gian tín hiệu qua vùng chuyển tiếp khi thay đổi trạng thái không lớn hơn 1 ms.

d) đối với các mạch trao đổi số liệu và định thời, thời gian tín hiệu qua vùng chuyển tiếp khi thay đổi trạng thái không lớn hơn giá trị thấp nhất trong hai giá trị sau: 1 ms hoặc 3% chu kỳ danh định của trạng thái trên mạch trao đổi.

e) để giảm xuyên âm giữa các mạch trao đổi, giá trị cực đại của tốc độ thay đổi điện áp tức thời không được lớn hơn 30 V/ μ s.

f) khi sử dụng các thiết bị cơ điện trên các mạch trao đổi, không áp dụng điểm a) và b) cho các mạch trao đổi số liệu.

2.3. Đặc trưng điện của các mạch trao đổi giao diện V.35

2.3.1. Đặc trưng điện của mạch trao đổi cân bằng

Đặc trưng điện của các mạch trao đổi cân bằng (mạch 103, 104, 113, 114 của Bảng 1) tuân thủ Phụ lục 2 Khuyến nghị ITU-T V.35, được trích dẫn nguyên vẹn sau đây.

2.3.1.1. Máy phát

Mạch này phải tuân theo các yêu cầu sau:

a) trở kháng nguồn trong dải từ 50 đến 150 Ω ;

b) điện trở giữa các đầu cuối bị ngắn mạch và mạch 102: $150 \pm 15 \Omega$.

c) khi kết cuối bằng tải thuần trở 100 Ω , điện áp đầu cuối-đầu cuối phải có giá trị $0,55 \text{ V} \pm 20\%$, sao cho đầu cuối A dương so với đầu cuối B khi phát bit "0" và trạng thái sẽ đảo lại khi phát bit "1"

d) thời gian tăng từ điểm 10% tới 90% của bất kỳ sự thay đổi trạng thái khi kết cuối như trong mục c) phải nhỏ hơn giá trị lớn nhất trong hai giá trị sau: 1% độ rộng xung danh định của phần tử tín hiệu bất kỳ hoặc 40 ns.

e) trung bình số học điện áp đầu cuối A so với mạch 102 và đầu cuối B so với mạch 102 (điện áp lệch một chiều) không lớn hơn 0,6 V khi được kết cuối như trong mục c).

2.3.1.2. Tải

Tải phải tuân theo các yêu cầu sau:

a) trở kháng lối vào: $100 \pm 10 \Omega$, là thuần trở trong dải tần hoạt động;

b) điện trở giữa các đầu cuối ngắn mạch và mạch 102: $150 \pm 15 \Omega$.

2.3.1.3. Cáp

Cáp giao diện phải là cáp kim loại nhiều đôi cân bằng với giá trị trở kháng đặc tính giữa 80 và 120 Ω tại tần số cơ bản của dạng sóng định thời.

2.3.2. Đặc trưng điện của mạch trao đổi không cân bằng

Các đặc trưng điện của các mạch trao đổi không cân bằng (các mạch còn lại của Bảng 1) tuân thủ Khuyến nghị ITU-T V.28 như đã được trích dẫn trong mục 2.2.2.

2.4. Đặc trưng điện của giao diện G.703 64 kbit/s**2.4.1. Cổng lỗi ra****2.4.1.1. Mã hoá tín hiệu**

Yêu cầu:

Tín hiệu phát từ cổng lỗi ra phải tuân theo các nguyên tắc mã hoá như sau:

Bước 1: Một chu kỳ bit 64 kbit/s được chia thành 4 khoảng đơn vị

Bước 2: Bit nhị phân 1 được mã hoá thành khối bốn bit: 1100

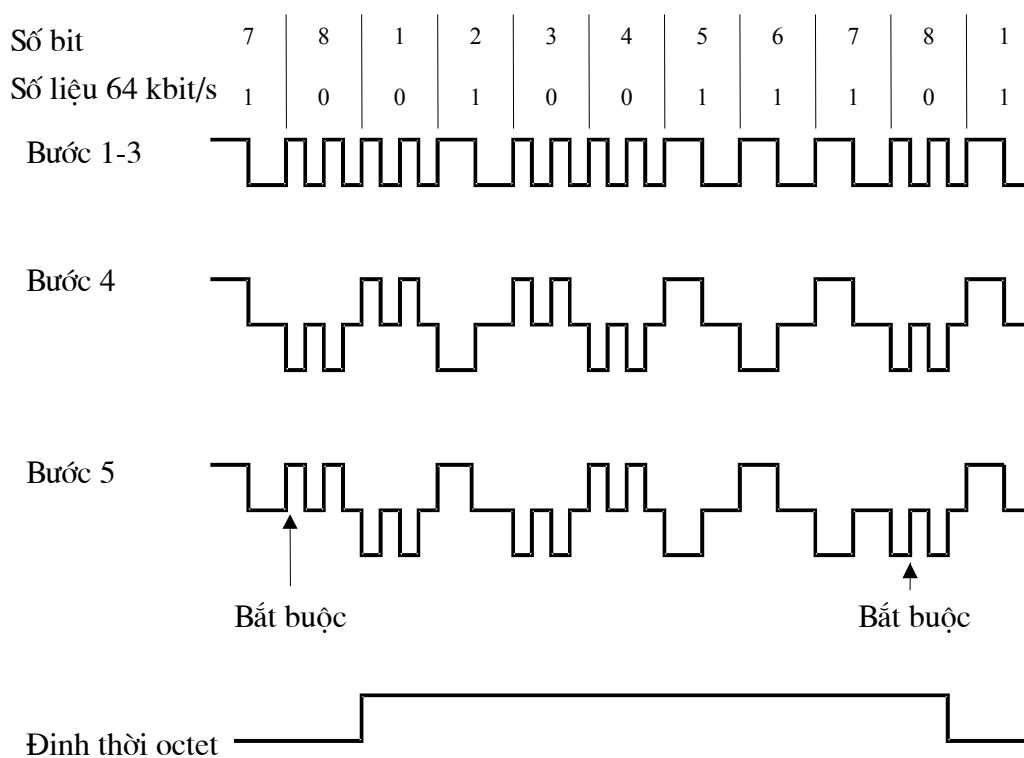
Bước 3: Bit nhị phân 0 được mã hoá thành khối bốn bit: 1010

Bước 4: Tín hiệu nhị phân được chuyển thành tín hiệu ba mức bằng cách thay thế luân phiên cực tính các khối.

Bước 5: Sự thay thế cực tính của các khối được thực hiện cứ sau 8 khối, đánh dấu bit cuối trong mỗi byte.

Các nguyên tắc chuyển đổi minh hoạ trong Hình 12.

Phép đo: theo mục A.2.1.



Hình 12 - Nguyên tắc mã hoá

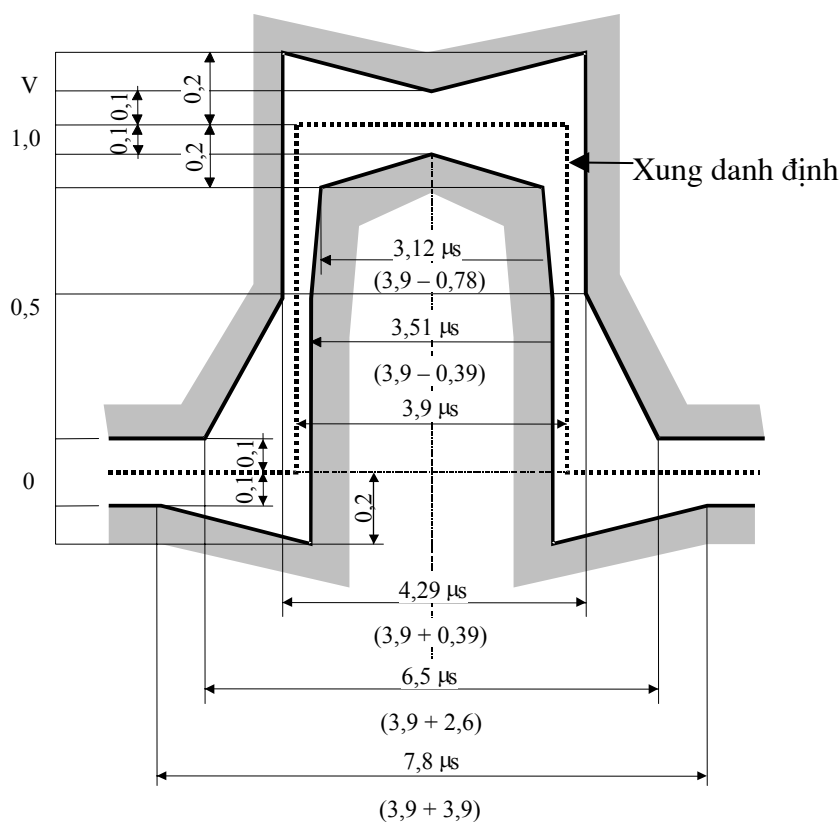
2.4.1.2. Dạng xung

Yêu cầu: Dạng xung tại cổng lối ra phải tuân thủ các yêu cầu trong Bảng 4 và các Hình 13, 14.

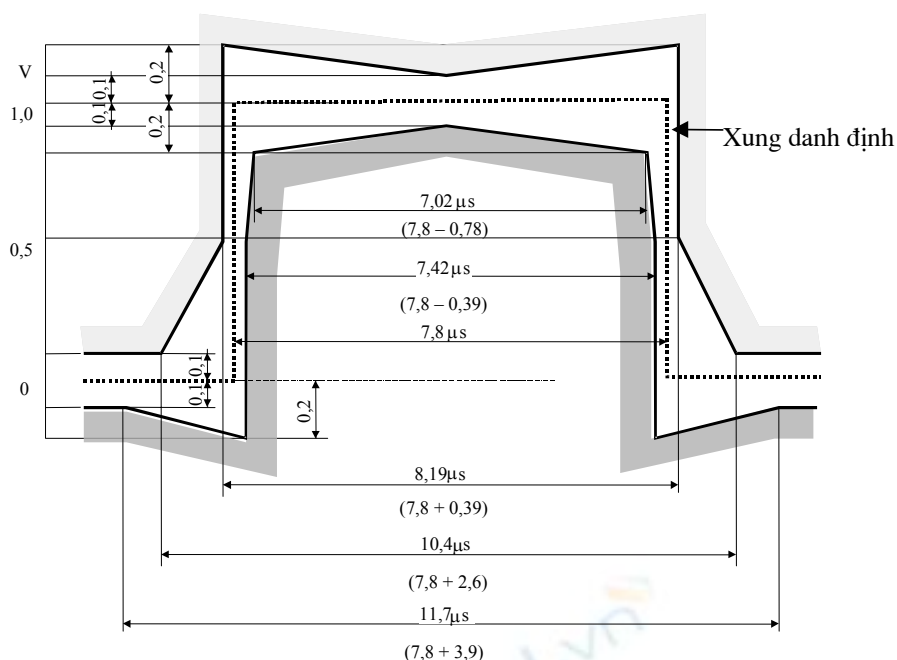
Phép đo: theo mục A.2.2.

Bảng 4 - Dạng xung lối ra

Dạng xung (danh định là vuông)	Tất cả các xung của tín hiệu hợp lệ phải tuân theo giới hạn như Hình 13 và 14, không kể đến cực tính
Cáp cho mỗi hướng truyền	Một đôi dây đối xứng
Trở kháng tải thử, Ω	120, thuần trở
Điện áp đỉnh danh định mức cao (có xung), V	1,0
Điện áp đỉnh mức thấp (không xung), V	$0 \pm 0,1$
Độ rộng xung danh định, μs	3,9 đối với xung đơn 7,8 đối với xung kép
Tỉ lệ biên độ xung dương và âm tính từ điểm giữa độ rộng xung danh định	Từ 0,95 tới 1,05
Tỉ lệ các độ rộng xung dương và âm tính từ điểm giữa biên độ xung	Từ 0,95 tới 1,05



Hình 13 - Giới hạn đối với xung đơn



Hình 14 - Giới hạn đối với xung kép

2.4.1.3. Định thời lỗi ra

Thiết bị đầu cuối phải có khả năng:

- đồng bộ định thời lỗi ra với tín hiệu định thời thu được tại phía thu của giao diện; hay
- đồng bộ định thời lỗi ra với tín hiệu chuẩn bên ngoài (chế độ hoạt động cận đồng bộ).

CHÚ THÍCH: Yêu cầu trên không loại trừ các nguồn định thời phụ, ví dụ nguồn xung nhịp nội.

2.4.1.4. Rung pha lỗi ra

Yêu cầu: rung pha đỉnh-đỉnh lỗi ra không được lớn hơn các giá trị quy định trong Bảng 5.

Phép đo: theo mục A.2.5.

Bảng 5 - Giá trị rung pha lỗi ra

Bảng thông bộ lọc đo		Rung pha lỗi ra đỉnh-đỉnh (cực đại)
Băng cao	Băng thấp	
20 Hz	20 kHz	0,25 UI
3 kHz	20 kHz	0,05 UI

CHÚ THÍCH: 0,25 UI = 3,9 μs; 0,05 UI = 0,78 μs

2.4.1.5. Trở kháng so với đất

Yêu cầu: khi thiết bị đầu cuối có nối đất, trở kháng so với đất của cổng lỗi ra phải lớn hơn 1000 Ω trong dải tần từ 10 Hz tới 1 MHz khi đo với điện áp tín hiệu thử hình sin có biên độ 2 Vrms.

Phép đo: theo mục A.2.6.

2.4.1.6. Suy hao chuyển đổi dọc (LCL)

Yêu cầu: khi thiết bị đầu cuối có nối đất, suy hao chuyển đổi dọc cổng lỗi ra không nhỏ hơn các giá trị quy định trong Bảng 6.

Phép đo: theo mục A.2.7.

Bảng 6 - Suy hao chuyển đổi dọc lỗi ra

Tần số	Suy hao chuyển đổi dọc
3,4 kHz	40 dB
3,4 kHz tới 34 kHz	Giảm 20 dB/10 độ chia từ 40 dB xuống 20 dB
34 kHz tới 256 kHz	20 dB

2.4.2. Cổng lỗi vào

2.4.2.1. Mã hoá tín hiệu

Yêu cầu: Cổng lỗi vào phải giải mã không có lỗi tín hiệu đã được mã hoá tuân theo các nguyên tắc mã hoá trong mục 2.4.1.1.

Phép đo: theo mục A.2.3.

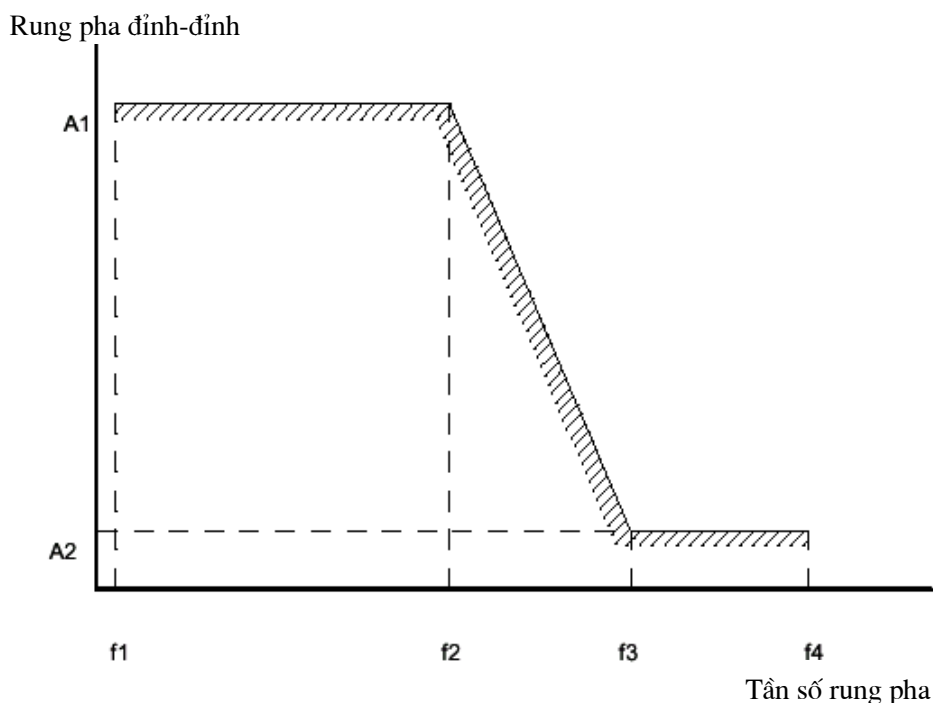
2.4.2.2. Giới hạn xung nhịp lỗi vào

Thiết bị đầu cuối phải hoạt động không có lỗi với tín hiệu mã hoá theo các nguyên tắc mã hoá trong mục 2.4.1.1 trong dải 64 kbit/s $\pm$ 100 ppm.

2.4.2.3. Giới hạn rung pha lỗi vào

Yêu cầu: Thiết bị đầu cuối phải hoạt động không có lỗi với rung pha lỗi vào hình sin cực đại quy định trong Hình 15 và Bảng 7.

Phép đo: theo mục A.2.5.



Hình 15 - Giới hạn rung pha lỗi vào

Bảng 7 - Giới hạn rung pha lỗi vào

Biên độ đỉnh-đỉnh, UI		Tần số, Hz			
A1	A2	f1	f2	f3	f4
0,25	0,05	20	600	3000	20000
CHÚ THÍCH: 0,25 UI = 3,9 μ s; 0,05 UI = 0,78 μ s					

2.4.2.4. Giới hạn suy hao lỗi vào

Yêu cầu: Cổng lỗi vào phải hiệu chỉnh xác tín hiệu 64 kbit/s lỗi vào tuân theo các nguyên tắc mã hoá trong mục 2.4.1.1 sau khi qua đôi dây cáp với các đặc tính sau:

- a) suy hao tuân theo luật $\sqrt{f}$, suy hao tại tần số 128 kHz nằm trong dải từ 0 tới 3 dB;
- b) trở kháng đặc tính bằng 120 $\Omega \pm 20\%$ trong dải tần từ 200 kHz đến 1 MHz; bằng 120 $\Omega \pm 10\%$ tại 1 MHz.

Phép đo: theo mục A.2.3

2.4.2.5. Miễn nhiệm với các phản xạ

Yêu cầu:

- không có lỗi xuất hiện khi tổ hợp của một tín hiệu thường và một tín hiệu nhiễu qua cáp nhân tạo có suy hao tại tần số 128 kHz nằm trong dải từ 0 tới 3 dB được đưa tới lỗi vào.
- tín hiệu thường là chuỗi bit giả ngẫu nhiên độ dài $2^{11}-1$ tuân theo quy định ở mục 2.1 của Khuyến nghị ITU-T O.152 (tham khảo Phụ lục B.2) và các nguyên tắc mã hoá trong mục 2.4.1.1, có dạng sóng thoả mãn các điều kiện trong Hình 13 và 14.
- tín hiệu nhiễu là tín hiệu có cùng dạng như tín hiệu danh định nhưng có mức thấp hơn so với tín hiệu danh định 20 dB với tốc độ 64 kbit/s ± 100 ppm, không đồng bộ với tín hiệu danh định.

Phép đo: theo mục A.2.3

2.4.2.6. Suy hao phản xạ

Yêu cầu: Suy hao phản xạ lỗi vào tương ứng với điện trở 120 Ω tại giao diện phải lớn hơn hoặc bằng các giá trị quy định trong Bảng 8.

Phép đo: theo mục A.2.4.

Bảng 8 - Suy hao phản xạ lỗi vào

Tần số, kHz	Suy hao phản xạ, dB
4 tới 13	12
13 tới 256	18
256 tới 384	14

2.4.2.7. Trở kháng so với đất

Yêu cầu: Khi thiết bị đầu cuối có nối đất, trở kháng so với đất của cổng lỗi vào phải lớn hơn 1000 Ω trong dải tần từ 10 Hz đến 1 MHz khi đo với điện áp tín hiệu thử hình sin có biên độ 2 Vrms.

Phép đo: theo mục A.2.6.

2.4.2.8. Suy hao chuyển đổi dọc (LCL)

Yêu cầu: Khi thiết bị đầu cuối có nối đất, suy hao chuyển đổi dọc của cổng lỗi vào không nhỏ hơn các giá trị quy định trong Bảng 9.

Phép đo: theo mục A.2.7.

Bảng 9 - Suy hao chuyển đổi dọc cổng lỗi vào

Tần số	Suy hao chuyển đổi dọc
3,4 kHz	40 dB
3,4 kHz tới 34 kHz	Giảm 20 dB/10 độ chia từ 40 dB xuống 20 dB
34 kHz tới 256 kHz	20 dB

CHÚ THÍCH: Đối với tín hiệu có tốc độ $n \times 64$ kbit/s ($n = 2 \div 31$) được định tuyến qua thiết bị ghép kênh 2048 kbit/s thì giao diện phải có cùng đặc tính điện/vật lý với giao diện 2048 kbit/s.

3. QUY ĐỊNH VỀ QUẢN LÝ

3.1. Các thiết bị đầu cuối kết nối vào mạng viễn thông công cộng sử dụng kênh thuê riêng tốc độ $n \times 64$ kbit/s được quy định tại Danh mục thiết bị phải thực hiện chứng nhận hợp quy, công bố hợp quy do Bộ Thông tin và Truyền thông ban hành phải tuân thủ Quy chuẩn này.

3.2. Yêu cầu đánh giá phù hợp của thiết bị với Quy chuẩn này được quy định theo bảng sau:

Mục tham chiếu	Nội dung	Quy định
2.1	Yêu cầu kỹ thuật chung	
2.1.1	Điểm kết nối mạng	
2.1.1.1	Vị trí	Hình 1
2.1.1.2	Yêu cầu	Nguồn 220 VAC $\pm 10\%$ hoặc 48 Vd.c $\pm 10\%$
2.1.1.3	Loại kết nối	Tuỳ thuộc giao diện sử dụng
2.1.2	Các yêu cầu tại giao diện	
2.1.2.1	Loại giao diện	V.35; V.11 hoặc G.703 64 kbit/s
2.1.2.2	Tốc độ số liệu và định thời	
2.1.2.2.1	Tốc độ số liệu	$N \times 64$ kbit/s ($n = 1 \div 31$)
2.1.2.2.2	Định thời	TTE phải có khả năng hoạt động trong cả hai chế độ định thời tở (mặc định) và chủ (tuỳ chọn)
2.2	Đặc trưng điện của mạch trao đổi giao diện V.11	

2.2.1	Đặc trưng điện của mạch trao đổi cân bằng	Tuân thủ Khuyến nghị V.11
2.2.1.1	Mạch trao đổi tương đương	Hình 2
2.2.1.2	Các trạng thái tín hiệu	
2.2.1.2.1	Máy phát	Điện áp giữa các điểm A và B trong Hình 2
2.2.1.2.2	Máy thu	Bảng 1
2.2.1.3	Máy phát	
2.2.1.3.1	Điện trở và điện áp lệch một chiều	Điện trở $\leq 100 \Omega$ Điện áp dịch $\leq 3,0 \text{ V}$
2.2.1.3.1	Các tham số tĩnh	
a)	Hở mạch	$ V_0 \leq 6,0 \text{ V}$ $ V_{oa} \leq 6,0 \text{ V}$ $ V_{ob} \leq 6,0 \text{ V}$
b)	Kết cuối	$ V_t \geq 2 \text{ V}$ $0,5 V_0 \leq V_t $ $\ V_t - V_t \ < 0,4 \text{ V}$ $ V_{os} \leq 3,0 \text{ V}$ $ V_{os}(1) - V_{os}(0) < 0,4 \text{ V}$
c)	Ngắn mạch	$ I_{sa} < 150 \text{ mA}$ $ I_{sb} < 150 \text{ mA}$
d)	Ngắt nguồn	$ I_{xa} < 100 \mu\text{A}$ $ I_{xb} < 100 \mu\text{A}$
2.2.1.3.3	Độ cân bằng động điện áp và thời gian sườn lên của xung	$V_E < 0,4 \text{ V}$ $t_b \geq 200 \text{ ns}, t_r \leq 0,1 t_b$ $t_b < 200 \text{ ns}, t_r \leq 20 \text{ ns}$
2.2.1.4	Tải	
2.2.1.4.1	Các đặc tính	Xác định theo các tham số Hình 6 và 7
2.2.1.4.2	Dòng-điện áp lỗi vào máy thu	Xác định trong Hình 6
2.2.1.4.3	Độ nhạy lỗi vào máy thu	Xác định trong Bảng 2
2.2.1.4.4	Cân bằng lỗi vào	TTE duy trì ổn định trạng thái trong các điều kiện ở Hình 8 và:

		a) $V_i = +720 \text{ mV}$, V_{cm} giữa -7 V và +7 V; b) $V_i = -720 \text{ mV}$, V_{cm} giữa -7 V và +7V; c) $V_i = +300 \text{ mV}$, $V_{cm} = 1,5 \text{ V}$ (đỉnh-đỉnh); d) $V_i = -300 \text{ mV}$, $V_{cm} = 1,5 \text{ V}$ (đỉnh-đỉnh)
2.2.1.4.5	Kết cuối	$Z < 100 \Omega$
2.2.2	Đặc trưng điện của mạch trao đổi không cân bằng	Tuân thủ Khuyến nghị V.28
2.2.2.1	Mạch trao đổi tương đương	Hình 9
2.2.2.2	Tải	$3000 \Omega < R_L < 7000 \Omega$ $C_L \leq 2500 \text{ pF}$
2.2.2.3	Máy phát	$V_0 \leq 15 \text{ V}$
2.2.2.4	Các mức có nghĩa	Bảng 3
2.2.2.5	Các đặc trưng tín hiệu	
2.3	Đặc trưng điện của giao diện V.35	
2.3.1	Đặc trưng điện của mạch trao đổi cân bằng	
2.3.1.1	Máy phát	
a)	Trở kháng	$50 \div 150 \Omega$
b)	Điện trở giữa các đầu cuối ngắn mạch và mạch 102	$150 \pm 15 \Omega$
c)	Điện áp đầu cuối-đầu cuối	$0,55 \text{ V} \pm 20\%$
d)	Thời gian tăng từ 10÷90% của bất kỳ sự thay đổi trạng thái mục c)	Nhỏ hơn giá trị lớn nhất trong hai giá trị 1% độ rộng xung danh định hoặc 40 ns
e)	Điện áp lệch một chiều	$\leq 0,6 \text{ V}$
2.3.1.2	Tải	
a)	Trở kháng lối vào	$100 \pm 10 \Omega$
b)	Điện trở giữa các đầu cuối ngắn mạch và mạch 102	$150 \pm 15 \Omega$
2.3.1.3	Cáp	Cáp kim loại nhiều đôi cân bằng trở kháng $80 \div 120 \Omega$
2.4	Đặc trưng điện của giao diện G.703 64 kbit/s	

2.4.1	Cổng lối ra	
2.4.1.1	Mã hoá tín hiệu	
2.4.1.2	Dạng sóng	Bảng 4, Hình 13 và 14
2.4.1.3	Định thời lối ra	- Từ phía thu - Từ nguồn ngoài
2.4.1.4	Rung pha lối ra	Bảng 5
2.4.1.5	Trở kháng so với đất	$> 1000 \Omega$
2.4.1.6	Suy hao chuyển đổi dọc	Bảng 6
2.4.2	Cổng lối vào	
2.4.2.1	Mã hoá tín hiệu	Như mục 2.4.1.1
2.4.2.3	Giới hạn rung pha lối vào	Hình 15 và Bảng 7
2.4.2.4	Giới hạn suy hao lối vào	
2.4.2.5	Miễn nhiệm với các phản xạ	
2.4.2.4	Suy hao phản xạ	Bảng 8
2.4.2.5	Trở kháng so với đất	$> 1000 \Omega$
2.4.2.6	Suy hao chuyển đổi dọc	Bảng 9

4. TRÁCH NHIỆM CỦA TỔ CHỨC, CÁ NHÂN

Các tổ chức, cá nhân liên quan có trách nhiệm thực hiện chứng nhận hợp quy và công bố hợp quy các thiết bị đầu cuối kết nối vào mạng viễn thông công cộng sử dụng kênh thuê riêng tốc độ $n \times 64$ kbit/s và chịu sự kiểm tra của cơ quan quản lý nhà nước theo các quy định hiện hành.

5. TỔ CHỨC THỰC HIỆN

5.1. Cục Quản lý chất lượng Công nghệ thông tin và Truyền thông và các Sở Thông tin và Truyền thông có trách nhiệm tổ chức hướng dẫn, triển khai quản lý các thiết bị đầu cuối kết nối vào mạng viễn thông phù hợp với Quy chuẩn này.

5.2. Quy chuẩn này được áp dụng thay thế Tiêu chuẩn ngành TCN 68-216:2002 “Thiết bị đầu cuối kết nối vào mạng viễn thông công cộng sử dụng kênh thuê riêng tốc độ $n \times 64$ kbit/s - Yêu cầu kỹ thuật”.

5.3. Trong trường hợp các quy định nêu tại Quy chuẩn này có sự thay đổi, bổ sung hoặc được thay thế thì thực hiện theo quy định tại văn bản mới.

Phụ lục A

(Quy định)

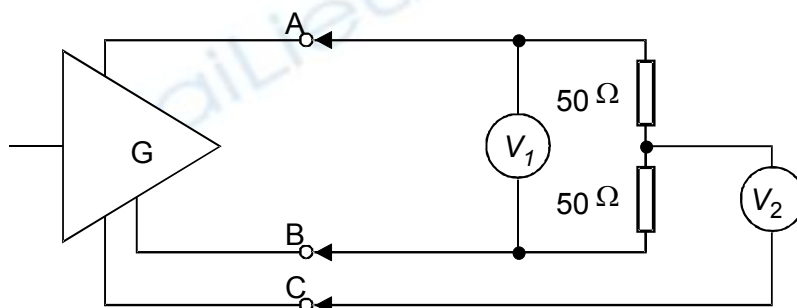
A.1. Phương pháp đo các đặc trưng điện giao diện V.11

A.1.1. Điện áp lệch một chiều của máy phát

Cấu hình đo: Hình A.1.

Thực hiện:

- Mắc nối tiếp hai điện trở có giá trị $50\ \Omega$ giữa hai điểm A và B.
- Đo điện áp giữa A và B, điện áp điểm giữa hai điện trở và điểm C trong hai trạng thái nhị phân “1” và “0”.
- Trong cả hai trường hợp, giá trị tuyệt đối của điện áp lệch một chiều không được lớn hơn 3 V. Thay đổi về giá trị tuyệt đối của biên độ điện áp lệch một chiều không lớn hơn 0,3 V.



Hình A.1 - Đo điện áp lệch một chiều máy phát

A.1.2. Các tham số tĩnh

a) *Hở mạch:*

Cấu hình đo: Hình A.2a

Thực hiện:

- Đo điện áp giữa A và B, giữa A và C, giữa B và C trong cả hai trường hợp trạng thái nhị phân là “1” và “0”.
- Trong cả hai trường hợp, giá trị tuyệt đối của các điện áp đo được phải nhỏ hơn hoặc bằng 6,0 V.

b) *Kết cuối:*

Cấu hình đo: Hình A.2b

Thực hiện:

- Công tắc S1 ở vị trí đóng, công tắc S2 ở vị trí mở. Đo điện áp giữa A và B bằng vôn kế V1. Đây là giá trị V_0 .
- Tiếp theo, công tắc S1 ở vị trí mở, công tắc S2 ở vị trí đóng. V1 chỉ giá trị điện áp V_t , V2 chỉ giá trị điện áp V_{os} .
- Thực hiện các bước trên trong cả hai trường hợp trạng thái nhị phân là “1” và “0”.

c) Ngắn mạch:

Cấu hình đo: Hình A.2c

Thực hiện:

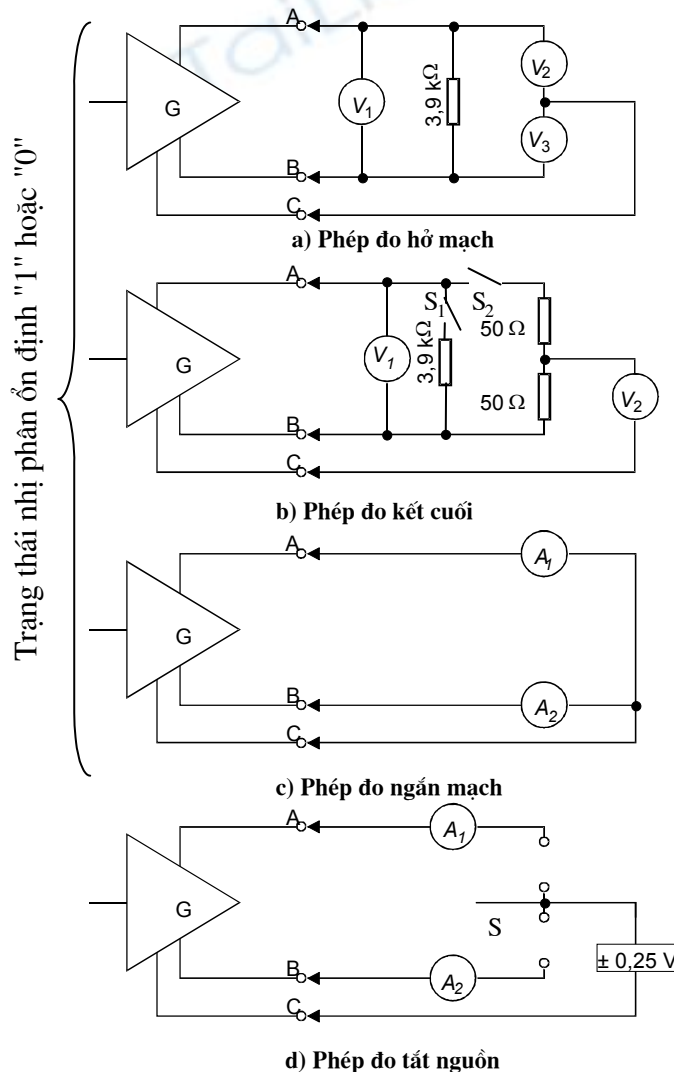
- Đo các giá trị dòng lỗi ra từ A đến C và từ B đến C trong cả hai trường hợp trạng thái nhị phân tín hiệu lỗi ra là “1” và “0”.
- Giá trị tuyệt đối dòng đo được phải nhỏ hơn 150 mA.

d) Ngắt nguồn:

Cấu hình đo: Hình A.2d

Thực hiện:

- Tắt nguồn máy phát.
- Đặt điện áp giữa mỗi đầu ra A, B và điểm C trong dải -0,25 V tới +0,25 V.
- Đo dòng lỗi ra bằng các micro ampe kế A1 và A2.
- Giá trị tuyệt đối của dòng đo được phải nhỏ hơn 100 μA



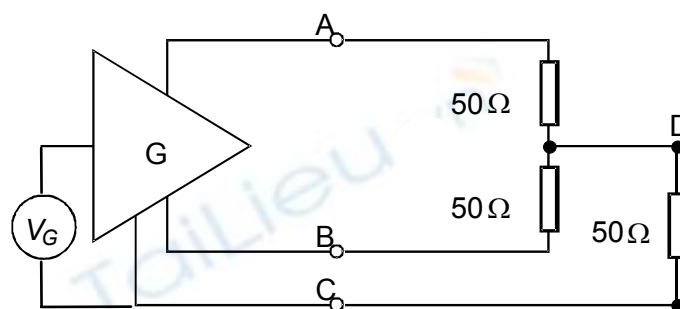
Hình A.2 - Đo các tham số tĩnh của máy phát

A.1.3. Độ cân bằng động điện áp và thời gian sườn lên của xung

Cấu hình đo: Hình A.3.

Thực hiện:

- Máy phát tạo tín hiệu lỗi vào gồm các xung “1” và “0” liên tiếp với độ rộng xung t_b có thể thay đổi được quanh giá trị 200 ns.
- Dùng máy hiện sóng đo dạng sóng giữa hai điểm A và B. Giá trị điện áp đỉnh-đỉnh giữa hai điểm A và B phải nhỏ hơn 0,4 V.
- Dùng máy hiện sóng đo dạng sóng giữa hai điểm C và D. Khi độ rộng xung danh định của tín hiệu thử, $t_b \geq 200$ ns, thời gian sườn lên của xung đầu ra $t_r \leq 0,1 t_b$. Khi $t_b \leq 200$ ns, thời gian sườn lên của xung đầu ra $t_r \leq 20$ ns.



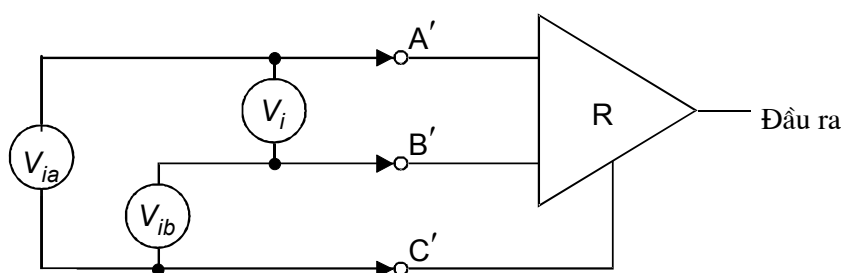
Hình A.3 - Đo cân bằng động điện áp thời gian sườn lên của xung

A.1.4. Độ nhạy tín hiệu lỗi vào d.c

Cấu hình đo: Hình A.4.

Thực hiện:

- Đặt các điện áp lỗi vào V_{ia} , V_{ib} và điện áp V_i theo các giá trị quy định trong Bảng A.1. Xác định giá trị nhị phân lỗi ra có tuân thủ theo Bảng A.1 hay không.



Hình A.4 - Đo độ nhạy tín hiệu lỗi vào d.c

Bảng A.1 - Các mức điện áp thử

Điện áp sử dụng (V)		Điện áp lỗi vào (V)	Trạng thái nhị phân lỗi ra
V_{ia}	V_{ib}		
-12	0	-12	Không xác định
0	-12	+12	
+12	0	+12	
0	+12	-12	
+10	+4	+6	0
+4	+10	-6	1
-10	-4	-6	1
-4	-10	+6	0
+0,30	0	+0,3	0
0	+0,30	-0,3	1
+7,15	+6,85	+0,3	0
+6,85	+7,15	-0,3	1
-7,15	-6,85	-0,3	1
-6,85	-7,15	+0,3	0

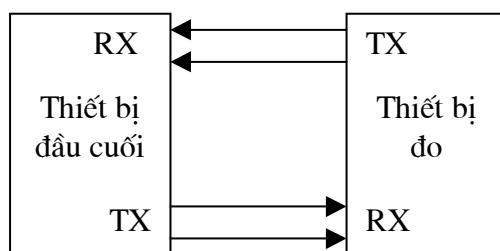
A.2. Phương pháp đo các đặc trưng điện giao diện G.703 64 kbit/s

A.2.1. Mã hoá tín hiệu tại cổng lỗi ra

Cấu hình đo: Hình A.5.

Thực hiện:

- Thiết bị đầu cuối phát luồng bit có cả bit nhị phân 1 và 0, ví dụ PRBS ($2^{11}-1$).
- Dùng thiết bị đo giám sát luồng bit ra. Trong khoảng thời gian đo là 5 phút, tối thiểu có 1 phút không lỗi.



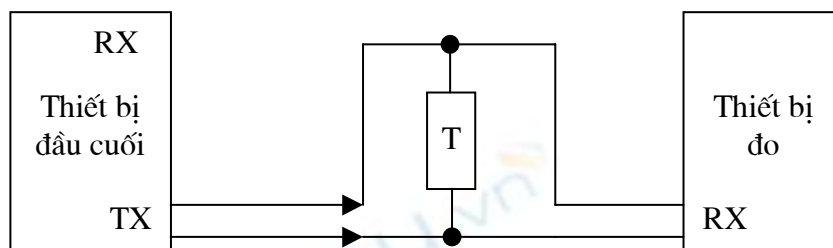
Hình A.5 - Đo mã hoá tín hiệu tại cổng lỗi ra

A.2.2. Dạng xung lỗi ra

Cấu hình đo: Hình A.6.

Thực hiện:

- Thiết bị đầu cuối phát các xung có khoảng trống và dấu. Dùng thiết bị đo, đo biên độ và dạng các xung dương và âm (đo tại tâm khoảng thời gian xung) và độ rộng xung dương và âm (đo tại điểm giữa danh định biên độ xung, nghĩa là 0,5 V).
- Độ chính xác phép đo phải tốt hơn 30 mV. Thiết bị đo có khả năng ghi lại thành phần d.c, băng thông lớn hơn hoặc bằng 200 MHz



T: Điện trở kết cuối, $120 \Omega \pm 0,25\%$

Hình A.6 - Đo dạng xung lỗi ra

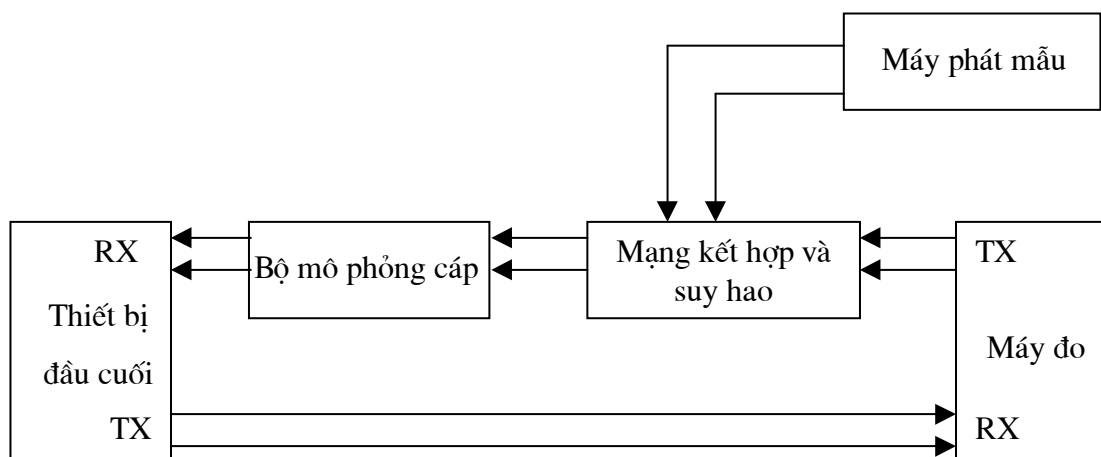
A.2.3. Mã hoá, giới hạn suy hao lỗi vào và miễn nhiệm đối với các phản xạ

Cấu hình đo: Hình A.7.

Thực hiện:

- Máy đo và máy phát mẫu tạo các tín hiệu là chuỗi bit giả ngẫu nhiên độ dài $2^{11}-1$ tuân theo quy định ở mục 2.1 của Khuyến nghị ITU-T O.152 và các nguyên tắc mã hoá trong mục 2.4.1.1, có dạng sóng thoả mãn các điều kiện trong Hình 13 và 14.
- Tín hiệu nhiễu từ máy phát mẫu có cùng dạng như tín hiệu thử với tốc độ 64 kbit/s ± 100 ppm, không đồng bộ với tín hiệu thử.
- Mạng kết hợp có trở kháng 120Ω , tín hiệu nhiễu được đưa vào nhánh suy hao 20 dB của mạng, tín hiệu thử được đưa vào nhánh có suy hao 0 dB.
- Bộ mô phỏng cáp có suy hao 3 dB tại tần số 128 kHz và đặc tính suy hao tuân theo luật $\sqrt{f}$;
- Giám sát số liệu lỗi ra trong các điều kiện:
 - a) không có bộ mô phỏng cáp và tín hiệu nhiễu, có tín hiệu thử PRBS từ máy đo; và
 - b) có bộ mô phỏng cáp và không có tín hiệu nhiễu; và
 - c) không có bộ mô phỏng cáp, có tín hiệu nhiễu; và
 - d) có bộ mô phỏng cáp và có tín hiệu nhiễu.
- Tráo dây nối tới thiết bị đầu cuối và lặp lại phép đo
- Trong thời gian đo 5 phút, tối thiểu có 1 phút số liệu thu được từ thiết bị đầu cuối giống với tín hiệu được tạo ra.

CHÚ THÍCH: luật $\sqrt{f}$ của bộ mô phỏng cáp được áp dụng trong dải tần từ 100 kHz tới 1 MHz.



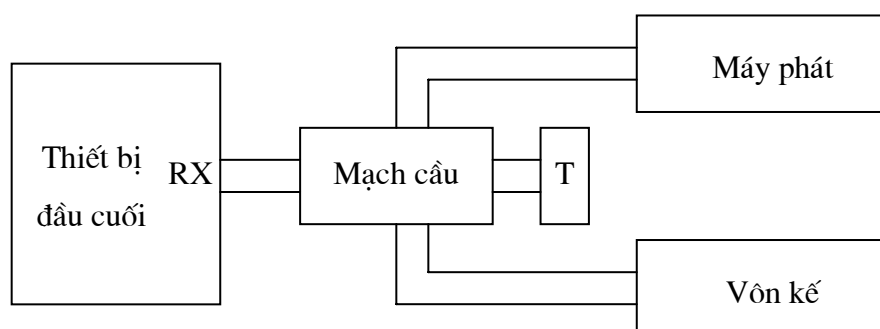
Hình A.7 - Đo giới hạn suy hao lỗi vào và tính miễn nhiễm đối với các phản xạ

A.2.4. Suy hao phản xạ lỗi vào

Cấu hình đo: Hình A.8.

Thực hiện:

- Máy phát tạo tín hiệu thử hình sin có biên độ đỉnh 1V tần số giữa 4 kHz và 384 kHz.
- Đo điện áp tại một nhánh cầu bằng vôn kế chọn tần có băng thông nhỏ hơn 1 kHz.
- Giá trị suy hao phản xạ đo được phải lớn hơn hoặc bằng các giá trị cho trong Bảng 8.



T: Điện trở kết cuối, $120 \Omega \pm 0,25\%$

Hình A.8 - Đo suy hao phản xạ tại cổng lỗi vào

A.2.5. Rung pha lỗi vào và ra

Cấu hình đo: Hình A.9.

Thực hiện:

- Thiết bị đầu cuối có thể cấu hình như sau:
 - + định thời lỗi ra chuẩn theo xung nhịp nội, hoặc
 - + định thời lỗi ra chuẩn theo nguồn xung nhịp ngoài bất kỳ.

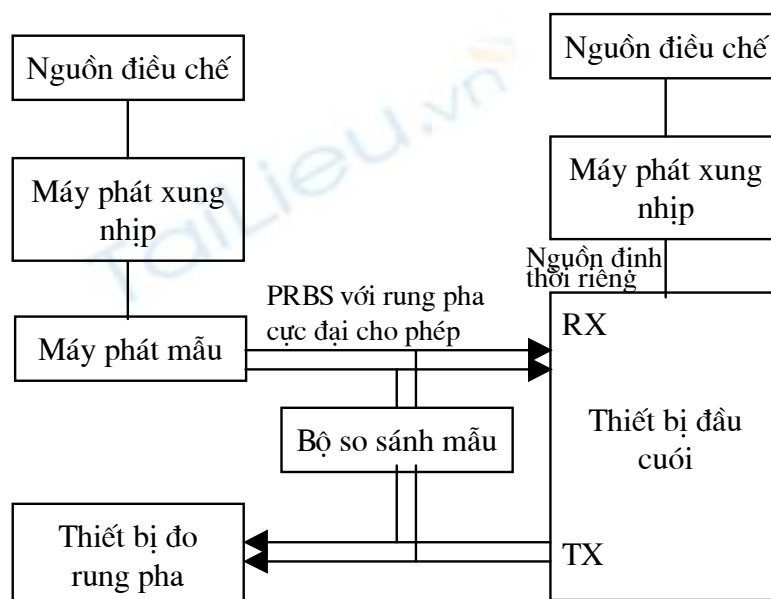
- Nguồn điều chế có thể ở trong máy phát xung nhịp hoặc máy phát mẫu. Máy phát mẫu tạo tín hiệu chuỗi giả ngẫu nhiên $2^{11}-1$. Phép đo thực hiện với tốc độ số liệu danh định 64 kbit/s. Có thể cần thiết đồng bộ máy phát mẫu với:

+ cổng lối ra thiết bị đầu cuối khi thiết bị đầu cuối hoạt động ở chế độ nguồn xung nhịp nội, hoặc

+ với nguồn đồng bộ ngoài khi thiết bị đầu cuối đồng bộ theo nguồn này để tránh khả năng xảy ra các trượt.

- Nguồn điều chế cho lối vào tín hiệu thiết bị đầu cuối tạo ra các thành phần rung pha hình sin tại các điểm trên đồ thị Hình 15 và Bảng 7.

Trong thời gian đo, yêu cầu không có lỗi bit xuất hiện, giá trị rung pha đỉnh-đỉnh tuân theo Bảng 5.



Hình A.9 - Đo rung pha vào và ra

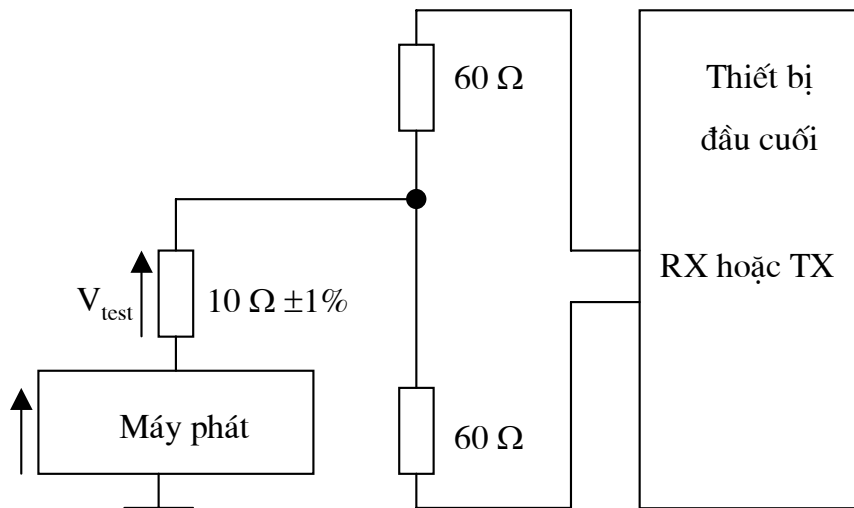
A.2.6. Trở kháng so với đất

Cấu hình đo: Hình A.10.

Thực hiện:

- Máy phát tạo tín hiệu hình sin (V_{gen}) biên độ $2 V_{rms} \pm 20 mV$, dải tần từ 10 Hz tới 1 MHz. Đo điện áp thử V_{test} .

- Giá trị V_{test} phải nhỏ hơn $19,2 V_{rms}$.



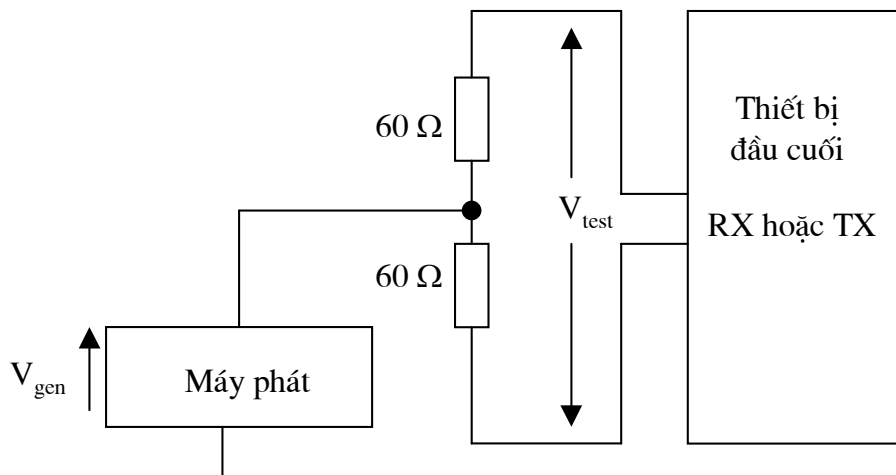
Hình A.10 - Đo trở kháng so với đất

A.2.7. Suy hao chuyển đổi dọc

Cấu hình đo: Hình A.11.

Thực hiện:

- Máy phát tạo tín hiệu thử hình sin (V_{gen}) điện áp $1 \text{ V}_{rms} \pm 10 \text{ mV}$, tần số bất kỳ trong dải từ 3,4 kHz tới 256 kHz.
- Suy hao chuyển đổi dọc $20 \log(|V_{gen}/V_{test}|)$ phải lớn hơn hoặc bằng các giá trị cho trong Bảng 6 và Bảng 9.



Hình A.11 - Đo suy hao chuyển đổi dọc

A.3. Phương pháp đo các đặc trưng điện tại giao diện V.35

Tương tự như phương pháp đo các đặc trưng điện tại giao diện V.11.

A.4. Các mạch trao đổi tại giao diện

A.4.1. Giao diện V.35

Các mạch trao đổi tại giao diện V.35 tuân thủ theo Bảng A.4.1.

Bảng A.4.1- Các mạch trao đổi tại giao diện V.35

Ký hiệu	Chức năng
102	Đặt tín hiệu
103	Số liệu phát
104	Số liệu thu
105	Yêu cầu phát
106	Sẵn sàng phát
107	Mạch số liệu sẵn sàng
109	Phát hiện có tín hiệu đường dây trên kênh số liệu
114	Nhịp tín hiệu phát
115	Nhịp tín hiệu thu

A.4.2. Giao diện V.11

Các mạch trao đổi tại giao diện V.11 tuân thủ Bảng A.4.2

Bảng A.4.2- Các mạch trao đổi tại giao diện V.11

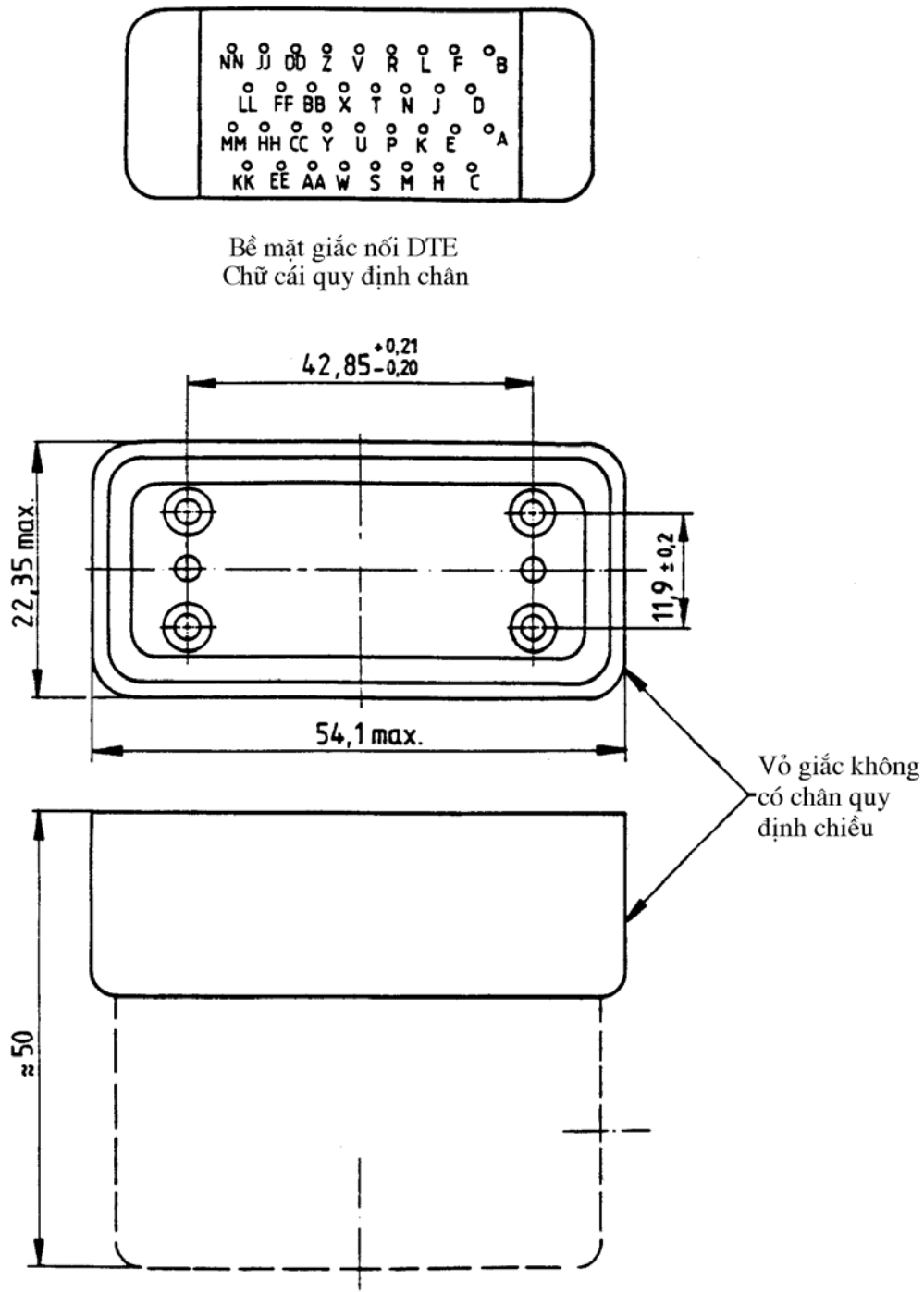
Ký hiệu	Chức năng
102	Đặt tín hiệu
103	Số liệu phát
104	Số liệu thu
105	Yêu cầu phát
106	Sẵn sàng phát
107	Mạch số liệu sẵn sàng
109	Phát hiện có tín hiệu đường dây trên kênh số liệu
113	Nhịp tín hiệu phát (nguồn DTE)
114	Nhịp tín hiệu phát (nguồn DCE)
115	Nhịp tín hiệu thu (nguồn DCE)
140	Đấu vòng, kiểm tra bảo dưỡng
141	Đấu vòng nội bộ
142	Báo hiệu kiểm tra

Phụ lục B

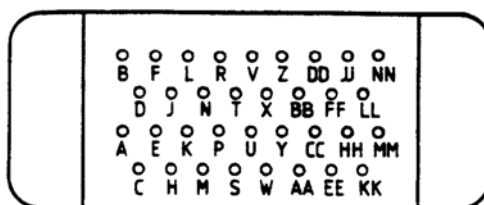
(Tham khảo)

B.1. Các loại giắc nối

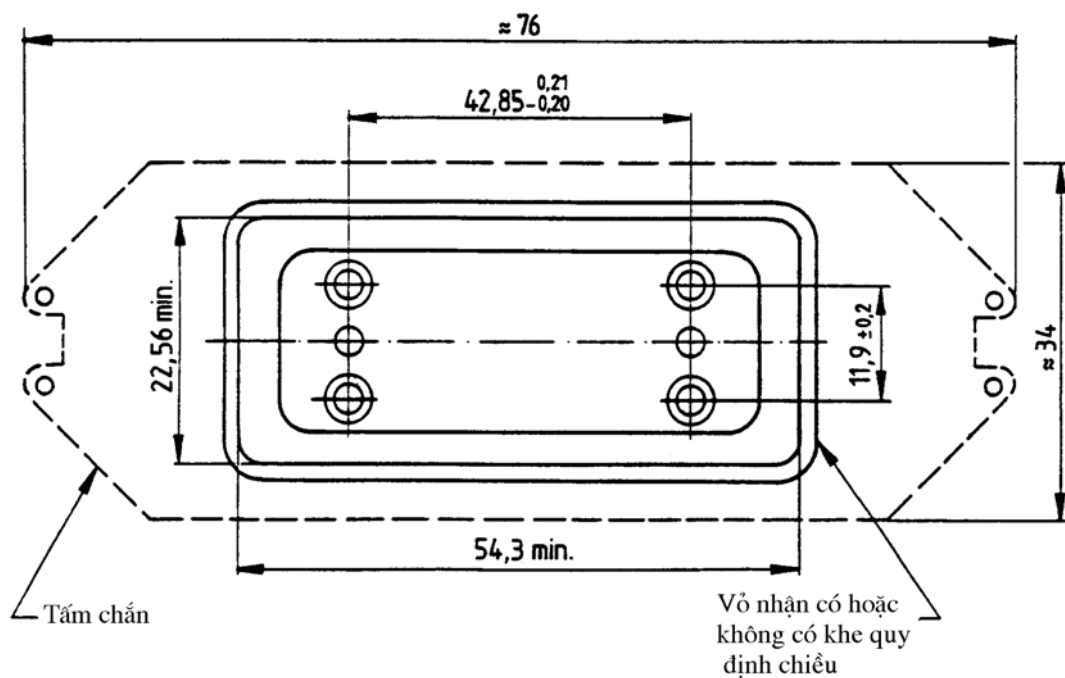
B.1.1. Giắc nối 34 chân theo tiêu chuẩn ISO 2593 (M34)



Hình B.1 - Giắc nối DTE (kích thước theo mm)



Bề mặt giắc nối DCE
Chữ cái quy định



Hình B.2 - Giắc nối DCE (kích thước theo mm)

Bảng B.1 - Quy định chân nối của giắc nối 34 chân ISO 2593

Chân*	Chức năng**	Ký hiệu mạch theo ITU-T	Hướng
A	Chú thích 1	-	-
B	Đất tín hiệu	102	Chung
C	Yêu cầu phát	105	Từ DTE
D	Sẵn sàng phát	106	Tới DTE
E	Mạch số liệu sẵn sàng	107	Tới DTE
F	Phát hiện tín hiệu đường dây trên kênh số liệu	109	Tới DTE
H	Nối số liệu tới đường dây hoặc Đầu cuối số liệu sẵn sàng (chú thích 2)	108/1 108/2	Từ DTE Tới DTE
J	Chỉ thị gọi (chú thích 2)	125	Tới DTE
K	F ₁	-	-
L	Đấu vòng nội bộ (chú thích 2)	-	-
N	Đấu vòng/Kiểm tra bảo dưỡng (chú thích 2)	140	Từ DTE
R	Số liệu thu dây A	104	Từ DTE
T	Số liệu thu dây B	104	Từ DTE
V	Nhịp tín hiệu thu dây A	115	Tới DTE
X	Nhịp tín hiệu thu dây B	115	Tới DTE
Y	Nhịp tín hiệu phát dây A	114	Tới DTE
AA	Nhịp tín hiệu phát dây B	114	Tới DTE
P	Số liệu phát dây A	103	Từ DTE
S	Số liệu phát dây B	103	Từ DTE
U	Nhịp tín hiệu phát dây A (chú thích 2)	113	Từ DTE
Z	F ₂	-	-
W	Nhịp tín hiệu phát dây B (chú thích 2)	113	Từ DTE
BB	F ₂	-	-
CC	F ₃	-	-
DD	F ₄	-	-
EE	F ₃	-	-
FF	F ₄	-	-
HH	N ₁	-	-
JJ	N ₂	-	-
KK	N ₁	-	-

LL	N ₂	-	-
MM	F	-	-
NN	Chỉ thị kiểm tra (chú thích 2)	142	Tới DTE

* N = dùng dành riêng cho quốc gia

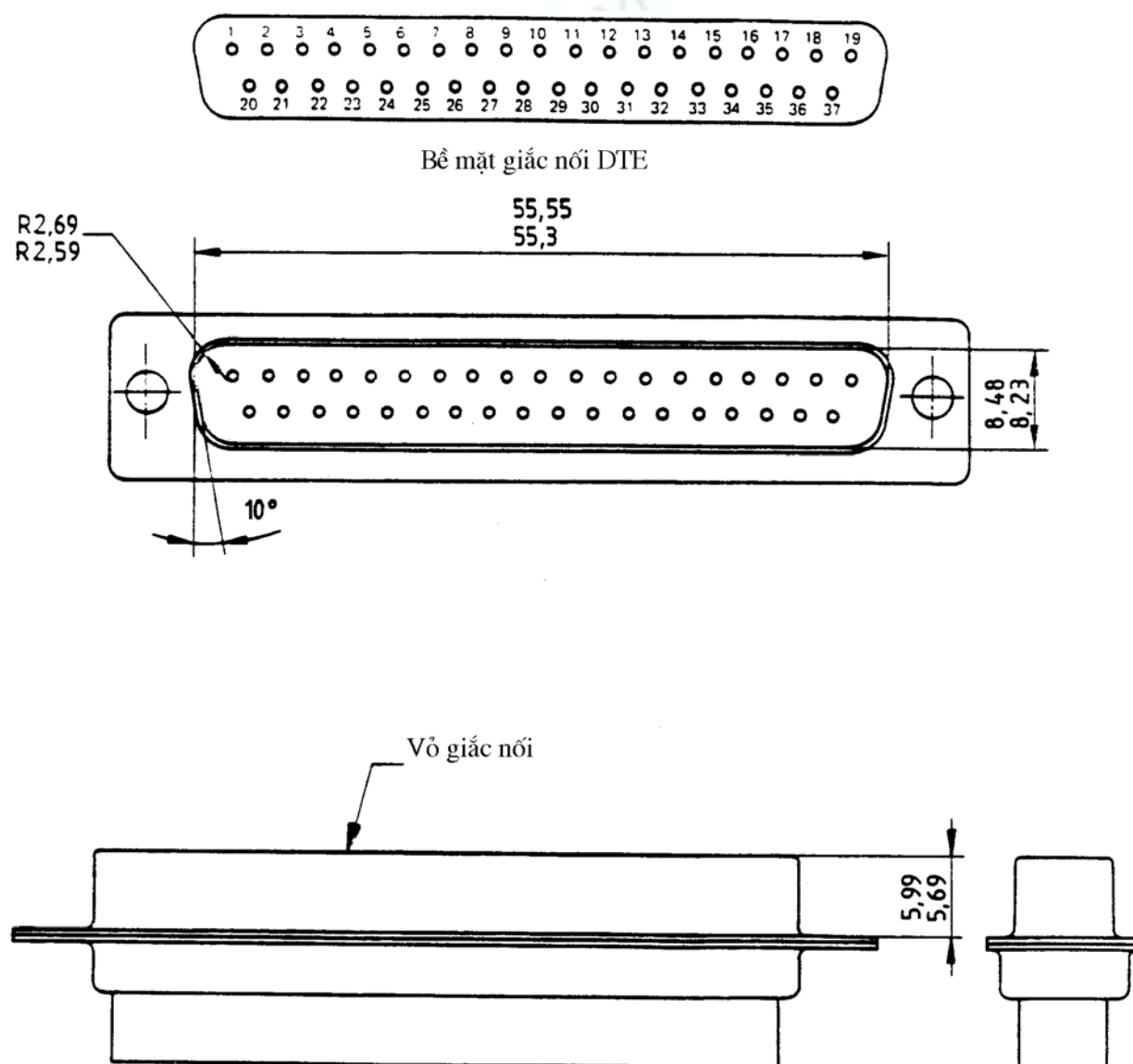
F = dành riêng cho các tiêu chuẩn quốc tế tương lai, không dùng cho quốc gia.

CHÚ THÍCH:

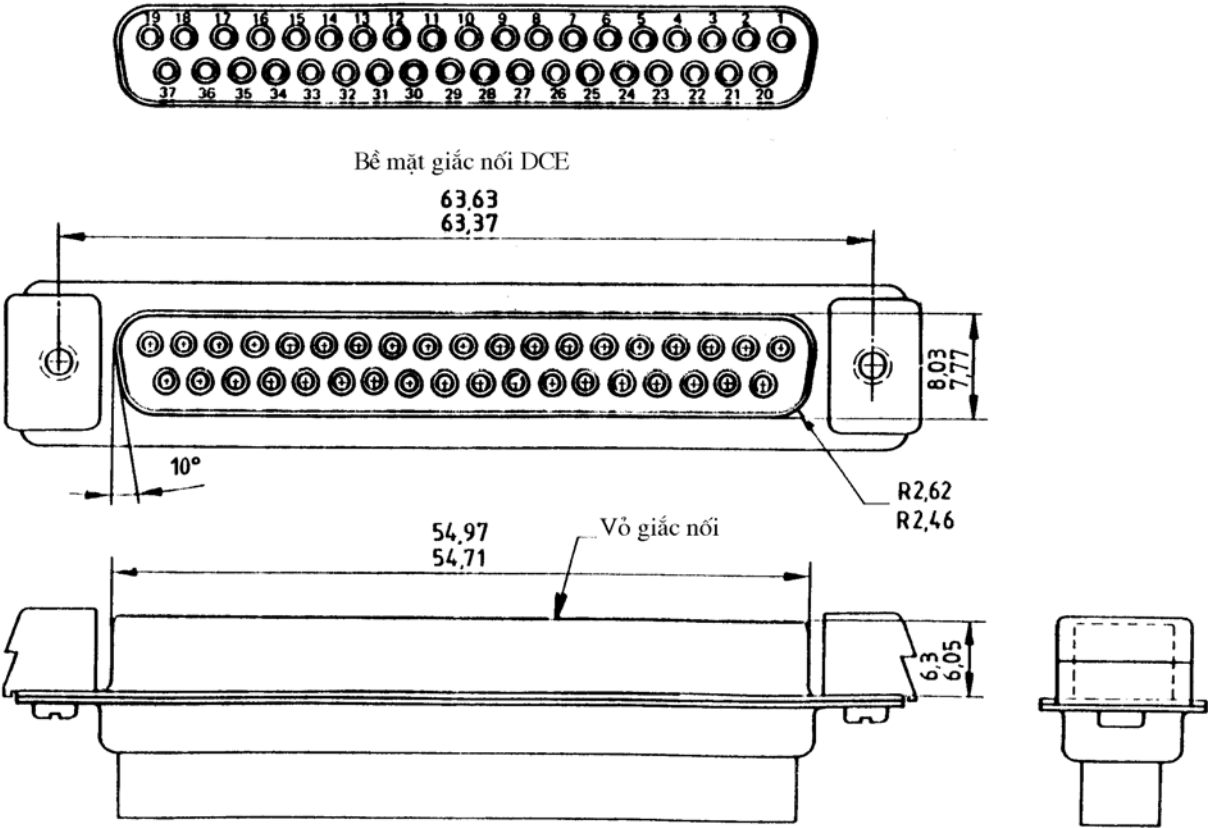
1. Chân A dành để nối các màn chắn của cáp giao diện. Màn chắn có thể nối tới đất bảo vệ hoặc đất tín hiệu tại DTE hay DCE theo các quy định quốc gia. Đất tín hiệu có thể nối với đất bảo vệ tùy theo quy định quốc gia. Cần chú ý tránh các mạch vòng đất có dòng cao.

2. Các chức năng này không có trong Khuyến nghị V.35.

B.1.2. Giắc nối 37 chân theo tiêu chuẩn ISO 4902 (DB37)



Hình B.3 - Giắc nối DTE (kích thước theo mm)



Hình B.4 - Giắc nối DCE (kích thước theo mm)

Bảng B.2 - Quy định chân nối của giắc nối 37 chân ISO 4902

Hàng chân phía trên ²⁾			Hàng chân phía dưới ²⁾			Loại máy thu ⁴⁾	Hướng tới	
Chân số	Mạch số	Điểm trao đổi ³⁾	Chân số	Mạch số	Điểm trao đổi ³⁾		DTE	DCE
1	1)					-	-	
2	N	A-A'	20	102b	C-B'	2	×	
3	N	A-A'	21	N	B/C-B'	1	×	
4	103	A-A'	22	103	B/C-B'	1		×
5	114	A-A'	23	114	B/C-B'	1	×	
6	104	A-A'	24	104	B/C-B'	1		×
7	105	A-A'	25	105	B/C-B'	1		×
8	115	A-A'	26	115	B/C-B'	1	×	
9	106	A-A'	27	106	B/C-B'	1	×	
10	141	A-A'	28	N	A-A'	2		×
11	107	A-A'	29	107	B/C-B'	1	×	
12	108*	A-A'	30	108*	B/C-B'	1	×	
13	109	A-A'	31	109	B/C-B'	1	×	
14	140	A-A'	32	N	A-A'	2		×
15	N	A-A'	33	N	A-A'	2	×	
16	111	A-A'	34	N	A-A'	2		×
17	113	A-A'	35	113	B/C-B'	1		×
18	142	A-A'	36	N	A-A'	2	×	
19	102	C-C'	37	102a	C-B'			×

N - chân dùng dành riêng cho quốc gia

* - mạch 108/1 hoặc 108/2 (nếu có một trong hai)

CHÚ THÍCH:

1. Chân 1 dành để nối các màn chắn của cáp giao diện. Màn chắn có thể nối tới đất bảo vệ hoặc đất tín hiệu tại DTE hay DCE theo các quy định quốc gia. Đất tín hiệu có thể nối với đất bảo vệ tùy theo quy định quốc gia. Cần chú ý tránh các mạch vòng đất có dòng cao.

2. Các chân của mỗi hàng được sắp xếp để tạo cặp nối với cáp nhiều đôi. Mỗi hàng trong bảng biểu thị các chân tạo cặp tương ứng, ví dụ 2 và 20, 3 và 21.

3. A, A', B, B', C và C' chỉ thị các điểm trao đổi trong Hình 2 của Khuyến nghị V.10 và V.11. Trong bảng này B/C có nghĩa gán là B khi sử dụng máy phát V.11 và gán là C khi sử dụng máy phát V.10.

4. Các loại máy thu quy định trong V.10. Loại máy thu 1 có nghĩa là có thể sử dụng các máy phát V.10 hoặc V.11. Chỉ các máy phát V.11 sử dụng cho các mạch 103, 104, 114, 115. Loại máy thu 2 có nghĩa là sử dụng các máy phát V.10.

B.1.3. Giắc nối loại 8 chân theo tiêu chuẩn ISO/IEC 10173**Bảng B.3 - Quy định chân cắm**

Tiếp điểm	Giao diện với thiết bị
1 và 2	Đôi dây thu
3	Điểm nối vỏ (nếu có)
4 và 5	Đôi dây phát
6	Điểm nối vỏ (nếu có)
7	Không sử dụng
8	Không sử dụng

B.2. Chuỗi bit giả ngẫu nhiên dài $2^{11}-1$ (2047 bit)

Chuỗi bit giả ngẫu nhiên này thường được sử dụng trong các phép đo lỗi và jitter trên các mạch hoạt động với tốc độ 64 kbit/s và $n \times 64$ kbit/s.

Chuỗi bit này được phát đi từ một thanh ghi dịch 11 tầng trong đó các đầu ra của tầng thứ 9 và 11 được cộng module 2 với nhau, kết quả sau đó được đưa trở lại đầu vào của tầng thứ nhất.

Số tầng của thanh ghi dịch: 11

Độ dài của chuỗi bit giả ngẫu nhiên: $2^{11}-1 = 2047$ bit

Độ dài chuỗi toàn mức 0 dài nhất: 10.